

**E 7 0**

**SIMULATION NUMERIQUE SANS A PRIORI  
DES CONVERTISSEURS STATIQUES**

# SIMULATION NUMERIQUE *SANS A PRIORI* DES CONVERTISSEURS STATIQUES

## 1/ INTRODUCTION

Dans une simulation séquentielle Sans A Priori (S.A.P.), la connaissance sur le convertisseur est limitée à la structure ou topologie du circuit électrique, à la valeur des composants et aux ordres de commande des interrupteurs. Chaque interrupteur est modélisé de façon individuelle et ce sont les propriétés fonctionnelles de ces modèles qui déterminent l'existence et l'enchaînement des séquences.

La mise en oeuvre d'un outil de simulation SAP, pose donc deux problèmes :

- la modélisation électrique et fonctionnelle des interrupteurs
- la mise en équation automatique du circuit électrique et la résolution de ces équations.

Ces deux points correspondent aux deux tâches fondamentales d'une méthode d'étude d'un circuit électrique multilinéaire : détermination d'une configuration, évolution du système pour la configuration déterminée (figure 1).

Les paragraphes suivants présentent un résumé des outils nécessaires au développement d'un programme de simulation. Puis, nous décrirons le logiciel SCRIPT qui est le résultat concret de toutes ces recherches. Enfin, nous présenterons des simulations permettant d'illustrer les fonctionnalités de SCRIPT et son apport dans le domaine de la CAO en Electronique de Puissance.

## 2/ MODELISATION DES INTERRUPTEURS

Il nous paraît important avant de parler de la simulation des interrupteurs (dans notre cas nous nous intéresserons aux semiconducteurs) de rappeler un certain nombre de notions sur ces composants.

Un interrupteur est défini dans le dictionnaire comme étant : "un appareil qui sert à interrompre ou à établir un courant électrique en ouvrant ou en fermant son circuit" (Larousse). Donc, vu de l'extérieur, un interrupteur peut être perçu, soit comme conducteur (on dira aussi, passant,

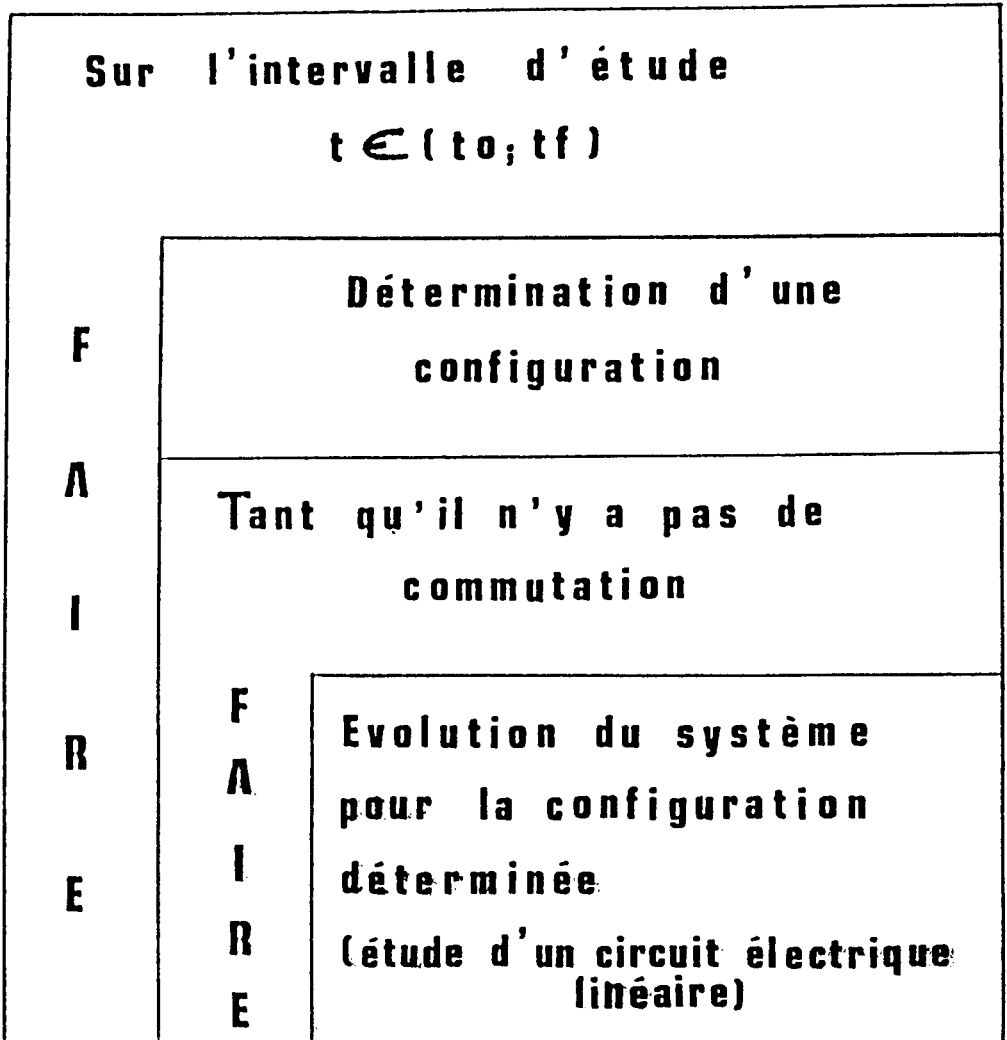
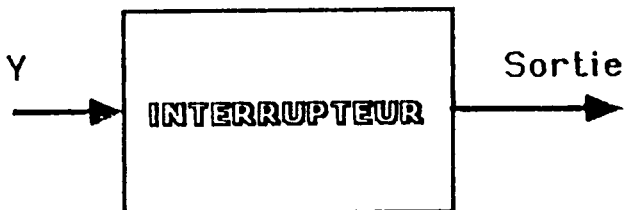


Figure 1



$$Y = (V, I, G \dots)$$

Figure 2

fermé, On), soit comme non-conducteur (on dira aussi, bloqué, ouvert, Off).

Pour l'automaticien désireux de modéliser cet "appareil", celui-ci sera tout naturellement considéré comme un système logique mono-sortie, la sortie caractérisant le fait d'être passant ou bloqué. On rencontre souvent dans la littérature, la notion d'état passant ou bloqué. Pour notre part, nous verrons que l'état d'un interrupteur ne s'identifie pas toujours avec la sortie de l'interrupteur.

Le vecteur d'entrée de ce système logique contiendra au minimum la tension aux bornes de l'interrupteur, son courant et les ordres de commande dans le cas d'interrupteurs contrôlés (figure 2).

La modélisation d'un interrupteur pose donc les deux problèmes que sont, le choix d'un modèle électrique et la détermination d'un modèle logique permettant de définir à chaque instant la sortie de l'interrupteur.

## 2-1/ Modèle électrique des interrupteurs

D'un point de vue électrique un interrupteur peut être caractérisé par une impédance binaire : impédance très élevée dans le cas bloqué et une impédance très faible dans le cas conducteur.

Le choix d'un modèle électrique des semiconducteurs est un point important dans la conception d'une méthode de simulation SAP. De son degré de finesse dépend la précision mais aussi la complexité de la simulation. De nombreux modèles sont proposés pour représenter les semiconducteurs fonctionnant en commutation. On peut les classer en deux familles :

- les semiconducteurs à l'état bloqué sont représentés par une impédance infinie (circuit ouvert). Les branches dans lesquelles ils se trouvent, disparaissent du graphe. La topologie est alors variable et à chaque séquence correspond un système particulier d'équations (méthode à topologie variable).
- le semiconducteur est représenté par une impédance binaire, faible à l'état passant, élevée à l'état bloqué (figure 3). La topologie est alors unique et le montage peut être décrit par un système unique d'équations à coefficients variables (méthode à topologie constante).

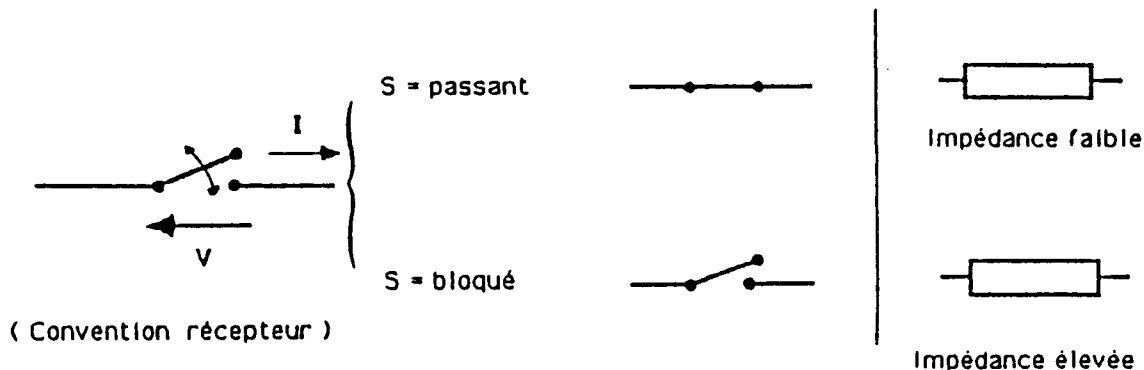


Figure 3

Il n'existe pas, à notre connaissance, de programme général de simulation SAP à topologie variable. L'analyse de chaque séquence de fonctionnement et les conditions de changement de configurations s'avèrent fastidieuses et grandes consommatrices de temps de calcul. Des méthodes automatiques d'écriture des équations relevant de l'analyse tensorielle des circuits paraissent intéressantes mais n'ont pas donné le jour à des produits finis et diffusables. On peut d'ailleurs noter que souvent dans la littérature, on confond simulation SAP avec simulation à topologie constante.

Par contre, pour une méthode d'étude "à la main", par exemple celle décrite en E 40, la modélisation d'un semiconducteur passant et bloqué par un court-circuit et un circuit ouvert est bien sûr la plus avantageuse. Une telle méthode, outre son aspect pédagogique, est très utile pour découvrir le fonctionnement d'un convertisseur.

La modélisation d'un semiconducteur par une impédance binaire conduit à de nombreux modèles que nous citerons suivant l'ordre de celui-ci :

- résistance binaire variant dans un grand rapport suivant que les semiconducteurs sont bloqués (grande résistance :  $R_{\text{bloq}}$ ) ou passants (faible résistance :  $R_{\text{cond}}$ ).
- source de tension (ou de courant) contrôlée. La tension correspondant à un semiconducteur passant est nulle et celle correspondant à un semiconducteur bloqué est déterminée afin d'avoir un courant nul dans la source de tension concernée (proposition duale dans la représentation par source de courant). La topologie est fixe, le système d'équations est unique, mais à chaque instant il faut calculer la valeur des sources contrôlées correspondant aux semi-conducteurs bloqués.
- résistance-inductance. Ceci permet d'augmenter la valeur des constantes de temps dues à la modélisation des semiconducteurs.
- circuit du deuxième ordre (inductance série et circuit RC en parallèle). Le semi-conducteur lui-même est considéré comme un interrupteur parfait. Lorsqu'un semiconducteur est bloqué, on force la variable d'état "courant" qui lui est associée à être nulle. Cette modélisation augmente de 2 l'ordre du système pour chaque semiconducteur.
- impédance complexe. Il existe de nombreux modèles, le schéma le plus complet étant celui d'Ebers et Moll pour le transistor.

Le choix d'un modèle doit être guidé par l'objectif poursuivi. En effet, il est inutile de prendre un modèle complexe pour les semiconducteurs si on ne s'intéresse qu'au fonctionnement global des convertisseurs. Les phénomènes microscopiques que l'on décrit n'ont alors aucun intérêt et le temps de calcul devient vite prohibitif. Par contre, si l'on veut étudier des phénomènes à l'échelle du composant, il faudra choisir un modèle suffisamment fin.

Pour notre part, nous situant à l'échelle du convertisseur, nous avons choisi la modélisation sous forme de résistance binaire pour son aspect très physique mais surtout parce qu'elle n'augmente pas l'ordre du système à simuler. Ce choix n'est nullement restrictif, car il est toujours possible d'ajouter en parallèle ou en série des éléments (inductances, capacités, sources, circuits de protection...) afin d'améliorer localement le modèle de l'interrupteur.

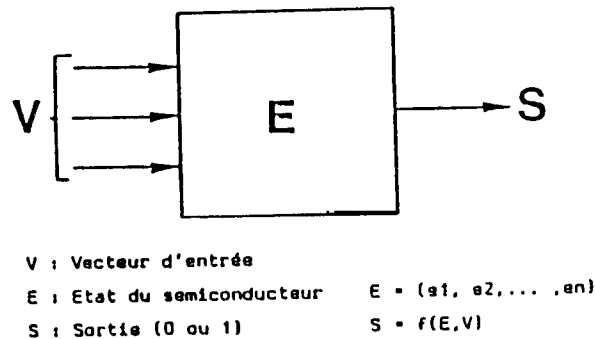


Figure 5

### 2-2-1/ Interrupteur généralisé

Dans les programmes de simulation existants, les semiconducteurs sont spécifiés (diode, thyristor, transistor) et ils sont traités séparément dans le déroulement du programme. Afin d'avoir un modèle unique pour tous les semiconducteurs, il a été défini la notion *d'interrupteur généralisé*. Celle-ci repose sur l'introduction d'une grandeur caractéristique de la nature de l'interrupteur dans son vecteur d'état. Les avantages de cette définition, outre une simplification du programme de simulation, sont nombreux. Nous les détaillerons après avoir vu l'outil de représentation fonctionnelle, ce qui permettra de mieux les mettre en valeur.

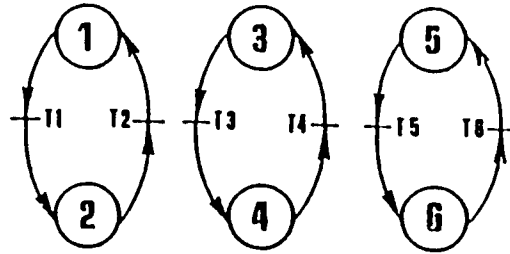
### 2-2-2/ Représentation des interrupteurs par réseau de Pétri

La notion d'interrupteur généralisé ayant été introduite, il se pose le problème du choix d'un outil de représentation fonctionnelle. Après une étude dans le cadre des systèmes séquentiels, il a été retenu la représentation par réseau de Pétri qui représente un bon compromis de généralité et de mise en oeuvre.

La définition d'un réseau de Pétri représentant un interrupteur généralisé dépend de la nature du semiconducteur considéré (diode, thyristor, transistor ...), et de la finesse du modèle retenu (représenté par son vecteur d'état).

- les places caractérisent l'état de l'interrupteur
- les transitions ont des réceptivités associées qui sont fonction des conditions de commutation.

Une réceptivité est une variable logique définie par une fonction des grandeurs caractéristiques de l'interrupteur considéré ; grandeurs issues de son vecteur d'entrée ( $V_{ak}$ ,  $I_{ak}$ ,  $G$ , ...) ou de son vecteur d'état ( $T_{inv}$ ,  $I^2$ ,  $t$ , ...). Les grandeurs caractéristiques de l'interrupteur sont, soit des variables réelles ( $V_{ak}$ ,  $T_{inv}$ , ...), soit des variables logiques ( $G$ , ...).

Places

1. diode bloquée
2. diode passante
3. thyristor bloqué
4. thyristor passant
5. transistor bloqué
6. transistor passant

Transitions

- T1 :  $V_{ak} > 0$   
 T2 :  $V_{ak} \leq 0$  ( $\sim I_{ak} \leq 0$ )  
 T3 :  $V_{ak} > 0$  et  $G = 1$   
 T4 :  $V_{ak} \leq 0$  ( $\sim I_{ak} \leq 0$ )  
 T5 :  $G = 1$   
 T6 :  $G = 0$

Figure 6

Pour représenter un interrupteur nous considérons un réseau de Pétri sauf (au maximum un jeton par place) et pur (une place ne peut pas être place d'entrée et de sortie d'une transition).

La figure 6 montre un exemple de graphe de réseau de Petri permettant de prendre en compte les trois semiconducteurs classiques (diode, thyristor, transistor) dans leur fonctionnement le plus simple.

En définissant les états logiques 1 et 0 pour un interrupteur conducteur ou bloqué (sortie de l'Interrupteur), on associe au graphe du réseau de Pétri une matrice de sortie  $S\phi$ .

Cette matrice donne la valeur de la sortie de l'interrupteur pour une place donnée. La valeur logique de la sortie de l'interrupteur pour un marquage donné sera déterminée à partir de la matrice du marquage et de la matrice de sortie du graphe :

$$S = S\phi \cdot M$$

Pour le graphe de la figure 6, la matrice de sortie associée au graphe est la suivante :

$$S\phi = (010101)$$

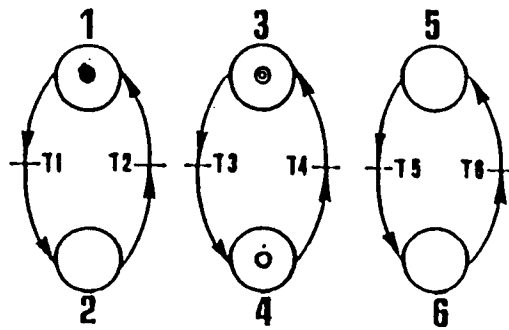
La représentation fonctionnelle d'un ensemble d'interrupteurs se fera par la définition d'un réseau de Pétri coloré .

Le nombre de couleurs d'un réseau correspond au nombre d'interrupteurs.

La figure 7 montre un exemple de réseau de Pétri à trois couleurs permettant l'étude d'un circuit comportant trois interrupteurs. La figure 8 représente un exemple de graphe de réseau de Petri permettant la modélisation des fonctionnements dégradés d'Interrupteurs.

Le sous graphe 1 (places P1, P2, ...P6) et transitions (T1, ...,T6) permet de prendre en compte les trois semiconducteurs classiques.

Le sous graphe 2 (P7, P8, et T7, T8) représente un thyristor dual.

Places

1. diode bloquée
2. diode passante
3. thyristor bloqué
4. thyristor passant
5. transistor bloqué
6. transistor passant

Transitions

- T1 :  $V_{ak} > 0$   
 T2 :  $V_{ak} \leq 0$  ( $\sim I_{ak} \leq 0$ )  
 T3 :  $V_{ak} > 0$  et  $G = 1$   
 T4 :  $V_{ak} \leq 0$  ( $\sim I_{ak} \leq 0$ )  
 T5 :  $G = 1$   
 T6 :  $G = 0$

- — T1 Diode bloquée  
 ⊙ — T2 Thyristor bloqué  
 ○ — T3 Thyristor passant

Figure 7

Le sous graphe 3 (P3, P4, P9, P10, P11 et T3, T4, T9, T10, T11, T12) montre un exemple de représentation d'un thyristor permettant l'étude de défauts (destruction par excès de  $I^2 t$  et par dépassement de tension inverse de crête).

Ce type de modélisation des défauts, permet d'analyser le comportement transitoire du système après apparition de l'un deux (phénomène de propagation).

Ce régime transitoire peut conduire à :

- un arrêt du dispositif (défaut, panne)
- un retour au fonctionnement requis (recouvrement de la défaillance)
- l'obtention d'un fonctionnement dégradé (confinement de la défaillance).

En conclusion sur le modèle séquentiel de représentation des semiconducteurs, nous pouvons dire que la définition d'un interrupteur généralisé et sa représentation sous forme de réseau de Pétri présentent de nombreux avantages dont :

- maintenance aisée du programme de simulation. L'introduction de nouveaux interrupteurs ne pose aucun problème (thyristor dual, transistor à autoamorçage, etc ...)

- prise en compte des semiconducteurs composites comme interrupteurs (thyristor diode en antiparallèle, transistor diode en série, etc ...).

- étude de la dégradation des semiconducteurs (l'interrupteur thyristor diode en antiparallèle peut dégénérer en un thyristor ou une diode suivant le type de défaut ; ce nouvel interrupteur peut à son tour devenir un court-circuit ou un circuit ouvert)





### 3/ METHODE DE SIMULATION

Un circuit électrique possédant des semiconducteurs fonctionnant en commutation est constitué de deux sous-systèmes distincts mais très interconnectés (figure 9) : un système logique qui prend en compte la modélisation des interrupteurs et un système analogique représentant les composants électriques du circuit (les modèles électriques des semiconducteurs étant inclus). Dans le paragraphe 2, nous avons vu la mise en équation du sous-système logique. Dans le cas d'un modèle séquentiel pour les interrupteurs, le marquage du réseau de Pétri coloré peut être considéré comme vecteur d'état et la résolution d'un tel système est réalisée par l'équation d'évolution du marquage.

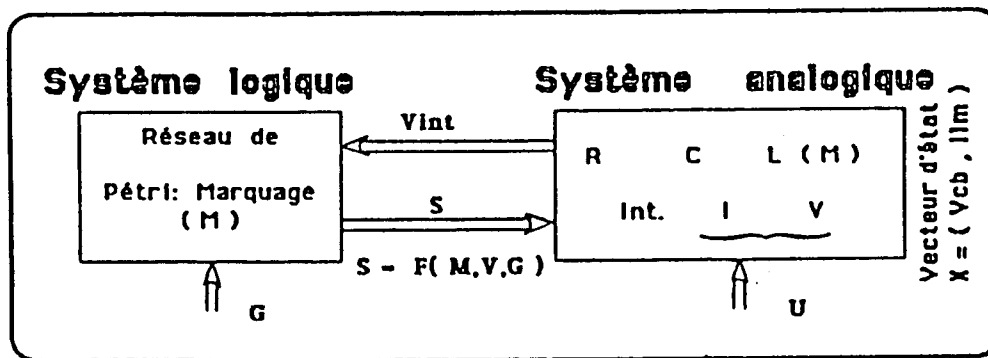


Figure 9

Nous allons maintenant étudier la mise en équation et la résolution des équations du sous-système analogique.

Nous verrons ensuite le problème de l'interconnexion de ces deux sous-systèmes, c'est-à-dire la détermination de la séquence de fonctionnement à un instant donné.

La résolution de ces équations permet d'obtenir les réponses temporelles d'un montage pour de nombreux régimes de fonctionnement (permanents, transitoires, perturbés, dégradés .....).

#### 3- 1/ Représentation d'état

Le choix d'un outil de représentation d'un système est un problème important lors de la conception d'un outil de simulation.

Dans le cadre de l'étude d'un circuit électrique, les critères déterminants sont les suivants :

- mise en équation automatique pour toute structure de circuit.
- traitement aisé par calculateur (représentation matricielle), c'est-à dire un temps de calcul et une place mémoire les plus faibles possibles.
- obtention de réponses temporelles (régimes permanents et transitoires) au niveau de toutes

les grandeurs du circuit (tension et courant au niveau de tous les composants).

La représentation sous forme d'équation d'état a été choisie parce qu'elle permet la représentation d'un système physique quelconque. Ceci est particulièrement intéressant quand on désire réaliser la mise en équation de l'ensemble convertisseur- charges ou sources complexes (14).

L'objectif de ce paragraphe est de fournir les équations du circuit sous forme d'état, c'est-à-dire sous la forme d'équations différentielles du premier ordre que l'on peut écrire :

$$\frac{dX}{dt}(t) = \mathcal{F}[X(t), U(t)]$$

$$Y(t) = \mathcal{G}[X(t), U(t)]$$

où  $X(t)$  est le vecteur d'état du système

$U(t)$  est le vecteur d'entrée (sources indépendantes)

$Y(t)$  est le vecteur de sortie

Si on considère que les éléments passifs du circuit (inductances, capacités et résistances) conservent des valeurs constantes et que les semiconducteurs sont modélisés par deux valeurs de résistances associés à leur état de conduction, on obtient alors un système d'état linéaire invariant dans le temps.

$$\frac{dX}{dt}(t) = A \cdot X(t) + B \cdot U(t)$$

$$Y(t) = C \cdot X(t) + D \cdot U(t)$$

avec

A : matrice dynamique du système

B : matrice de commande

C : matrice de sortie ou d'observation

D : matrice de transmission directe

Une fois le vecteur d'état  $X$  déterminé, les matrices d'état (A, B, C, D) seront calculées à partir de la connaissance de la topologie et de la valeur des éléments du circuit.

Dans la mesure où l'on souhaite s'affranchir d'une étude préalable du schéma électrique, le programme doit procéder lui-même à la mise en équation du circuit. Cette mise en équation passe par deux étapes, la première consistant en une étude topologique du circuit (détermination du vecteur d'état), la deuxième procédant à l'établissement proprement dit des équations.

### 3-1-1/ Etude topologique

L'étude topologique d'un circuit consiste à déterminer automatiquement un arbre normal à partir

de la simple description de la topologie du circuit (matrice d'incidence). L'arbre normal ayant été déterminé, les variables d'état sont alors : les tensions aux bornes des capacités appartenant aux branches d'arbre et les courants dans les inductances n'appartenant pas à l'arbre.

L'étude topologique permet aussi la détermination de la matrice des mailles fondamentales (B1) et de la matrice des coupures fondamentales (K2).

### 3-1-2/ Détermination des équations d'état

Les lois de Kirchoff (lois des nœuds et des mailles) s'expriment alors par les relations suivantes :

$$\begin{bmatrix} V_M \end{bmatrix} = \begin{bmatrix} V_{mc} \\ V_{mr} \\ V_{ml} \\ V_{mj} \end{bmatrix} = - \begin{bmatrix} B_1 \end{bmatrix} \begin{bmatrix} V_e \\ V_{bc} \\ V_{br} \\ V_{bl} \end{bmatrix}$$

$$\begin{bmatrix} I_B \end{bmatrix} = \begin{bmatrix} I_e \\ I_{bc} \\ I_{br} \\ I_{bl} \end{bmatrix} = \begin{bmatrix} B_1^T \end{bmatrix} \begin{bmatrix} I_{mc} \\ I_{mr} \\ I_{ml} \\ I_j \end{bmatrix}$$

où

$V_{mc}$  = tension maillon capacitif  
 $V_{mr}$  = tension maillon résistance  
 $V_{ml}$  = tension maillon inductance  
 $V_{mj}$  = tension source de courant  
 $V_{bc}$  = tension branche capacitive  
 $V_{br}$  = tension branche résistance  
 $V_{bl}$  = tension branche inductance  
 $V_e$  = tension source de tension

Pour exprimer la nature des différentes arêtes, nous avons les relations suivantes :

$$V_{br} = R_1 \cdot I_{br} \quad R_1 = \begin{bmatrix} r_1 & 0 \\ 0 & r_n \end{bmatrix} \quad \text{Résistances branches}$$

$$V_{mr} = R2 . I_{mr}$$

$$R2 = \begin{bmatrix} r'1 & 0 \\ 0 & r'n \end{bmatrix} \quad \text{Résistances maillons}$$

$$I_{bc} = C1 . (d/dt) V_{bc}$$

$$C1 = \begin{bmatrix} C1 & 0 \\ 0 & Cn \end{bmatrix} \quad \text{Capacités branches}$$

$$I_{mc} = C2 . (d/dt) V_{mc}$$

$$C2 = \begin{bmatrix} C'1 & 0 \\ 0 & C'n \end{bmatrix} \quad \text{Capacités maillons}$$

$$V_{ml} = L2 . \frac{d}{dt} I_{ml} + M . \frac{d}{dt} I_{bl}$$

$$V_{bl} = L1 . \frac{d}{dt} I_{bl} + M^T \frac{d}{dt} I_{ml}$$

avec

$$L1 = \begin{bmatrix} l1 & m \\ m^t & l n \end{bmatrix} \quad \text{Inductances branches}$$

$$L2 = \begin{bmatrix} l'1 & m' \\ m'^t & l'n \end{bmatrix} \quad \text{Inductances branches}$$

$M = (m_{ij})$  mutuelles entre inductances branches et maillons

Note : Matrices inductances

Il est à noter que le couplage entre deux inductances ne doit pas être parfait. En effet, lors de la mise en équation on est obligé de calculer l'inverse des matrices  $L1$  et  $L2$ .

En conservant comme variable d'état ( $V_{bc}$ ) et ( $I_{ml}$ ), on obtient par élimination entre les relations ci-dessus :

$$(d/dt) \begin{bmatrix} V_{bc} \\ I_{ml} \end{bmatrix} = A \begin{bmatrix} V_{bc} \\ I_{ml} \end{bmatrix} + B \begin{bmatrix} V_e \\ I_j \end{bmatrix} + E (d/dt) \begin{bmatrix} V_e \\ I_j \end{bmatrix}$$

Si on appelle

$$X = \begin{bmatrix} V_{bc} \\ I_{ml} \end{bmatrix} \quad \text{Vecteur d'état}$$

$$U = \begin{bmatrix} V_e \\ I_j \end{bmatrix} \quad \text{Vecteur d'entrée}$$

On obtient la forme classique

$$\frac{dX}{dt} = AX + BU + E \frac{dU}{dt}$$

On peut noter que la dérivée du vecteur d'entrée intervient dans l'équation dynamique. La matrice E sera d'ailleurs souvent nulle, sauf quand il existe une maille capacitive contenant une source de tension ou une coupure inductive contenant une source de courant.

Un simple changement de variable permet de s'affranchir du calcul de la dérivée du vecteur d'entrée :

$$\hat{X} = X - E U$$

On obtient alors comme nouvelle équation dynamique :

$$(d\hat{X}/dt) = A \cdot \hat{X} + (B + AE) U$$

que l'on associera avec l'équation

$$X = \hat{X} + E U$$

pour obtenir l'information sur les grandeurs physiques du montage.

### 3-1-3/ Equations de sortie

On peut exprimer des courants ou des tensions quelconques à partir du vecteur d'état par une relation de la forme :

$$Y = C \cdot X + D \cdot U$$

En pratique, Y devra contenir au moins les tensions aux bornes des semi-conducteurs dont la connaissance est indispensable pour gérer les changements d'état de ces derniers.

### 3-2/ Résolution des équations d'état

#### 3-2-1/ Système discret équivalent

Une résolution numérique d'équations différentielles procédant avec un pas d'intégration (méthodes à pas unique de type Runge -Kuta ou méthodes à pas multiples de type prédictor-correcteur), impose de retenir comme valeur de pas une fraction de la plus faible des constantes de temps (par exemple 1/10). Or dans un circuit à interrupteur se présentent couramment des constantes de temps de  $10^{-8}$  seconde. Ces très faibles constantes de temps, bien qu'elles aient une influence négligeable dans la réalité, n'en interviennent pas moins explicitement dans les équations et il est impératif d'en tenir compte lors de l'intégration. Ceci conduit alors à devoir effectuer  $10^9$  pas de calcul pour simuler 1 seconde du phénomène étudié, ce qui est évidemment prohibitif (même avec un Cray One !).

Il est donc nécessaire d'utiliser des techniques de résolution où le pas de calcul n'est pas lié aux plus petites constantes de temps du système. Dans le cas d'un système linéaire invariant dans le temps, la méthode la plus employée consiste à passer au système discret équivalent :

$$\underbrace{\frac{dX}{dt} = A \cdot X + B \cdot U}_{\text{Système continu}} \longrightarrow \underbrace{X[(k+1)T] = F(T) \cdot X(kT) + G[T, U(t)]}_{\text{Système discret}}$$

L'équation dynamique discrétisée se présente sous forme d'une équation algébrique récurrente, donc facilement traitable.

Les problèmes à résoudre sont donc :

- 1/ - choix du pas d'échantillonnage T
- 2/ - calcul de la matrice dynamique discrète  $F(T) = e^{A \cdot T}$
- 3/ - détermination de la matrice de commande  $G[T, U(t)]$

L'exposé de ces trois points sortirait du cadre de cet ouvrage (calcul de l'exponentielle de matrice, méthode à pas variable ...).

### 3-2-2/ Pas de calcul

La détermination des matrices d'état discrètes n'impose aucune contrainte pour le choix du pas de calcul au niveau de la précision des points calculés.

La résolution d'un système multilinéaire, c'est-à-dire dans notre cas la prise en compte du comportement des semiconducteurs (phénomènes de commutation), pose le problème de la détermination du changement de modèle (changement de configuration ou de séquence).

Il est donc important de déterminer avec précision l'instant de changement d'état des semiconducteurs.

Les changements d'état de semiconducteurs peuvent être scindés en deux grandes familles :

- changements d'état commandés : ils sont provoqués par un ordre de commande.
- changements d'état spontanés : ils sont "issus" du franchissement d'une valeur caractéristique du semiconducteur.

#### 3-2-2-1/ Changements d'états commandés

Les instants de commande étant parfaitement connus, ce type de changement d'état ne pose pas de problème. A chaque pas de calcul, on observe si un semiconducteur va être commandé dans le pas suivant. Dans l'affirmative, on vient se caler sur cet instant de commande où l'on calcule les vecteurs d'état et de sortie. On détermine alors la nouvelle configuration.

#### 3-2-2-2/ Changements d'état spontanés



A l'extinction de la diode, apparition d'un  $\frac{dv}{dt}$  dans le circuit.

$$\frac{dv}{dt} = R1 - r1$$

Figure 10

Ils sont issus du franchissement des valeurs caractéristiques provoquant une commutation ou un fonctionnement dégradé (dépassement des plages limites de fonctionnement) de l'interrupteur considéré.



L'instant où le franchissement a lieu doit être déterminé avec une grande précision, surtout dans le cas d'une commutation sur un zéro de courant ou de tension. En effet, dans ce cas, l'imprécision sur la détermination du zéro entraîne une discontinuité sur le vecteur de sortie Y, qui n'a pas d'existence physique. Cette discontinuité, d'autant plus importante que l'erreur de précision sur la détermination du zéro est grande, peut entraîner des erreurs dans la simulation. L'exemple typique est celui de l'extinction d'une diode en série avec une inductance (figure 10).

La commutation se faisant à vecteur d'état constant, l'imprécision sur la détermination du zéro de courant va entraîner un  $d v/d t$  dans le circuit qui n'a pas d'existence physique (figure 10)

Nous considérons que l'instant de franchissement est déterminé lorsque la sortie considérée est comprise dans le seuil préfixé. Ce seuil est fonction des valeurs de résistance binaire de l'interrupteur considéré.

Cet instant peut être déterminé par différentes méthodes. Nous avons opté pour la méthode de variation du pas de calcul.

Dès qu'un franchissement est détecté, à partir de l'instant précédent l'évènement, on réduit le pas jusqu'à ce que la sortie qui a provoqué l'évènement soit comprise dans le seuil (figure 11).

Il se peut que plusieurs franchissements aient lieu dans le même pas. Dans ce cas, le pas sera réduit jusqu'à trouver celui ou ceux qui se présentent les premiers.

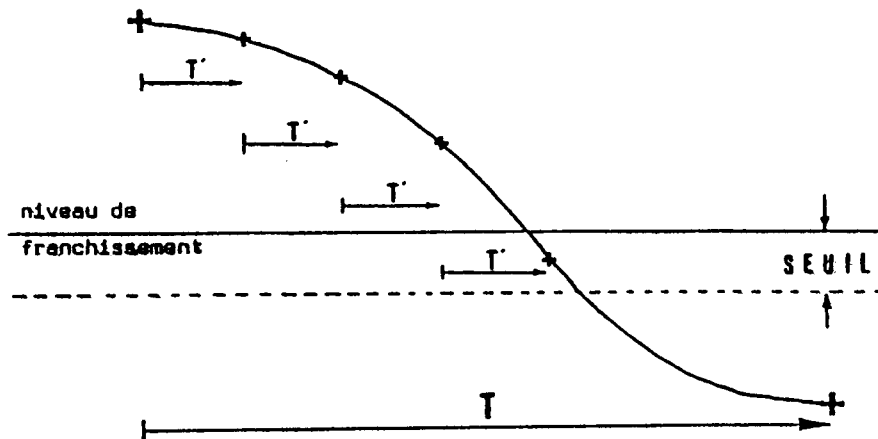


Figure 11

### 3-3/ Détermination d'une configuration. Tests de compatibilité

Dans le paragraphe 3-2, nous avons vu la résolution de l'équation dynamique. Nous avons vu que cette résolution devait prendre en compte les changements d'état des semiconducteurs (en particulier les changements d'état spontanés).

Un changement d'état ayant été détecté, il est nécessaire de déterminer la nouvelle séquence de fonctionnement qui doit avoir une réalité temporelle. Il est donc nécessaire de gérer les changements d'état des interrupteurs conduisant à des phénomènes de commutation instantanée.

Lorsqu'un changement d'état d'un interrupteur a été détecté (c'est-à-dire qu'une transition du réseau de Pétri représentant l'interrupteur devient tirable), on fait évoluer le marquage du réseau.

Les tensions aux bornes des semiconducteurs sont calculées par la relation matricielle :

$$Y = C X + D U$$

A l'instant de changement de configuration, le vecteur d'état  $X$  et les sources  $U$  sont continus. Par contre, les coefficients des matrices  $C$  et  $D$ , fonction des résistances des semiconducteurs, peuvent varier. Le vecteur de sortie  $Y$  peut donc subir des discontinuités.

Avec le nouveau vecteur  $Y$ , on regarde si les transitions sont devenues tirables. On dira que l'on effectue un "test de compatibilité". Dans l'affirmative on fait évoluer le marquage et on calcule de nouveau les matrices  $C$  et  $D$  et le vecteur  $Y$ . On réitère ces tests jusqu'à trouver un marquage tel qu'aucune transition ne soit tirable. On dit alors que l'on a déterminé "une configuration stable" (marquage stable) et l'on peut reprendre la simulation temporelle du circuit.

### 3-4/ Gestion des résultats

Nous venons de voir dans les paragraphes précédents, la mise en équation automatique sous forme d'équation d'équations d'état

$$\frac{d X}{d t} = A X + B$$

$$Y = C X + D U$$

et leur résolution par discrétisation. Le vecteur de sortie  $Y$  doit contenir les tensions (représentatives aussi des courants en raison des modèles résistifs des interrupteurs) aux bornes des interrupteurs, de façon à gérer les changements d'état des semiconducteurs.

Il se pose maintenant le problème des grandeurs de sortie disponibles à l'utilisateur d'un programme de simulation basé sur une telle méthode.

Dans de nombreux logiciels, on demande de choisir les grandeurs à observer avant la simulation. Celles-ci sont alors évaluées durant la simulation et stockées dans un fichier. Si l'utilisateur, au regard de ces courbes, désire d'autres informations, il doit réaliser une nouvelle simulation.

Notre objectif a été, durant la simulation, d'une part d'effectuer un minimum de calculs pour évaluer les grandeurs de sortie et d'autre part de stocker l'information minimale sur le circuit, afin de

pouvoir choisir et obtenir ensuite une "information complète" sur celui-ci. Nous entendons par "information complète", la possibilité d'obtenir par simulation, toutes les grandeurs qu'un électronicien de puissance mesure sur un montage : tension et courant d'un composant quelconque, tension entre deux noeuds quelconques du montage.

On peut à partir de ces grandeurs, par traitement du signal, obtenir des informations complémentaires : analyse harmonique, puissance, valeur efficace ...

#### **4/ LOGICIEL SCRIPT**

##### **(Simulation des Convertisseurs – Représentation des Interrupteurs par Réseau de PéTri)**

Toutes les recherches présentées dans les paragraphes précédents, ainsi que toute l'expérience acquise, par le groupe Convertisseur Statique du Laboratoire d'Electrotechnique et d'Electronique Industrielle ( LEEI) de l' ENSEEIHT, lors du développement, mais aussi de l'utilisation du logiciel SACSO, ont donné naissance à SCRIPT.

Ce logiciel SCRIPT est découpé en trois processeurs assurant respectivement :

- la définition interactive du circuit électrique
- la simulation sur un intervalle de temps
- la gestion des résultats

#### **4- 1/ Organisation générale du programme SCRIPT**

Nous nous sommes attachés à élaborer un programme très structuré afin de permettre une grande souplesse d'adaptation tant au niveau de la maintenance que de la diffusion.

La figure 12 décrit sous la forme de graphe de Nassi et Schneiderman l'architecture de SCRIPT.

Le programme est écrit en Fortran 77 et présente environ 8000 instructions. Le Fortran 77 a été choisi afin de permettre une diffusion aisée du logiciel.

Le logiciel SCRIPT peut être très rapidement implanté sur tout calculateur supportant le Fortran 77. Le nombre des composants des divers types n'est limité que par la taille mémoire du calculateur. Le programme est d'ailleurs muni d'un module de dimensionnement variable, permettant de réduire ou d'augmenter la taille suivant les besoins. A titre d'exemple, pour une capacité mémoire de 512 Koctets, on peut étudier un montage d'une cinquantaine de composants, d'un ordre inférieur à quinze et possédant 25 semiconducteurs.

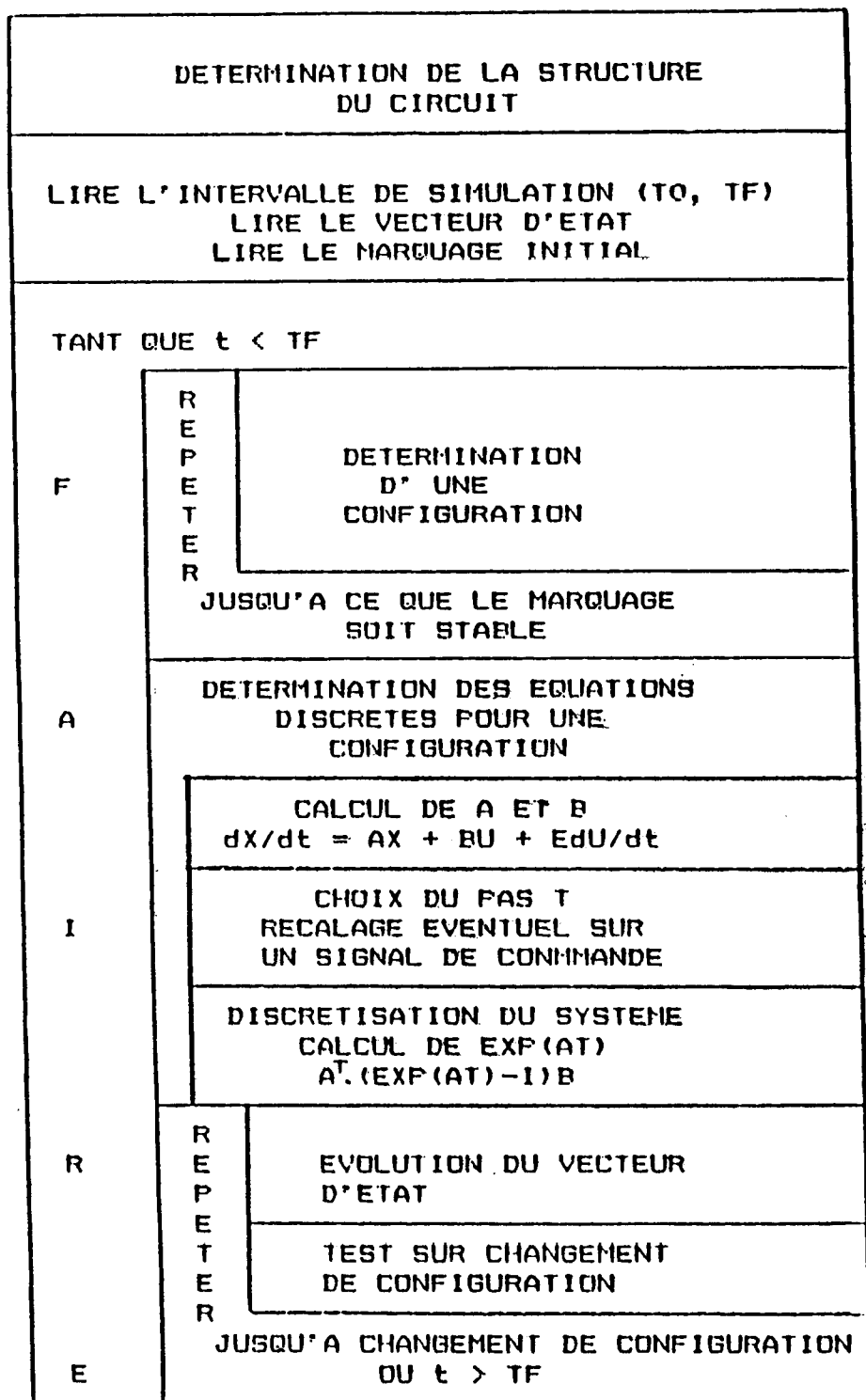


Figure 12

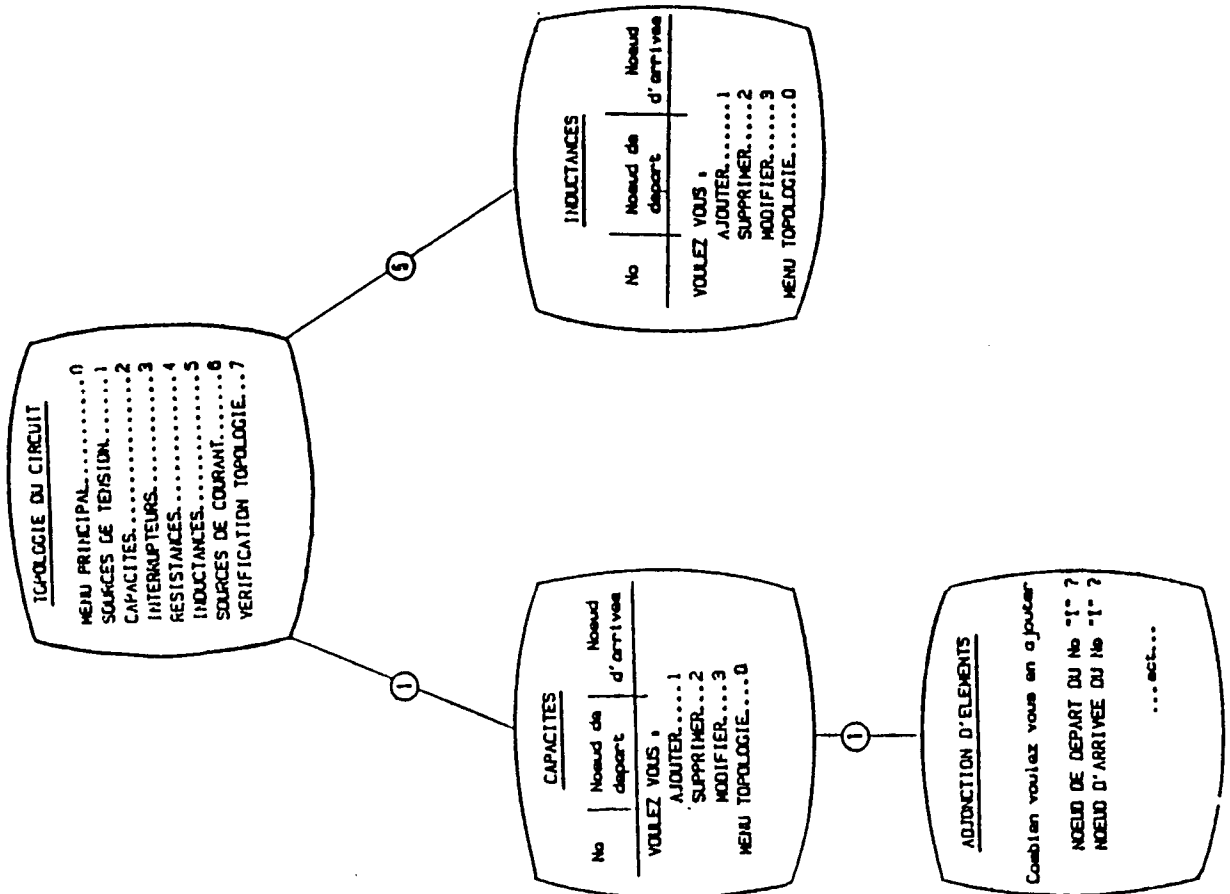
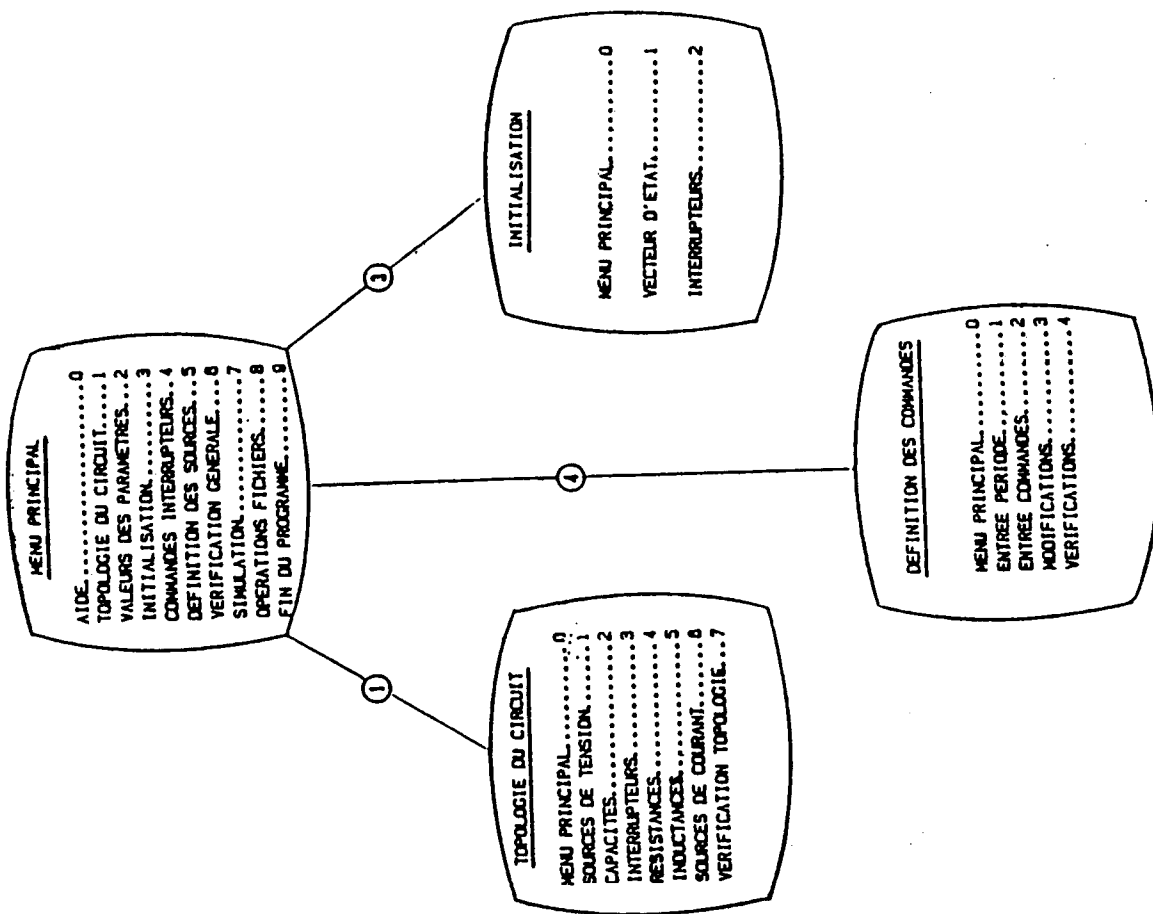


Figure 13

## 4-2/ Aspect interactif

Une attention particulière a été portée à l'élaboration du conversationnel du programme.

Celui-ci se présente sous la forme de menus hiérarchisés.

A titre d'exemple, nous donnons quelques menus-écrans de la procédure d'entrée des données (figure 13).

Cet aspect interactif fait du logiciel SCRIPT un outil de CAO très convivial.

## 4-3/ Environnement de SCRIPT

Le programme SCRIPT permet donc la simulation de tous les circuits électriques possédant ou non des semiconducteurs de puissance.

On peut noter la possibilité d'associer rapidement à SCRIPT des modules spécifiques permettant de prendre en compte des charges complexes (par exemple des machines), des sources quelconques (par des fichiers d'entrée), des commandes d'interrupteurs générées à partir de fichiers, par modulation ou par régulation de différentes grandeurs.

D'autre part, à partir du processeur de gestion de résultats, on peut mettre en oeuvre des programmes de traitement du signal permettant l'obtention d'un grand nombre d'informations.

## 4-4/ Applications de SCRIPT

Afin de tester les possibilités et de vérifier les performances du programme SCRIPT, un grand nombre de circuits ont été simulés. Les résultats obtenus ont été alors validés à partir de résultats expérimentaux. Il ressort de ces vérifications que la précision de la simulation est au moins égale à la précision des paramètres du circuit. Nous ne donnerons ici que deux exemples : d'abord un exemple classique de hacheur, puis un exemple étudié avec le CERN ; ce dernier illustre l'apport d'un outil de CAO pour la conception et l'analyse de montages complexes.

### 4-4-1/ Etude d'un hacheur autoadaptatif

Le hacheur étudié est celui de la figure 14.

Nous présentons sur la figure 15 les résultats de la simulation du transitoire de démarrage du convertisseur avec atteinte du régime permanent. Charge :  $R_{ch} = 5 \Omega$  et  $L_{ch} = 0,2 \text{ H}$ .

La figure 16 illustre un transitoire de mise sous tension entraînant la destruction de deux interrupteurs comme suit :

- perte de contrôle du courant de charge suite à un réamorçage du thyristor principal par

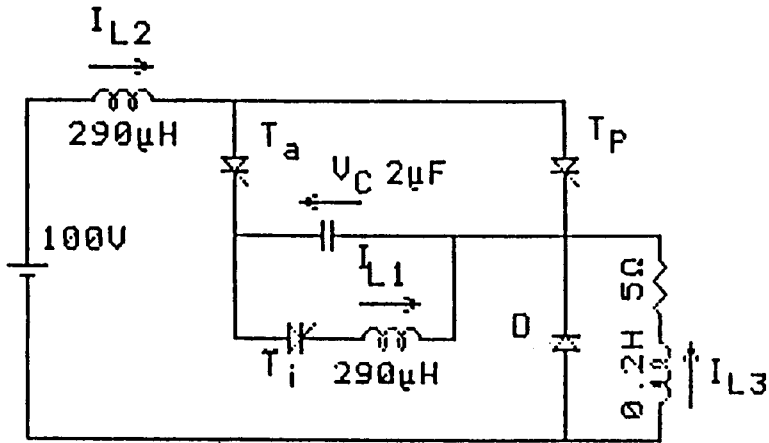
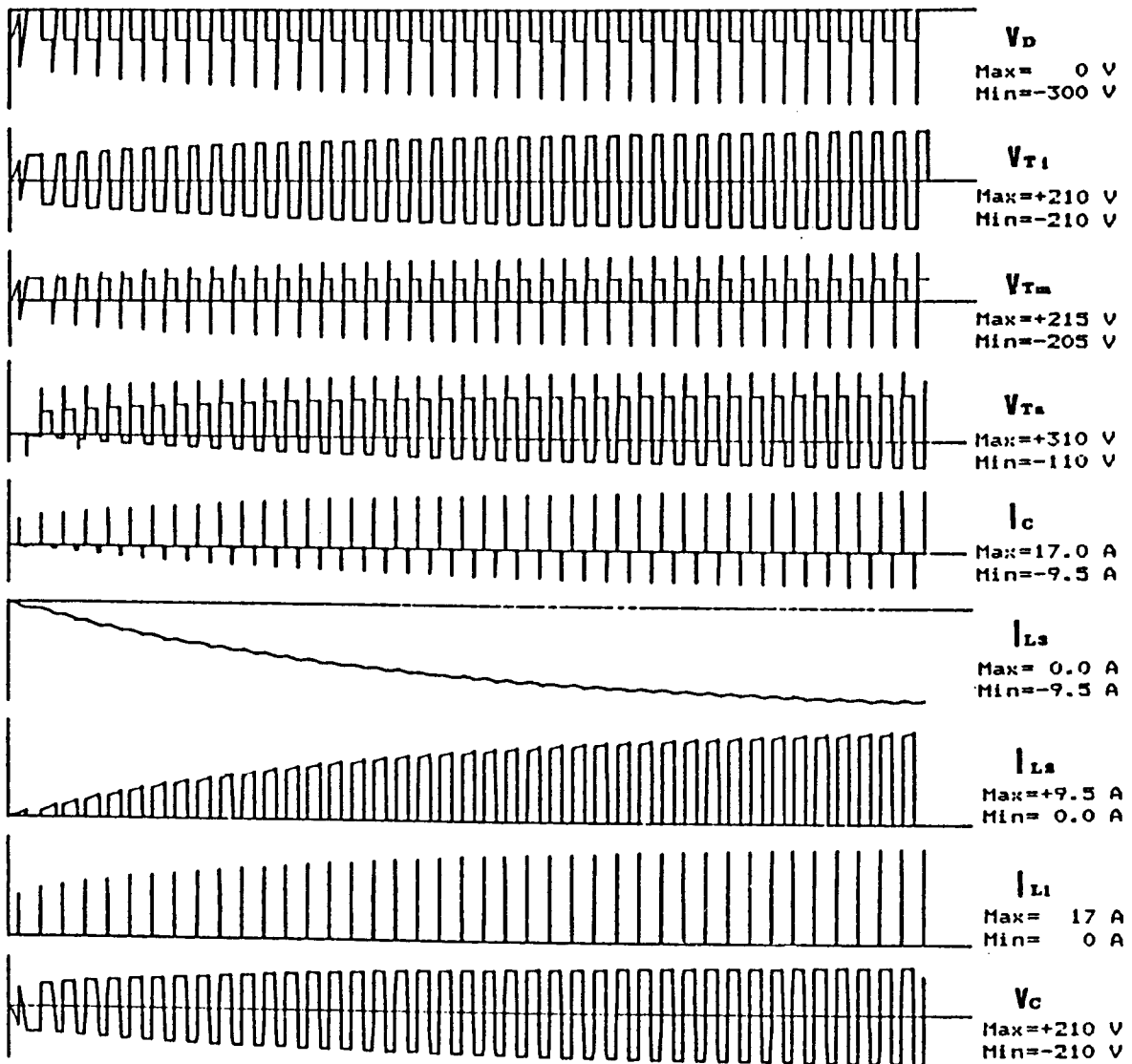


Figure 14



Temps de simulation: 0ms &lt;--&gt; 83ms

Figure 15

manque de temps d'application de tension inverse (instant  $t_1$ );

- claquage du thyristor principal par excès de  $I^2 \cdot t$ , dégénérescence en un circuit ouvert (instant  $t_2$ );

- claquage du thyristor d'inversion par excès de  $I^2 \cdot t$ , dégénérescence en un circuit ouvert (instant  $t_3$ );

- Nous avons exploité la possibilité de démarrer une simulation en partant d'un instant donné (vecteur d'état du système et du convertisseur fixé) pour faire un effet de loupe, sur la perte de contrôle (figure 17) et sur le claquage des interrupteurs (figure 18).

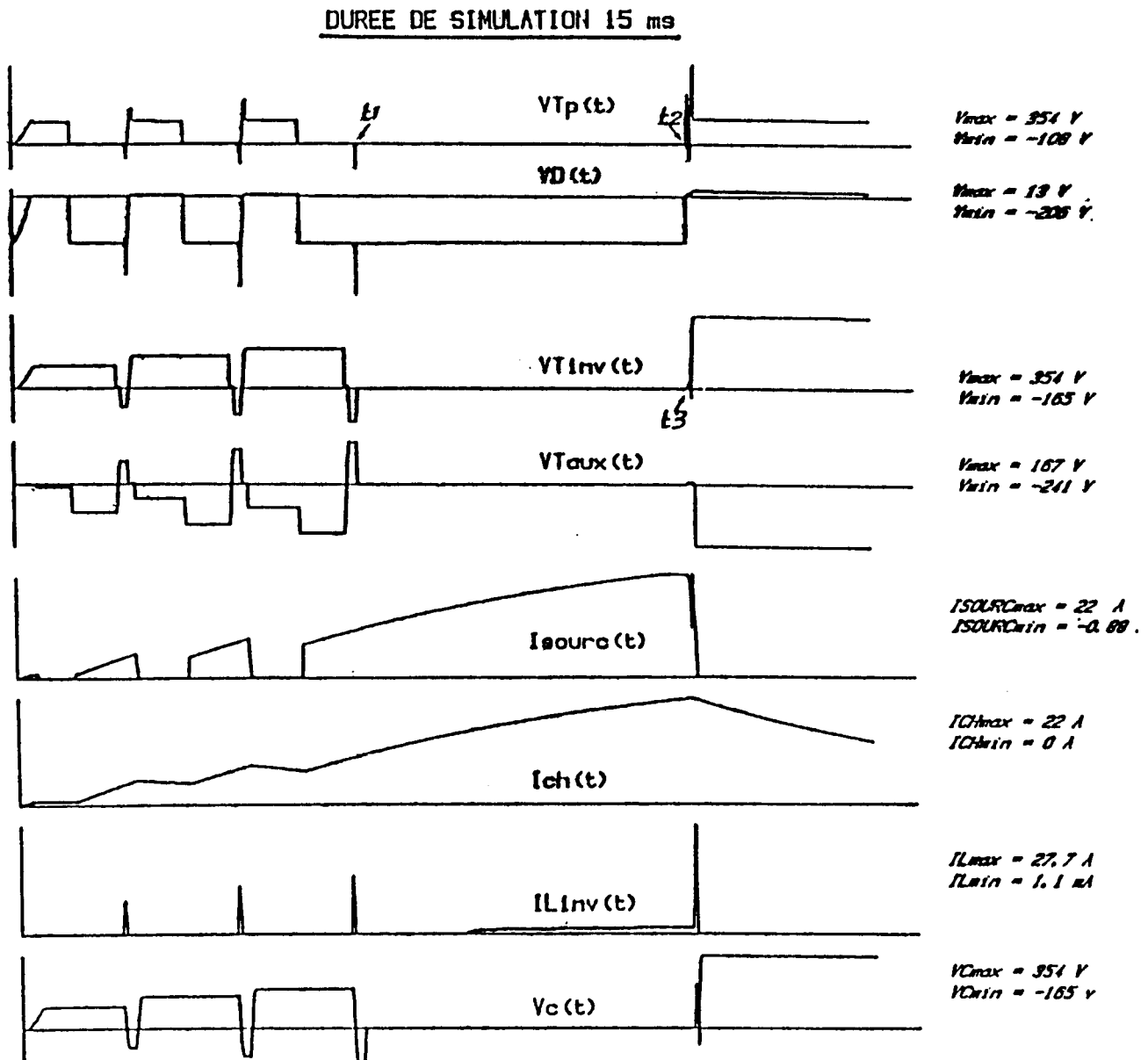
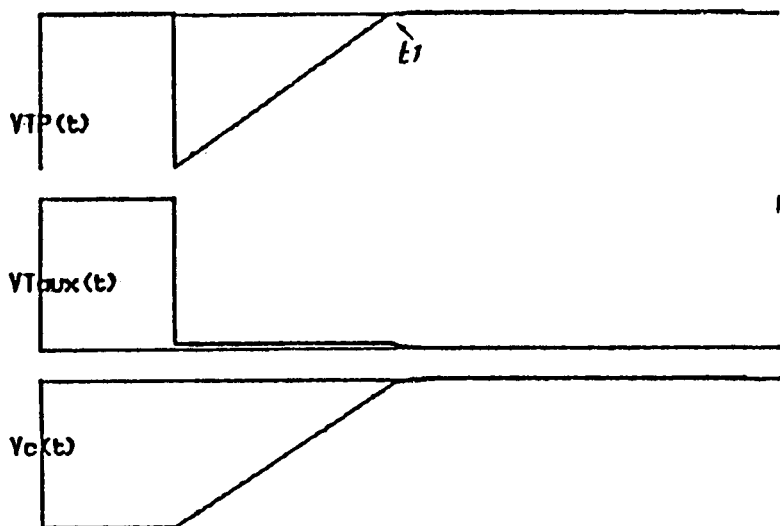


Figure 16



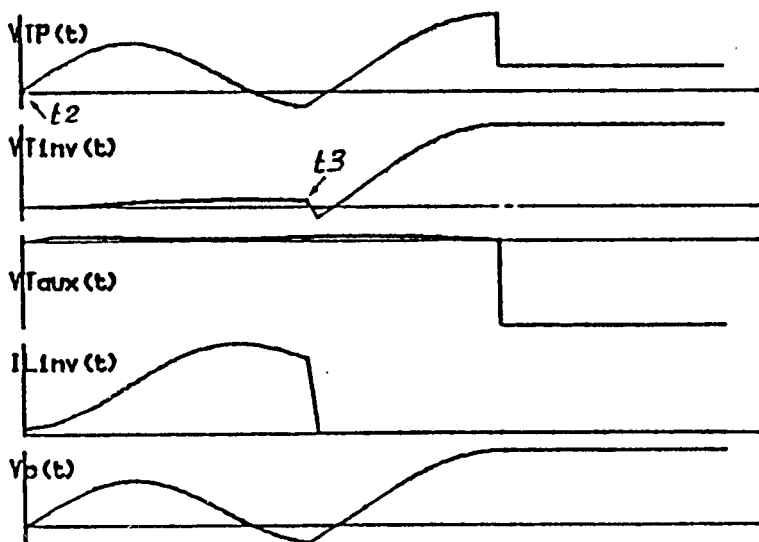
# REARMOCAGE DE TP PAR MANQUE DE TINV



DUREE DE SIMULATION 0.08 ms

# CLAQUAGE DES DEUX THYRISTORS

SIMULATION A PARTIR DE  $t_2$



DUREE DE SIMULATION 0.1 ms

#### 4-4-2/ Redresseur contrôlé haute tension

Dans le cadre du projet LEP (Large Electron-Positron collider) du CERN (Centre Européen pour la Recherche Nucléaire), il est prévu l'installation de huit convertisseurs de ce type. Chaque convertisseur possède une sortie nominale de 100 kV, 40 A et alimente deux klystrons.

Ces convertisseurs doivent fonctionner sur la totalité de la plage des tensions de sortie et tolérer d'importantes fluctuations du réseau ; leur conception doit tenir compte de ces détails tout en satisfaisant aux particularités de fonctionnement qu'entraîne l'emploi de klystrons comme charge. Le système de protection des klystrons, de type "crowbar", court-circuite les sorties du convertisseur en cas de défaut, ce qui peut se produire durant le fonctionnement normal de l'accélérateur.

Chaque convertisseur de puissance est alimenté par le réseau de distribution et comprend quatre unités (figures 19 et 20) : les deux transformateurs abaisseurs (TR1 et TR2) ; le gradateur à thyristors et son électronique ; les transformateurs élévateurs ; le redresseur à diodes et l'inductance du filtre (D).

Les primaires des deux transformateurs abaisseurs sont alimentés à 18 kV, 50 Hz en triphasé. Au secondaire, les deux systèmes triphasés d'une tension de 1 kV sont déphasés de  $30^\circ$  (électrique) l'un par rapport à l'autre afin d'obtenir un système de douze pulsations aux bornes de sortie c.c. Cette méthode réduit l'ondulation résiduelle du c.c. de sortie, accroît la vitesse de réponse et élimine presque totalement la distorsion par les cinquième et septième harmonique dans le réseau de distribution électrique. Le déphasage de  $30^\circ$  est partagé symétriquement entre les transformateurs abaisseurs ( $\pm 15^\circ$ ) et entraîne des baisses de tension égales sur la totalité de la gamme d'intensités.

Les gradateurs à thyristors sont connectés de façon antiparallèle entre les bornes des secondaires des transformateurs abaisseurs et les primaires des transformateurs élévateurs. Le choix d'une tension intermédiaire de 1 kV permet l'emploi de thyristors haute puissance évitant ainsi l'obligation d'utiliser des dispositifs en série. Le courant dans le gradateur est supporté par deux thyristors en parallèle placés dans chaque branche.

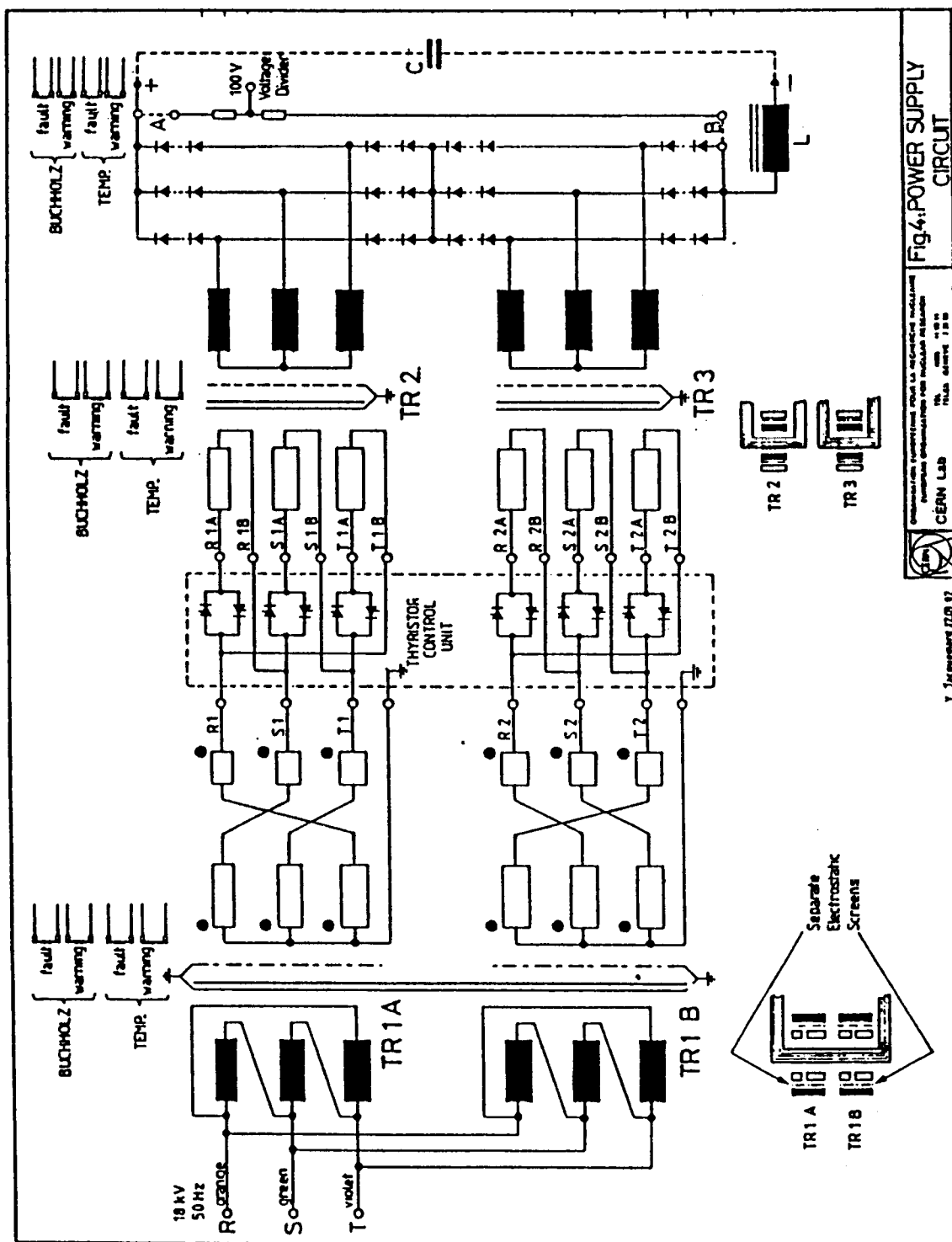
Les transformateurs élévateurs portent la tension de 1 kV à 52 kV. Leurs bornes de sortie sont connectées à des ponts de redresseurs à diodes. Chaque branche du pont comprend des diodes en série montées sur les ailettes de refroidissement et une chaîne RC de division de la tension. Les deux ponts de diodes sont montés en série et reliés aux bornes de sortie à travers les deux bobines d'induction (2,5 H) du filtre.

La puissance de sortie alimente par deux câbles blindés c.c. haute tension un assemblage comprenant : le condensateur ( $3\mu\text{F}$ ) du filtre, le court-circuiteur ("crowbar") de protection et le modulateur. Le "crowbar" est un éclateur haute puissance à distorsion du champ spécialement mis au point et muni de l'électronique associée et de la commande de déclenchement multiple.

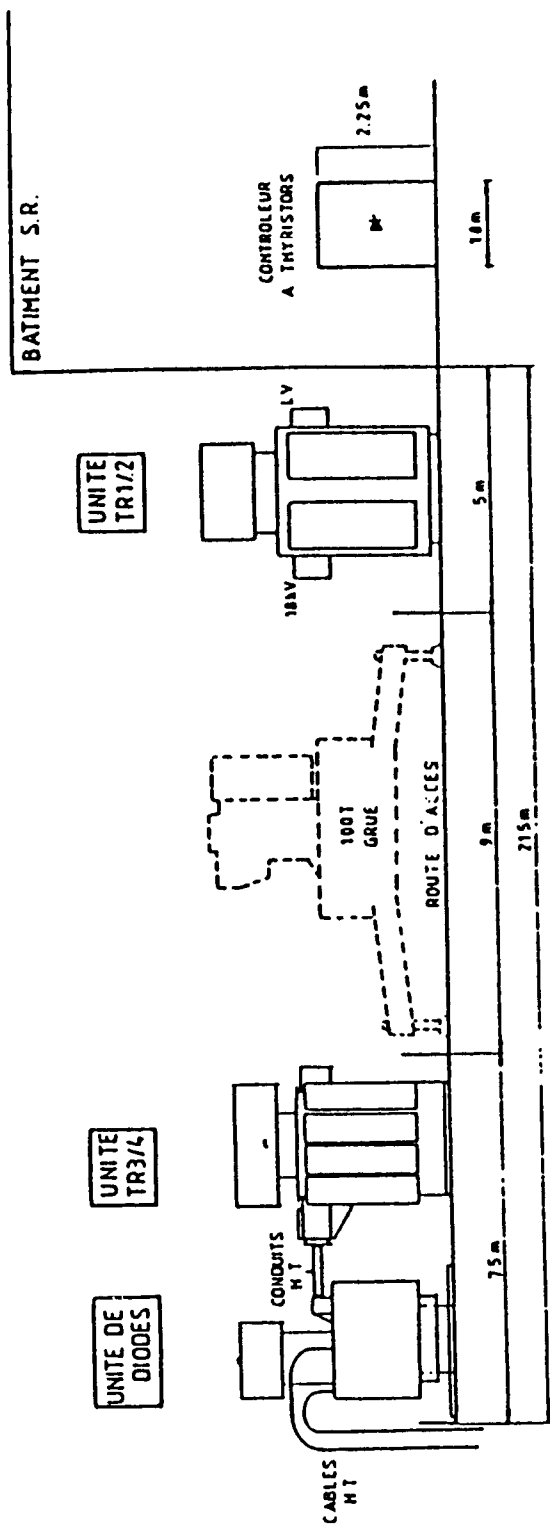
Nous avons réalisé un grand nombre de simulations sur ce montage, en collaboration avec le CERN. La figure 22 montre un transitoire de démarrage ; le schéma du montage est celui de la figure 21 où les klystrons ont été modélisés par une résistance. L'angle d'amorçage des thyristors a été choisi égal à  $15^\circ$  par rapport à la commutation naturelle.

Afin de simuler le comportement de ce convertisseur lors de sa mise en court-circuit de sa sortie, nous avons placé un interrupteur en parallèle sur cette dernière. La figure 24 décrit une telle mise en court-circuit, réalisée sur un module du redresseur (figure 23).

La figure 25 illustre la possibilité d'obtenir après simulation, la tension et le courant pour un composant quelconque ainsi que la tension entre deux noeuds.



**Figure 19**



(Document C.E.R.N.)

Figure 20

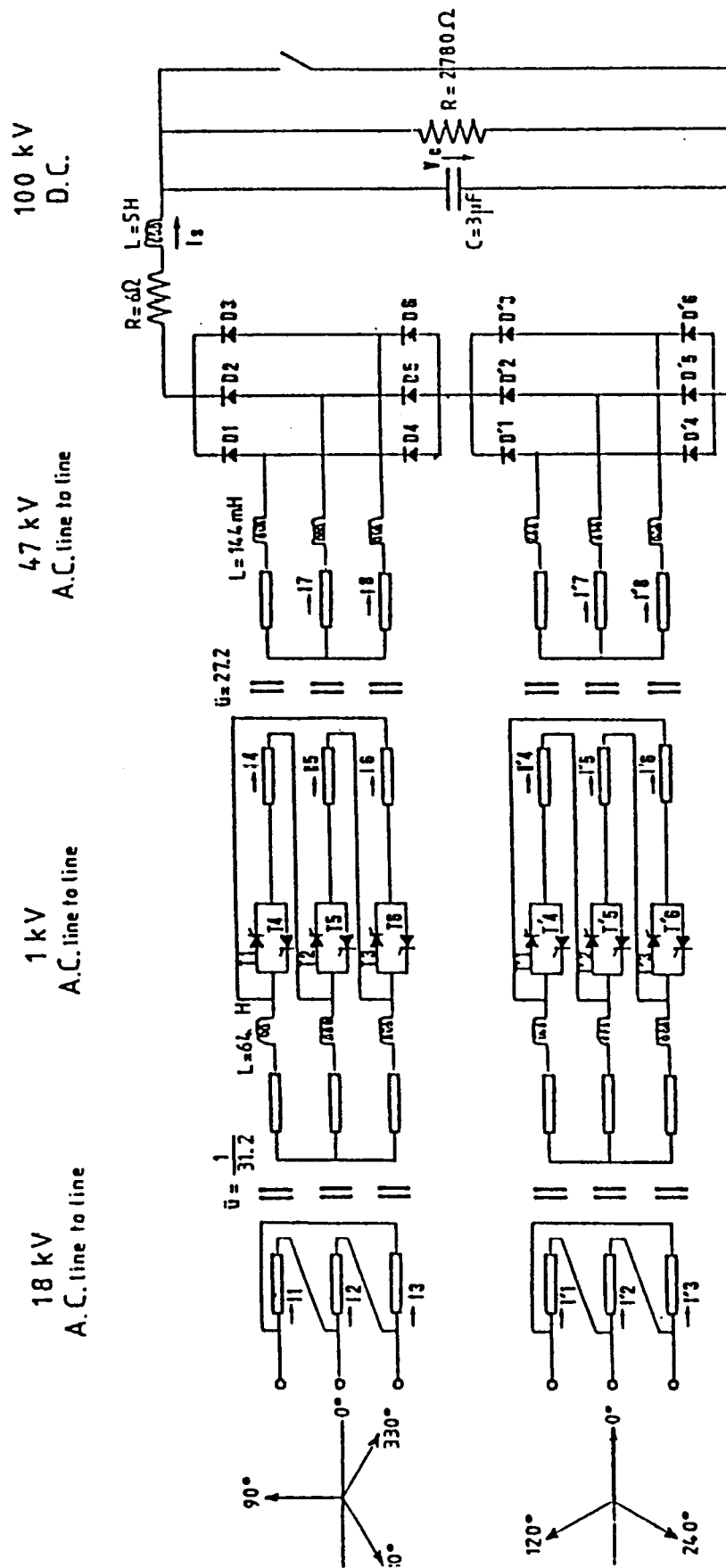


Figure 21

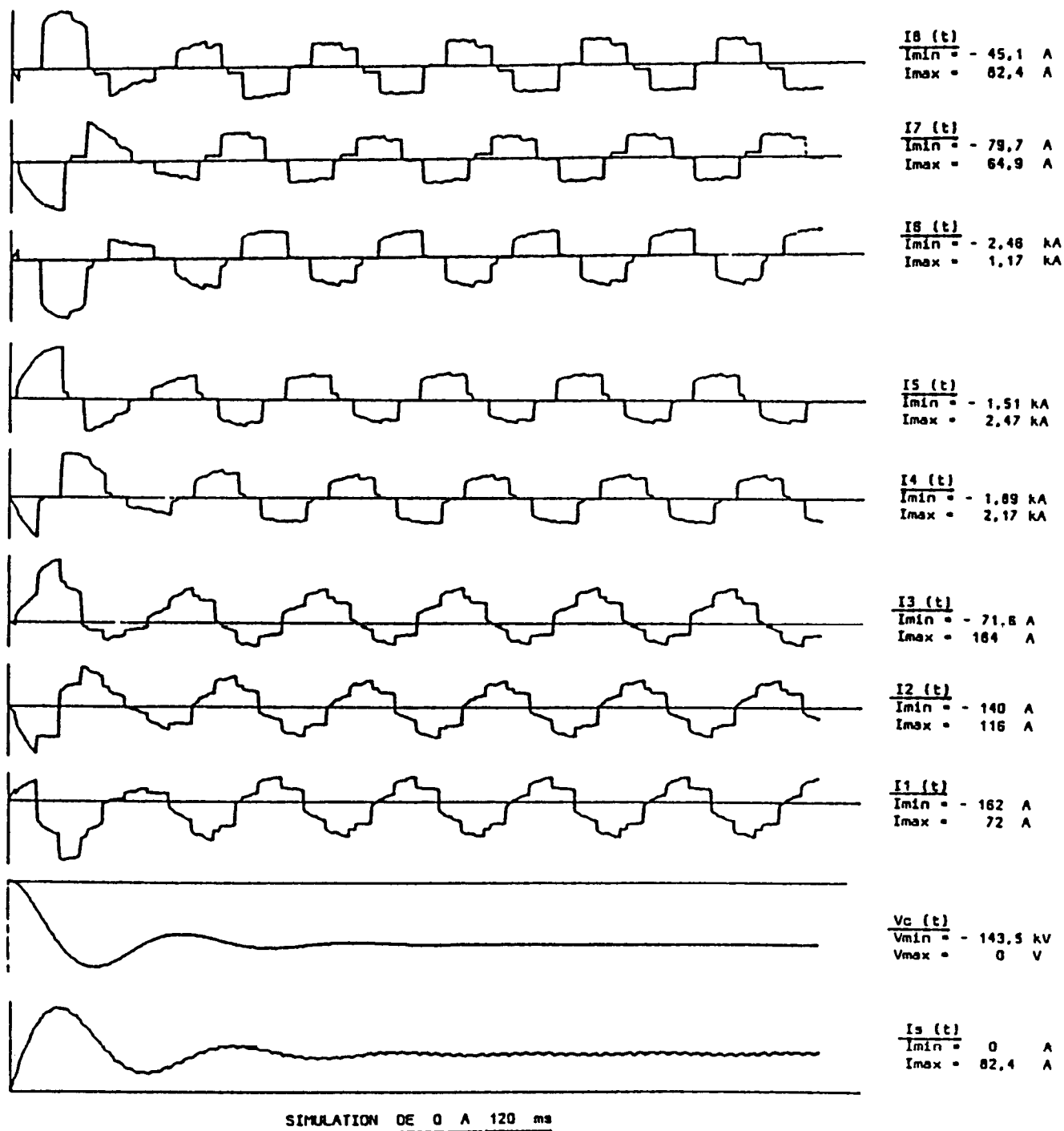


Figure 22

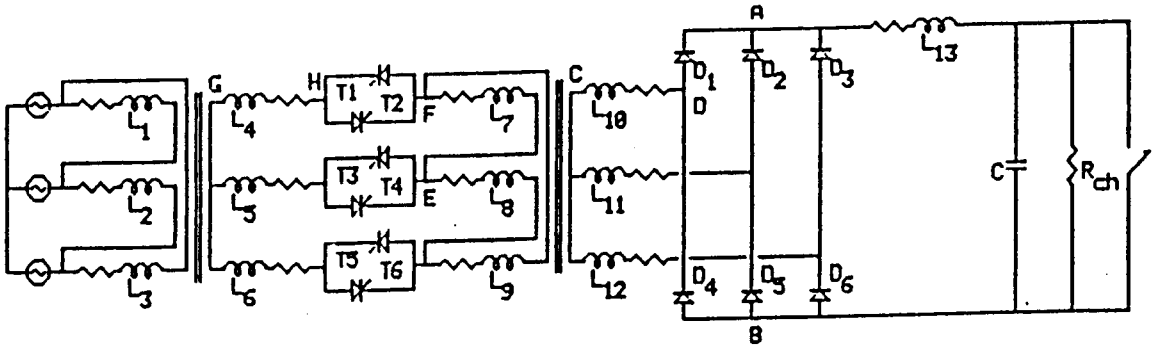


Figure 23

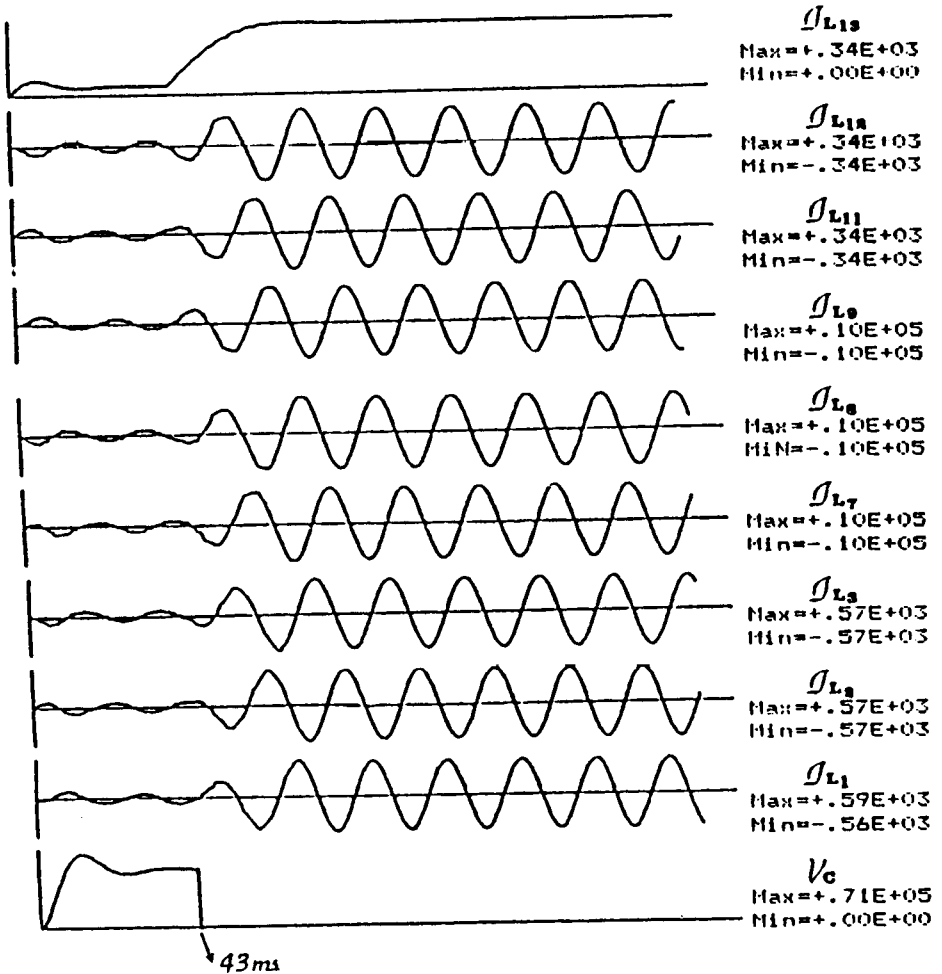
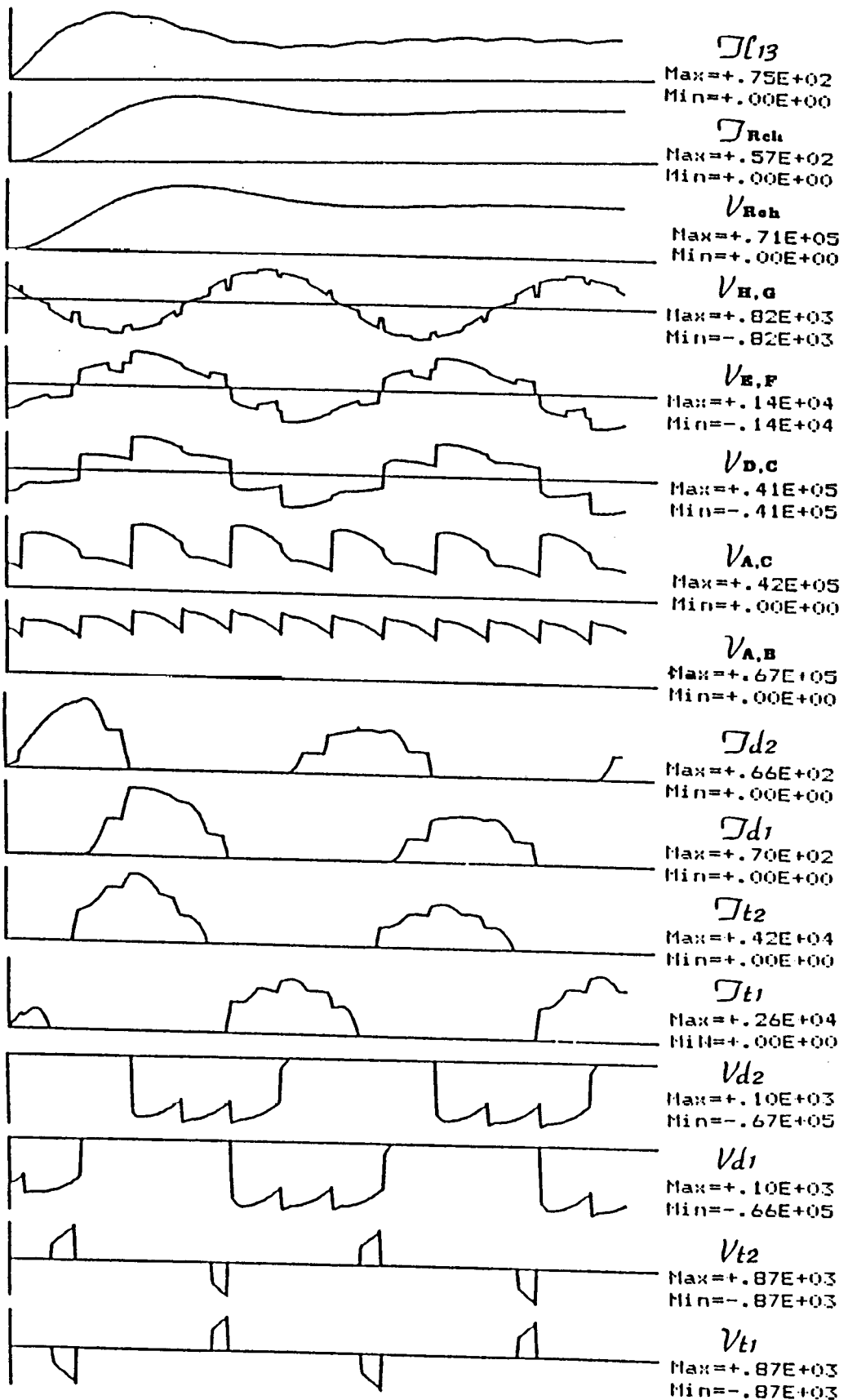


Figure 24



Temps de simulation: 0ms <--> 40ms

Figure25