

CALCULATEUR POUR PILOTE AUTOMATIQUE DE BATEAU

BILAN ECO-CONCEPTION
ET CO-DESIGN
SYSTEME ELECTRONIQUE EMBARQUE

M. NIRLO YANN

18/02/2009

I. Sommaire

II.	Introduction.....	3
III.	Présentation du système.....	4
1-	Environnement et frontière d'étude	4
2-	Le rôle de la modélisation	6
3-	Déploiement du système.....	6
4-	Besoin d'usage.....	9
IV.	Cahier des charges.....	10
V.	Etude Technologique.....	11
1-	Méthodologie	11
2-	Du point de vue logiciel	11
3-	Du point de vue matériel.....	17
3-a.	Les problématiques technologiques.....	17
3-b.	La gestion de l'énergie	17
3-c.	La compatibilité électromagnétique	29
3-d.	Protection contre les décharges électrostatiques.....	30
3-e	Limitation de la production de perturbations.	31
3-f.	L'éco-conception	36
VI.	Bilan	41
VII.	Annexes	42
1.	Annexe1 : Schémas.....	42

II. Introduction

Le dossier est basé sur l'objet technique Calculateur du système Pilote automatique professionnel. Le Calculateur a plusieurs opportunités techniques et pédagogiques sur des problématiques de notre temps. Les systèmes actuels sont multicritères et complexes, leur étude ou leur conception demande aujourd'hui des méthodologies et des outils traitant de cette multiplicité. Nous ne pouvons plus prétendre inventer toujours, les innovations sont le fruit de lignées et de réutilisation de solutions affirmées et confirmées.

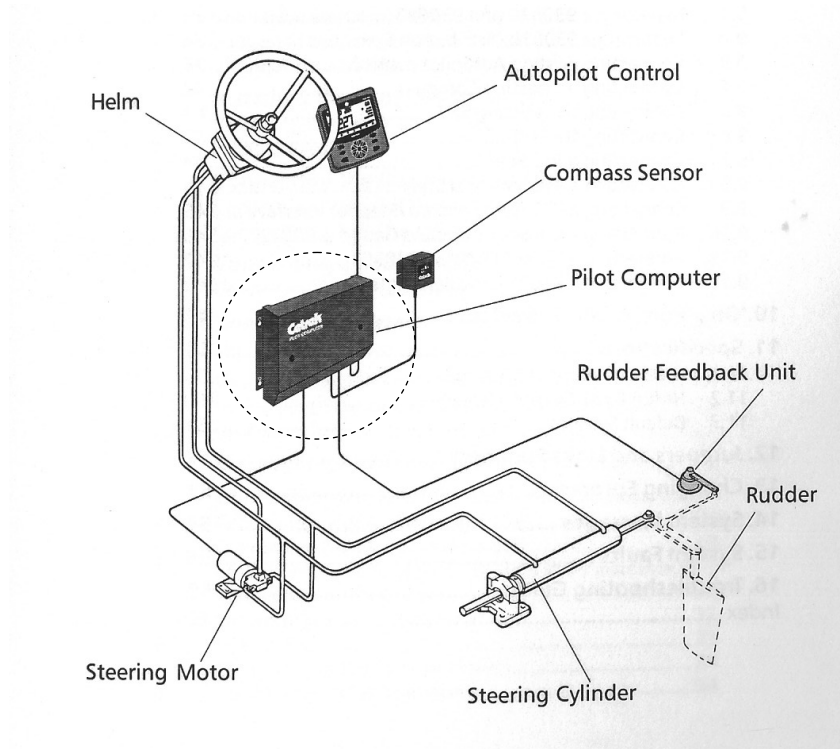
Ce système Calculateur est le stade ultime en composant discret avant le passage à des solutions System On Chip (SOC) que nous rencontrons de plus en plus. Nous verrons une méthode d'ingénierie inverse mettant en évidence la méthode Bottom-Up ou Top-Down de conception traitant au mieux des contraintes Time to Market dans le cycle de vie d'un produit électronique et permettant la perspective de la conception partagée dans les modes actuels de travail collaboratif. Nous ferons le bilan de l'impact de ce système sur l'environnement, tant écologique que compatibilité électromagnétique. Il est à marquer ainsi l'importance prise par ce point de vue au plus tôt de la conception et son implication en termes de solutions techniques.

Le travail pédagogique placera les problématiques précédentes au sein des compétences à acquérir par des étudiants futurs techniciens supérieurs se formant au génie électrique. Les objectifs opérationnels seront réalisés sur des activités de cours magistraux ainsi que des travaux dirigés et pratiques à partir du système Calculateur. Nous ferons pour cette partie l'hypothèse d'un travail coordonné à l'idéal avec les autres enseignements.

III. Présentation du système

1- Environnement et frontière d'étude

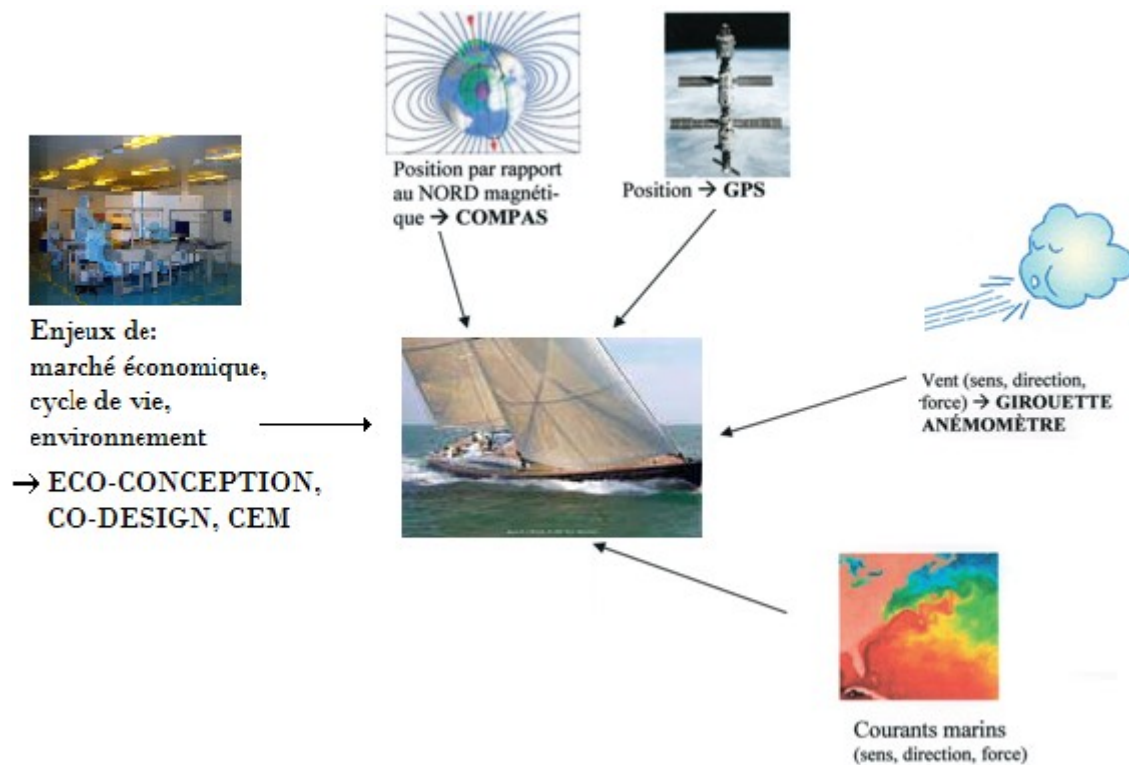
Nous sommes dans le système de pilote automatique destiné aux bateaux à moteurs ou à voile de 10 à 25 m, je me fixe comme frontière le Calculateur (pilote computer) dans la configuration d'un voilier.



Le choix de la frontière est tel que l'objet ainsi identifié peut être acheté seul ou s'intégrer dans un ensemble existant. La version du produit étudié est le 930609.

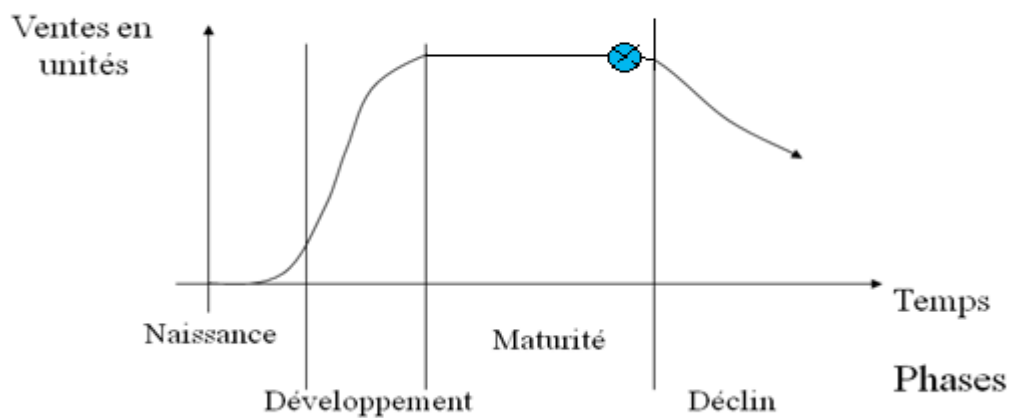


L'environnement général est pris en compte sur la figure suivante :



Dans son cycle de vie le Calculateur est positionné à la fin de la phase de maturité. Ce positionnement à la limite d'une transition est un point de basculement dans l'évolution technologique de la lignée de ce type de produit. Ce point permet de montrer la possibilité de passage d'un système embarqué à un SOC.

Cycle du Calculateur



Le Barreur du bateau utilise les fonctionnalités du calculateur pour un pilotage automatique en mode compas, mode conservateur d'allure ou en mode navigation. La fonction évitement par tribord ou bâbord est aussi implantée. Le pilotage en manuel est toujours rendu possible.

Voyons maintenant le formalisme UML (Unified Modeling Language, soit langage de modélisation objet unifié) pour mettre en évidence la modélisation des services rendus selon les cas d'utilisation.

2- Le rôle de la modélisation

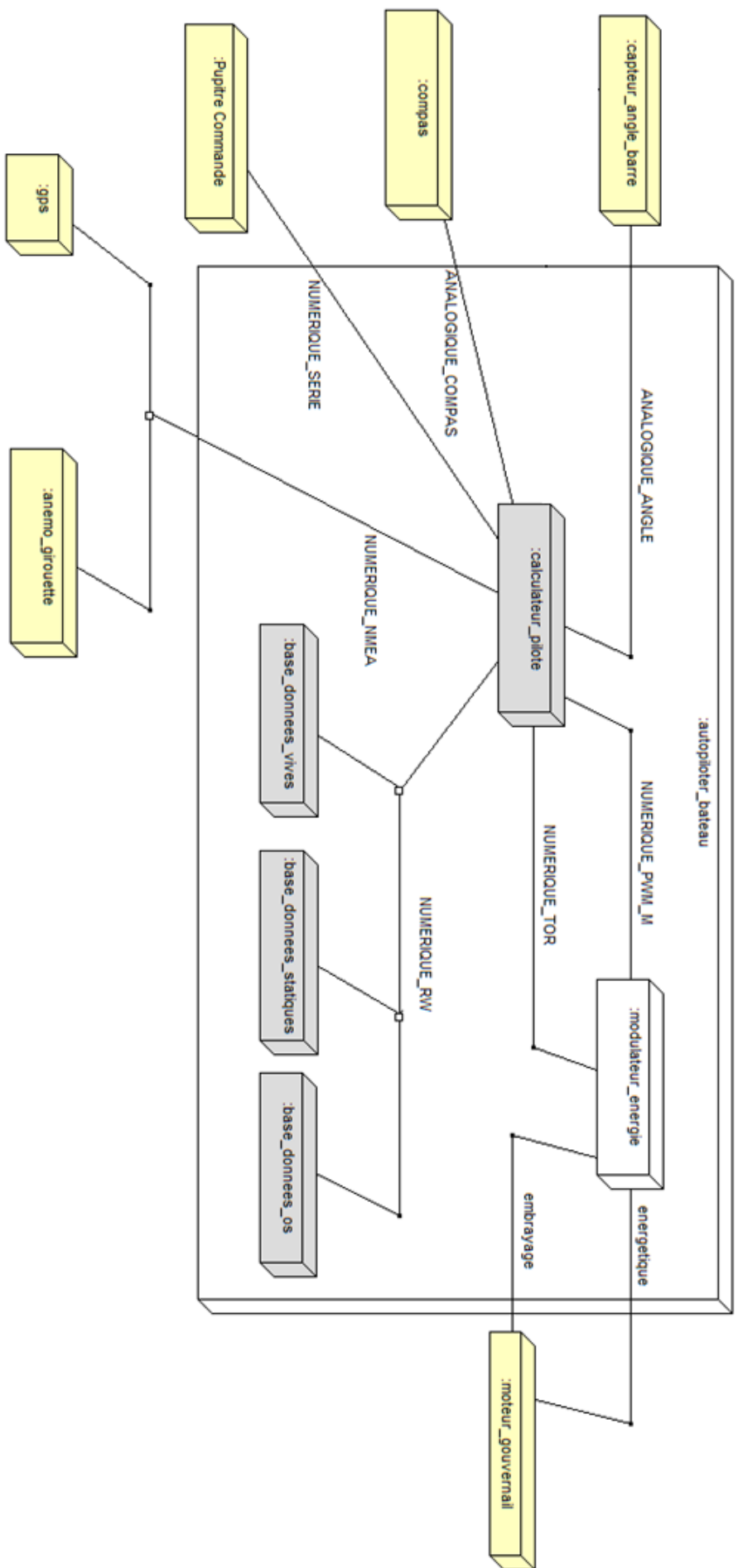
L'objet « électronique » fait partie d'un système complexe. Les défis de l'industrie électronique sont multiples. Le produit dans son marché fait apparaître les notions de marketing et « time to market » ce qui modifie dans le cycle de vie le lancement et la vie des produits nouveaux. La structure de prix implique une part importante de la phase d'investissement. La modélisation permet la réutilisation et le réinvestissement de bloc métier. Cela permet alors de gérer des gros projets « multi-métiers », de raccourcir les cycles de conception de préserver l'environnement et enfin respecter les normes.

Le passage dans la lignée des calculateurs de pilote automatique au SOC nécessite l'utilisation d'outil de modélisation et de CAO, DAO dans le processus. Toute architecture future sera dirigée par des modèles (MDA : model driven architecture)

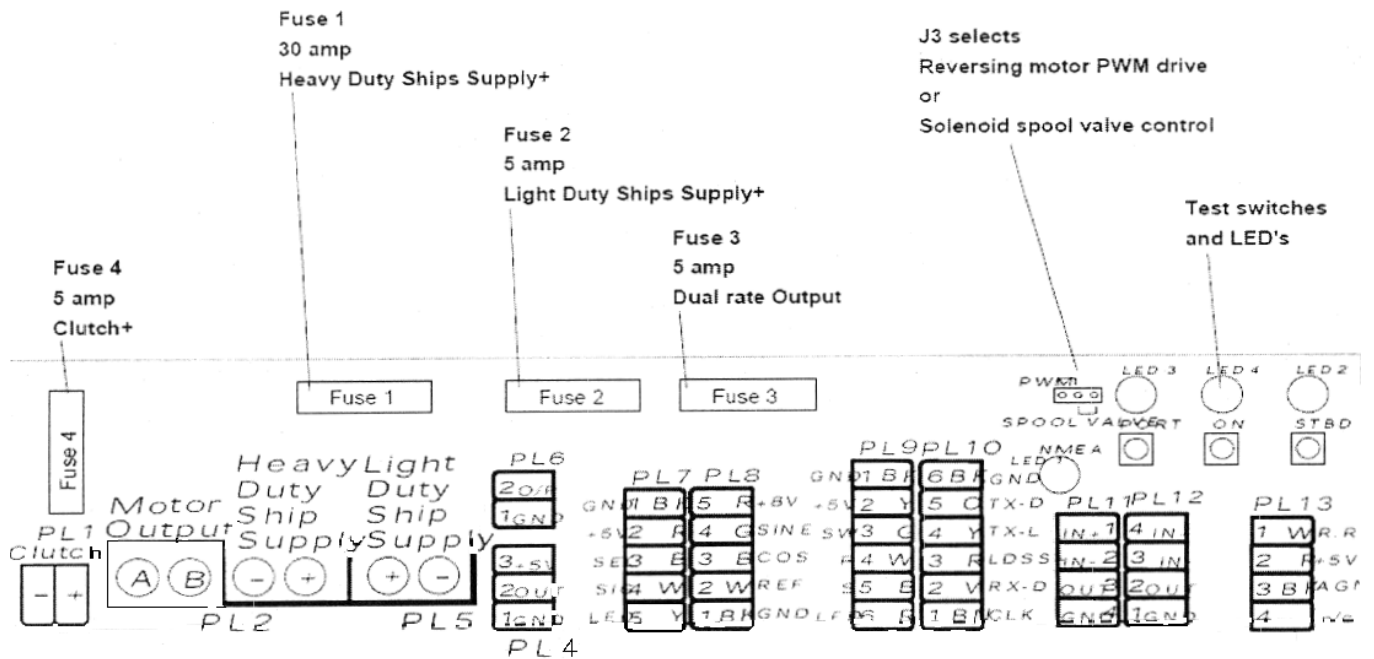
3- Déploiement du système

L'analyse des schémas et des documentations constructeurs m'ont amené à proposer dans le cadre de cette conception inverse une modélisation partant du déploiement réel constaté.

Le système cerné est :**autopiloter_bateau**



La mise en place de ce déploiement général a été lue aussi sur les connexions du boîtier :



PL1 : EMBRAYAGE

A B : SORTIE MOTEUR

PL2 : Alimentation énergie de puissance

PL5 : Alimentation énergie de l'électronique

PL8 : COMPAS ANALOGIQUE

PL10 : PUPITRE DE COMMANDE

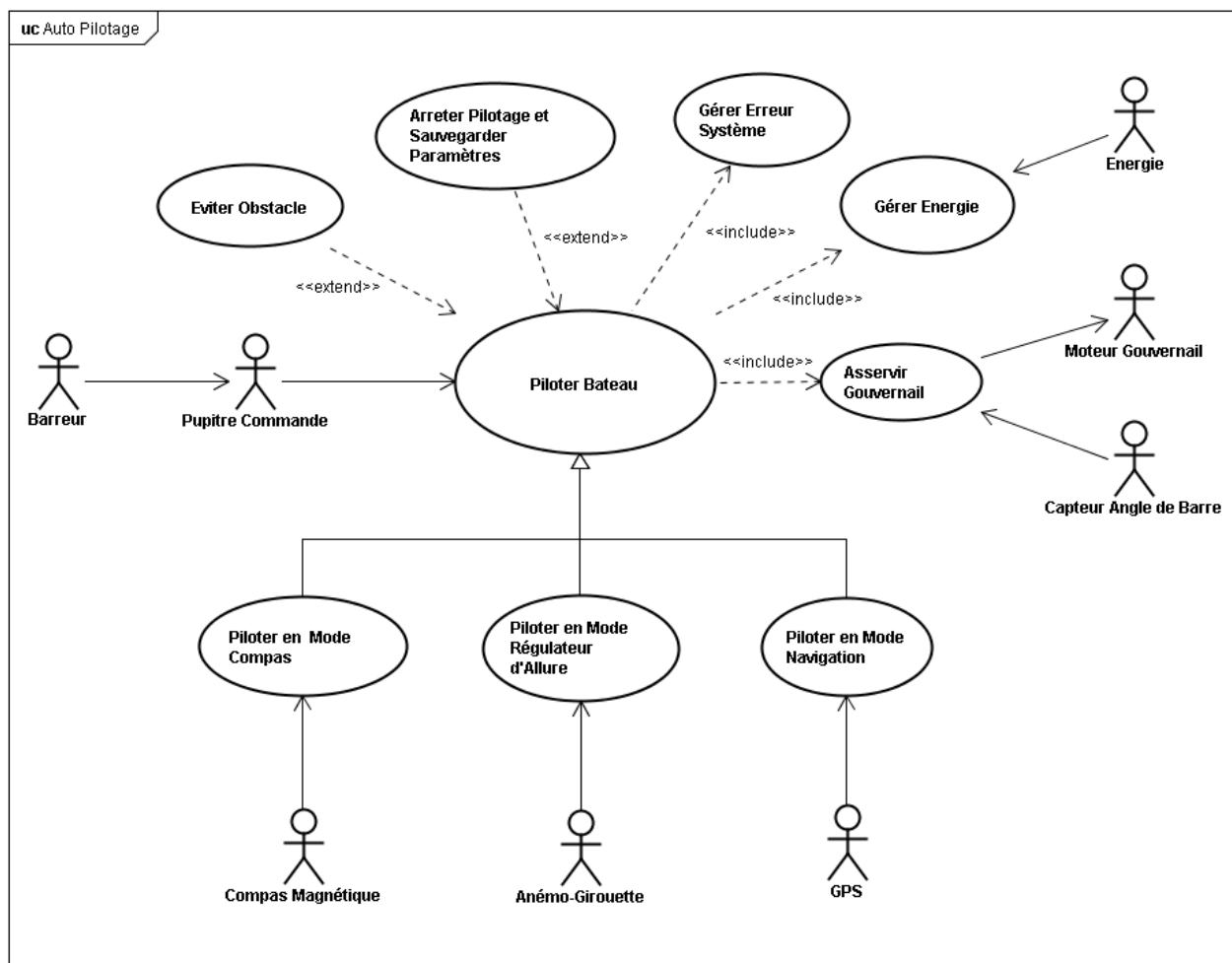
PL11 : GPS

PL12 : ANEMOMETRE-GIROUETTE

PL13 : CAPTEUR D'ANGLE DE BARRE

4- Besoin d'usage

Le cas d'utilisation général montre le besoin de services exprimés ainsi que les acteurs en présence :



D'autres besoins sont exprimés dans la documentation au travers de :

EMC Directive 89/336/EEC

This product has been designed to be compliant with the above Directive.

Maximum performance, and compliance with the EMC Directive, can only be ensured by correct installation. It is strongly recommended that the installation conforms with the following standards:

SMALL CRAFT - ELECTRICAL SYSTEMS:

- a) ISO 10133 - Extra Low-Voltage DC Installations
- b) ISO 13297 - Alternating Current Installations

ISO - International Standards Organisation © Cetrek Ltd.

IV. Cahier des charges

L'expression du besoin de piloter automatiquement un bateau sous l'entière responsabilité du capitaine est complètement affirmée par le fabricant :



Your Safety

It is the responsibility of the helmsman to ensure and maintain the safe navigation and control of the vessel at all times. The autopilot is only an aid to steering, suitable for unconfined waters.

De cet usage se déclineront des besoins sous-jacents relatifs aux systèmes embarqués :

- Interopérabilité
- Maintenabilité
- Robustesse
- Fiabilité
- Sûreté
- Efficacité (consommation d'énergie, masse, optimisation du code)
- Temps réel

Le besoin est aussi de se conformer aux réglementations en vigueur concernant :

- ✓ La compatibilité électromagnétique du produit, dans sa capacité à se protéger et de prévenir de ses actions néfastes dans le cadre des interférences électromagnétiques.
- ✓ Utilisation de matériau limitant leurs impacts, ROHS (Reduction of the Use of Hazardous Substance)

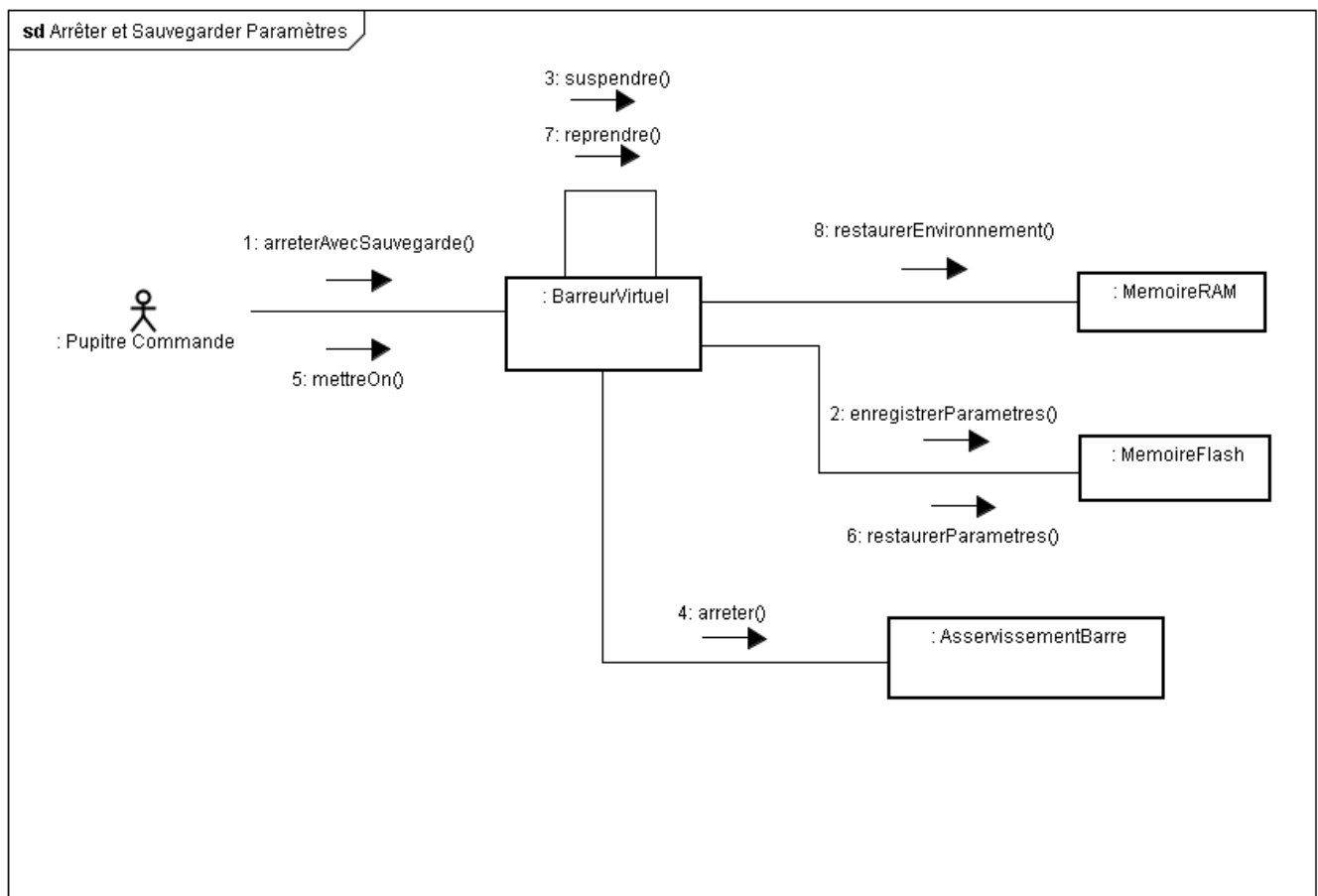
V. Etude Technologique

1- Méthodologie

L'étude à posteriori d'un système doit permettre comme pour son étude préalable de mettre en évidence les deux conceptions concurrentes matérielles et logicielles. Pratiquement nous mènerons la co-conception-inverse en utilisant le langage UML pour ce qui est du logiciel et le VHDL-AMS (Very High Speed Hardware Description Language) pour l'aspect matériel.

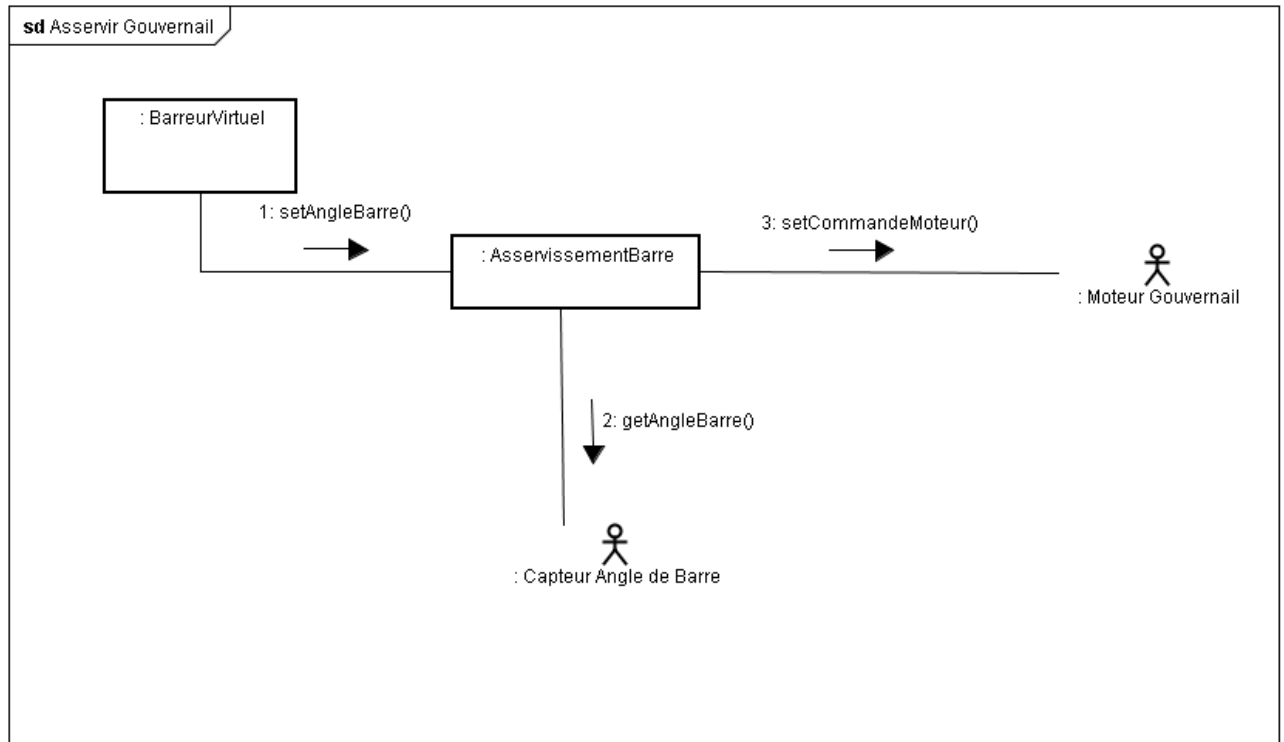
2- Du point de vue logiciel

Voici le détail des diagrammes de collaboration issus de l'analyse de la documentation constructeur et de la discussion avec deux marins, capitaines de leur propre voilier.

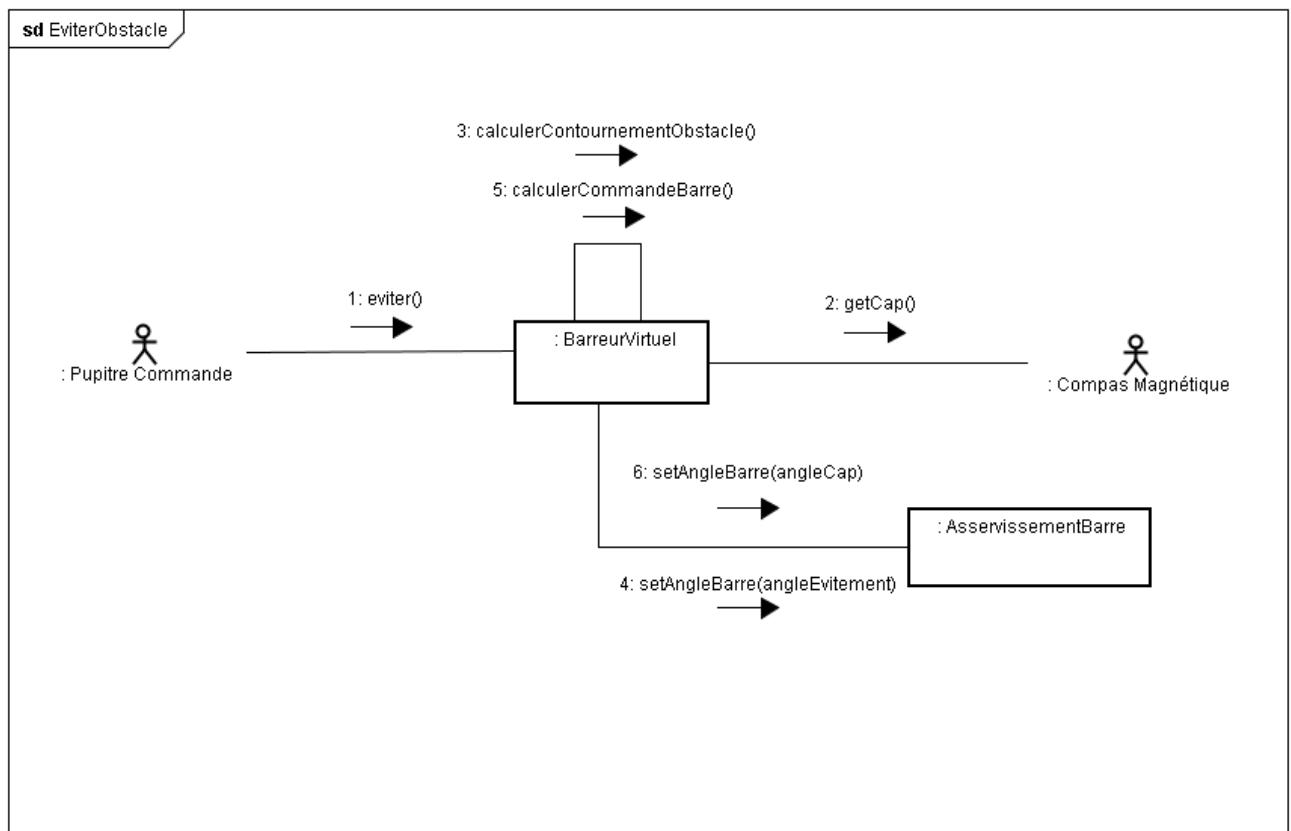


Pour réaliser ces diagrammes j'ai extrait synthétiquement des documentations du constructeur les éléments d'analyse et j'ai initié la création des classes supposées nécessaires.

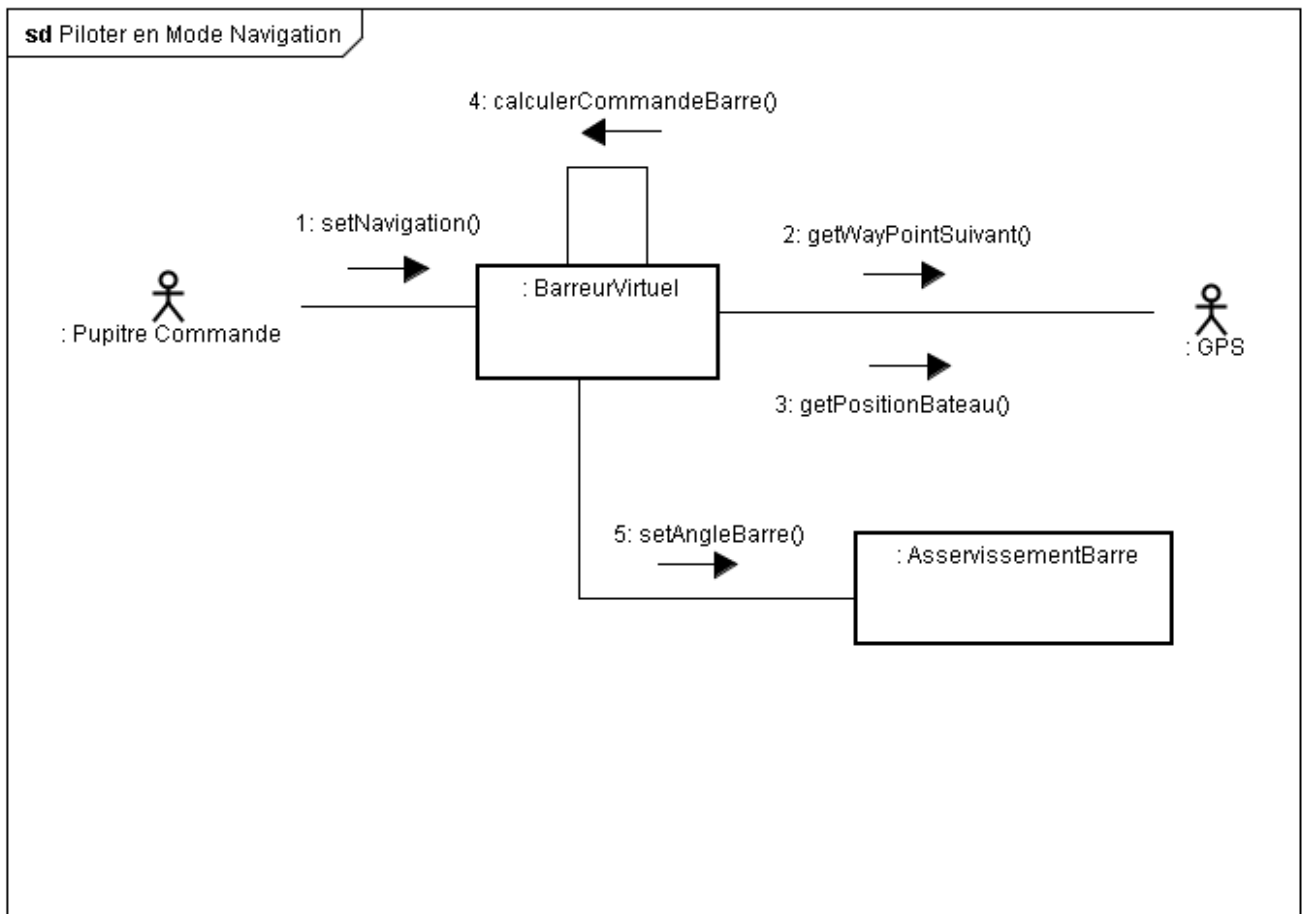
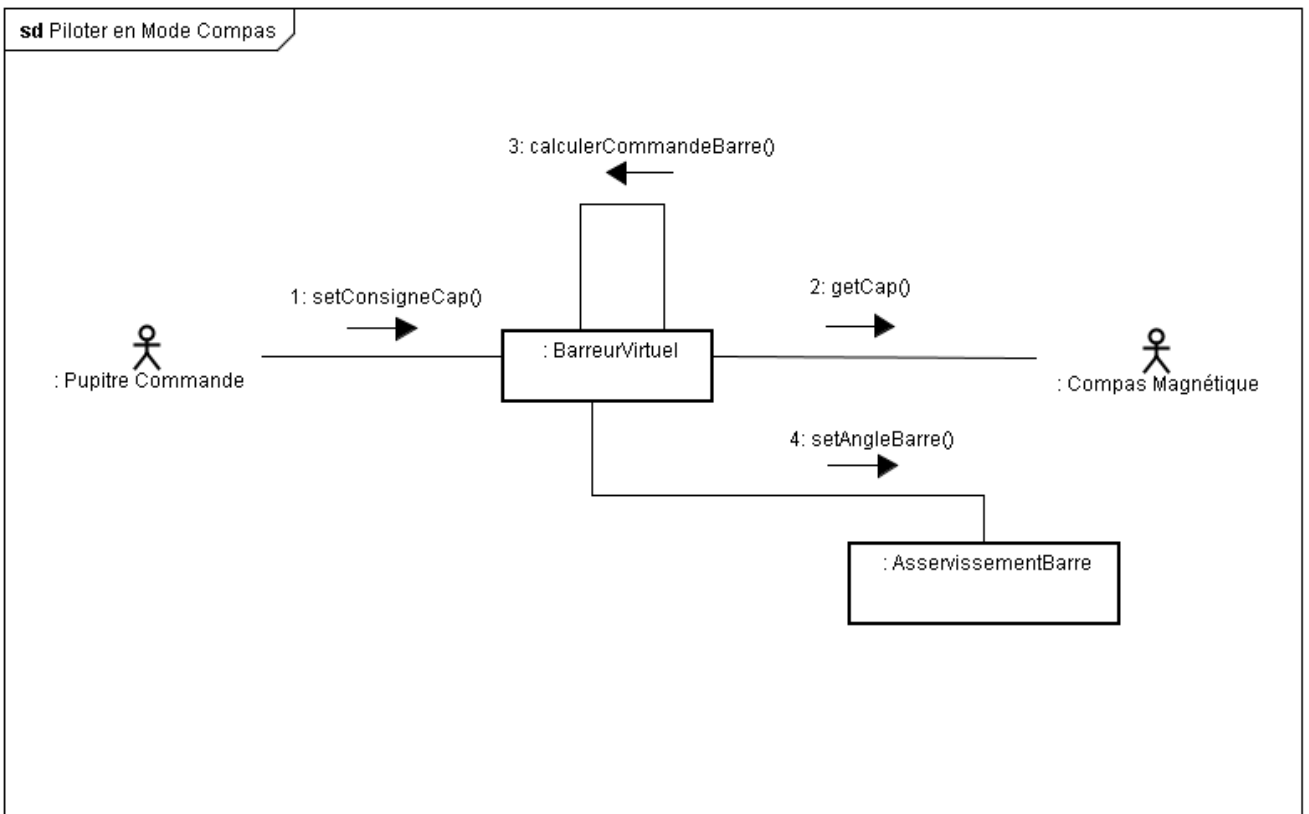
L'asservissement du gouvernail lors du pilotage automatique est essentiel au système.

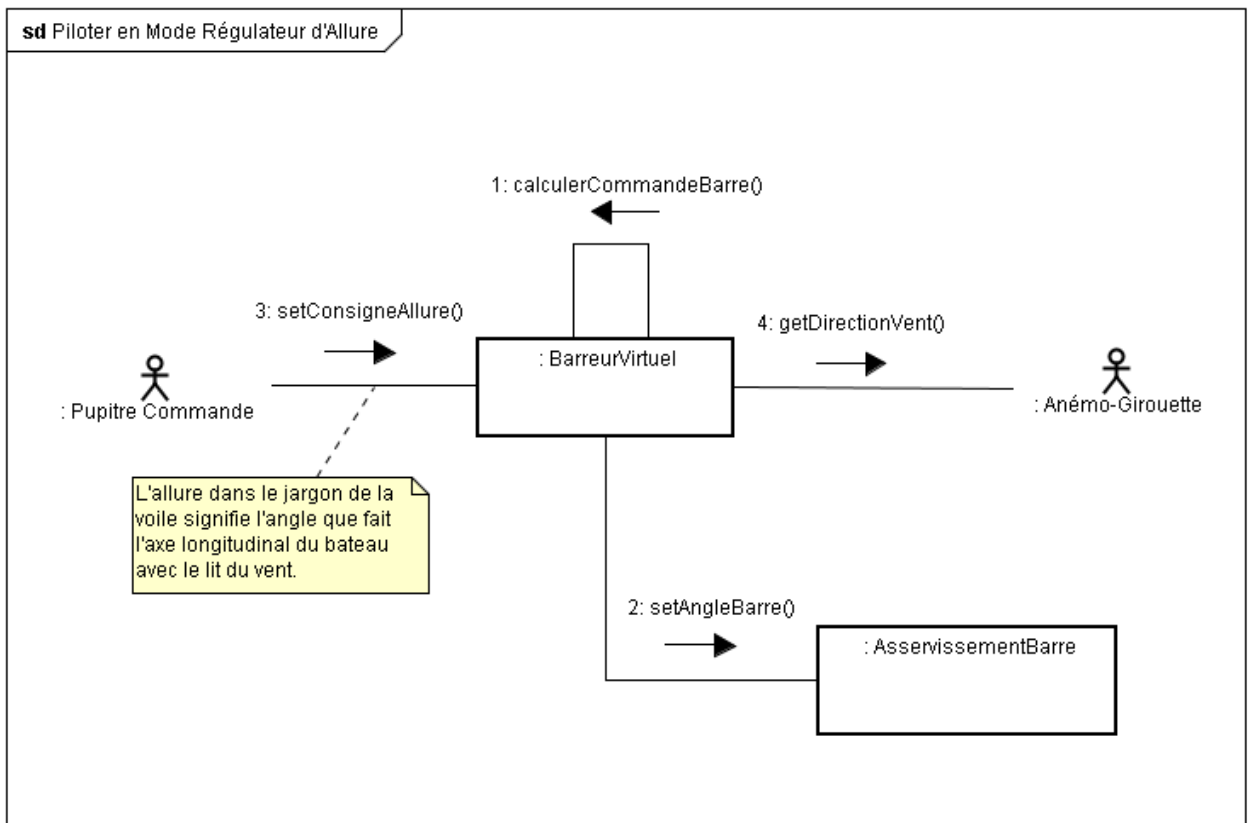


La sécurité est primordiale et le barreur « réel » au travers du pupitre de commande doit toujours avoir la main pour éviter les obstacles.

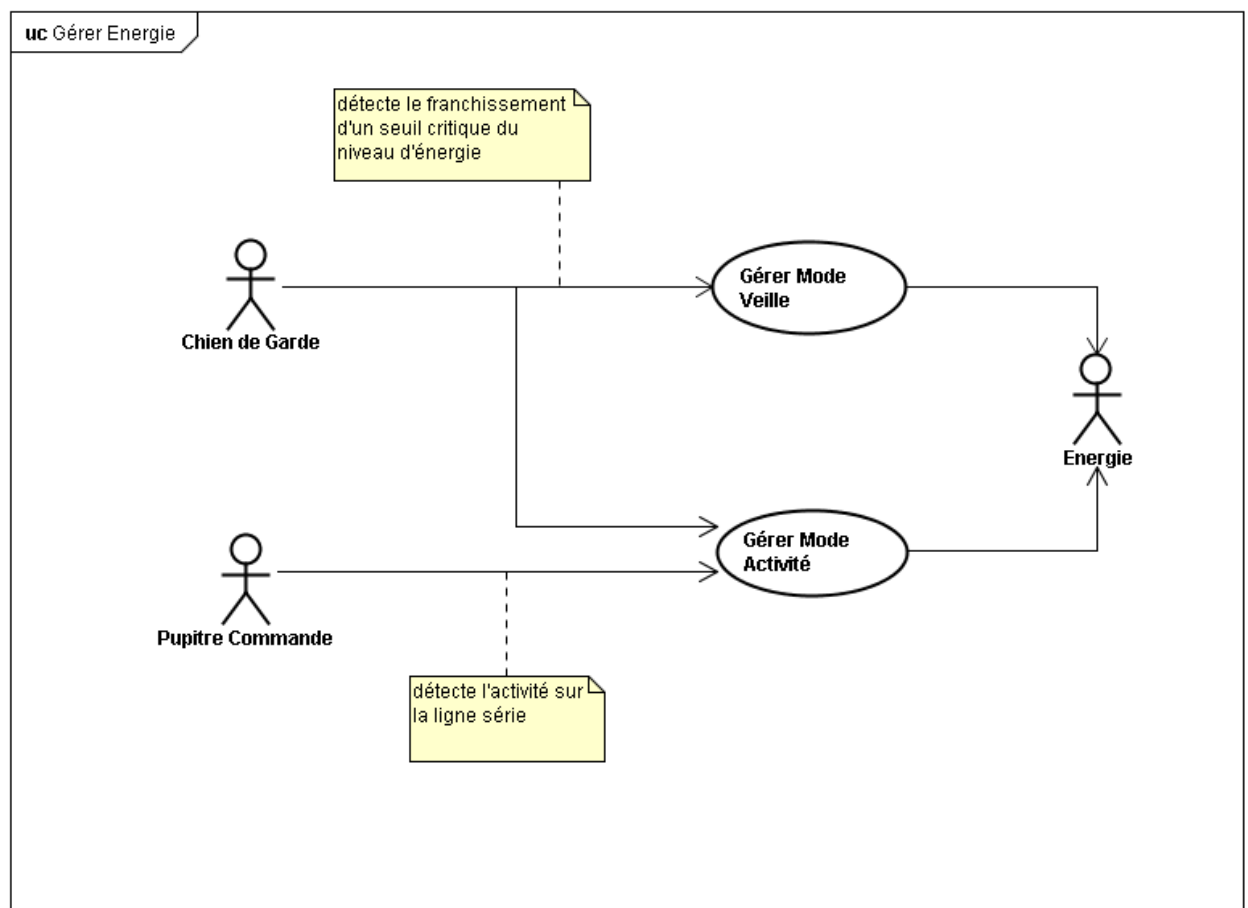


Le mode de pilotage initial du pilote automatique est celui avec le cap, les autres s'obtiennent par sélection du barreur.

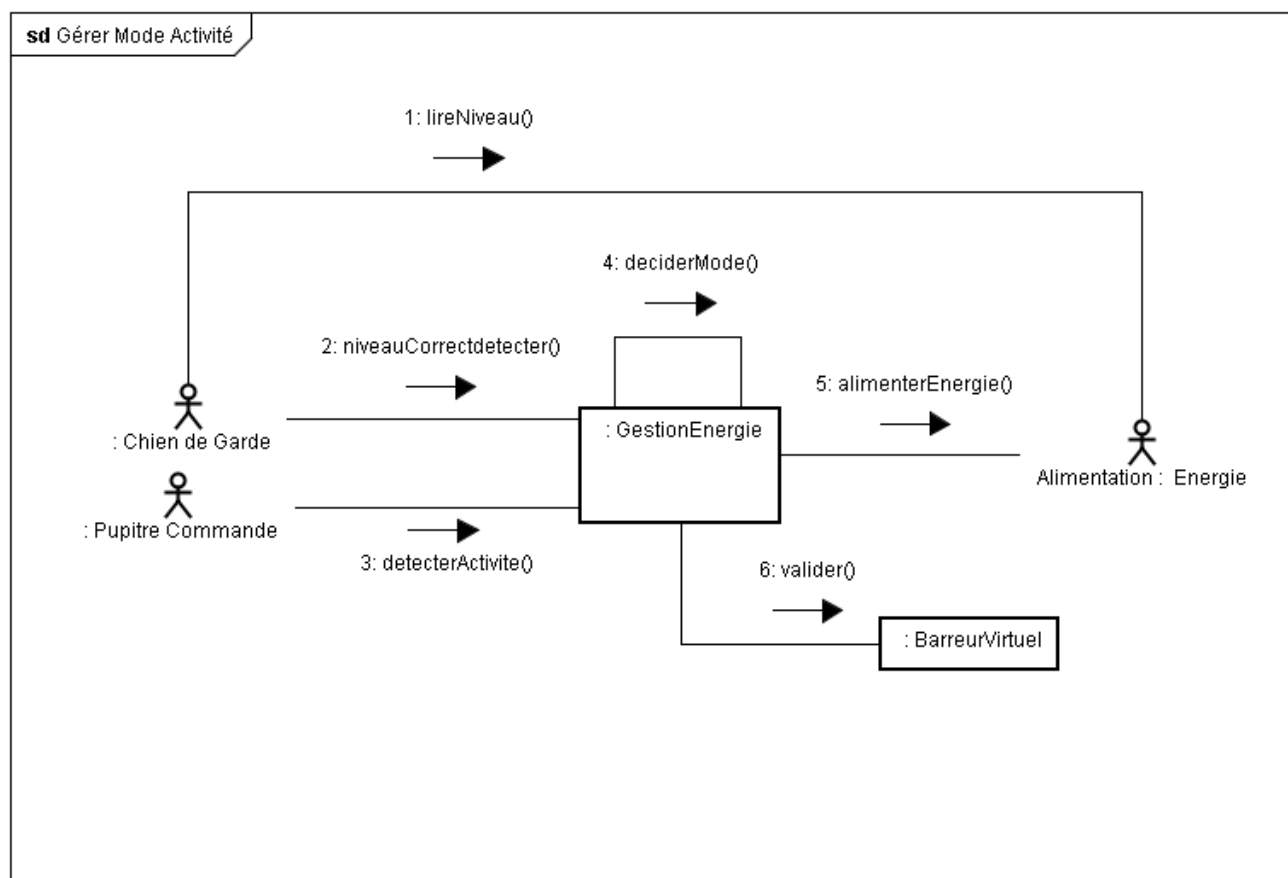
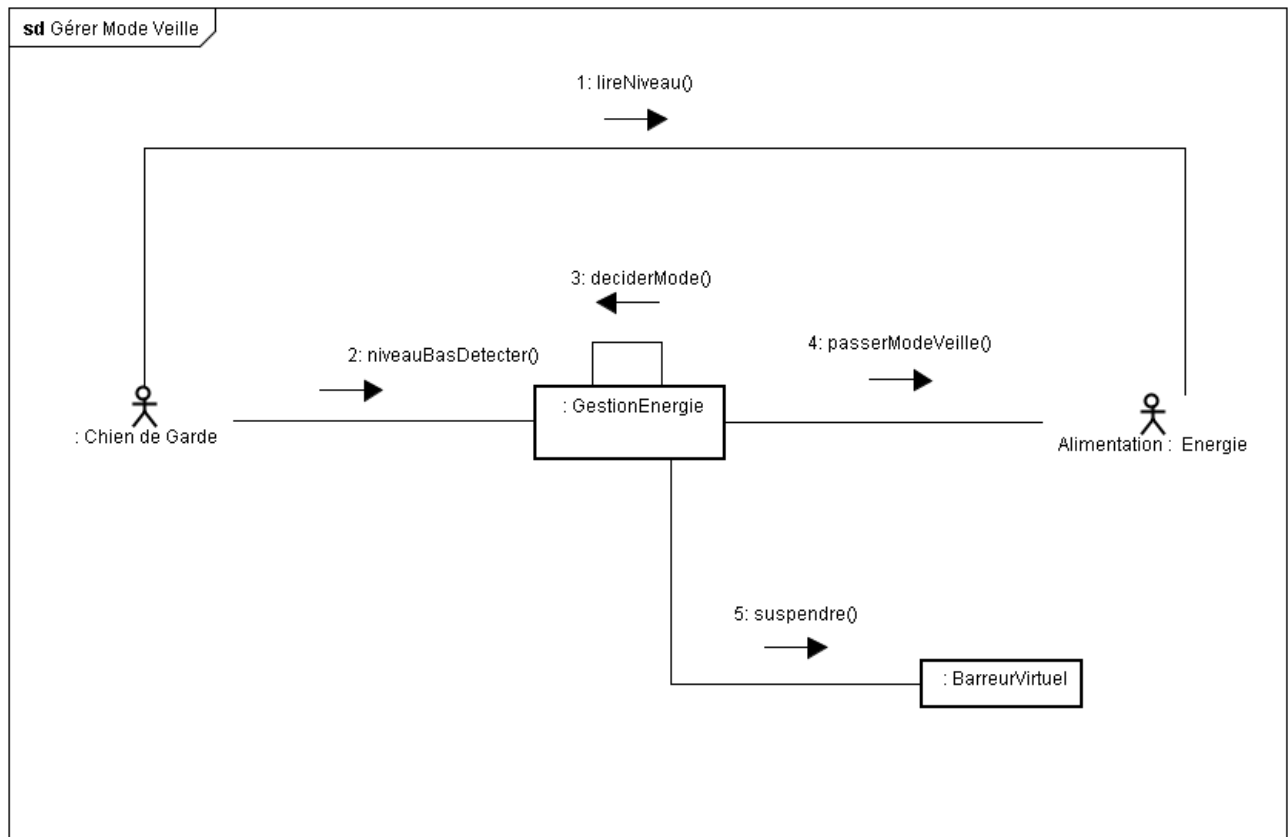




Le cas d'utilisation Gérer Energie résume les deux cas suivants :



Les diagrammes de collaboration de gestion d'énergie proposés mettent en évidence un acteur aux allures animales et prompt à réagir, le chien de garde.

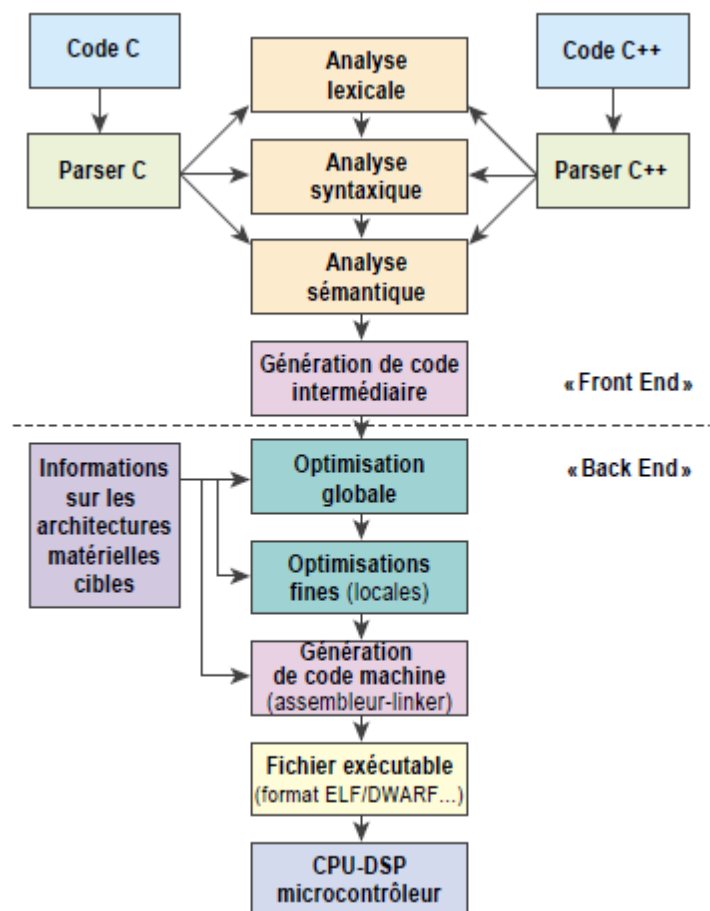


La suite d'une conception mène au codage et l'outil UML permet d'aboutir aux portes du résultat. Une des pistes possible pour les concepteurs a été de passer par le C/C++ car l'unité de traitement choisi par les concepteurs le microcontrôleur H8/3002 de Renesas dispose dans sa chaîne de conception de compilateurs qui sont dédiés au cœur processeur H8/300H qui le compose.

Editeur (fournisseur)	Nom du compilateur	Langage s supportés	Processeurs cibles supportés	OS supporté sur la station hôte	Fichiers de sortie supportés
GCC	GCC (GNU Compiler Collection) v. 3.4.3	GNU C, C++, Objective C	Mips, Arm, H8/300, x86, IA-32/64, M32R M68000, Power PC, S390, SuperH, V850, Xtensa	Windows, GNU/Linux, Unix (Solaris)	ELF/DWARF
IAR Systems	C/C++ Compiler	C, Embedded C++, C++, Misra C	Arm7/9/10, CR16C de NS, 78K et V850 de Nec, M16C/R8C, M32C, H8 de Renesas, 8051 d'Intel, AVR d'Atmel, PIC, dsPIC de Microchip, HCS12 de Motorola, MSP430 de TI	Windows	ELF/DWARF

Les compilateurs C/C++ pour l'embarqué doivent avoir certaines qualités gommant les contraintes spécifiques de cette technologie.

Les principales tâches réalisées sont résumées ci-contre.



Sources de cette page :

Février 2005 n°155 - **Electronique**

3- Du point de vue matériel

Le pendant de l'étude logicielle est l'étude matérielle. Etant donné la présence de technologies analogique et numérique dans le déploiement du système il faut donc d'utiliser un outil adapté le VHDL-AMS.

Les Schémas structurels sont en annexe 1. La réutilisation de blocs de structures dans une conception initiale est aussi importante en MDA, même du point de vue matériel. L' étude est guidée par la mise en évidence du lien entre les solutions retenues et les problématiques technologiques réelles.

3-a. Les problématiques technologiques

Outre la réponse au besoin intrinsèque de fabriquer un pilote automatique, les concepteurs ont dû apporter des solutions techniques sur la gestion de l'énergie d'un système embarqué ainsi que des solutions sur le respect de la susceptibilité électromagnétique du produit et de sa capacité à limiter la production de pollution électromagnétique. Un point important est à rappeler, le système se trouve sur un bateau et sur l'eau ; c'est dans un lieu, un espace, où la gestion de l'énergie est primordiale et l'exposition aux charges électrostatiques non négligeable.

3-b. La gestion de l'énergie

L'énergie électrique provient d'une source continue autonome du bateau qu'il convient donc de ne pas gaspiller. Il est important de noter la mise en garde du constructeur:



The negative of the battery system is not normally a clean earth and the case of the Pilot Computer should not under any circumstances be connected to it.

Lors de la lecture des documents constructeurs de composants intégrés électroniques situés sur la carte il apparait une constante dans leur capacité à avoir un mode d'économie d'énergie.

Ainsi la RAM (Random Access Memory) CY62256 de CYPRESS a les caractéristiques :

- 4.5V–5.5V Operation
- Low active power (70 ns, LL version)
 - 275 mW (max.)
- Low standby power (70 ns, LL version)
 - 28 μ W (max.)
- 55, 70 ns access time
- Easy memory expansion with CE and OE features
- TTL-compatible inputs and outputs
- Automatic power-down when deselected
- CMOS for optimum speed/power

L'EPROM 27C1001 :

5V \pm 10% SUPPLY VOLTAGE in READ
OPERATION
ACCESS TIME: 35ns
LOW POWER CONSUMPTION:

- Active Current 30mA at 5Mhz
- Standby Current 100 μ A

PROGRAMMING VOLTAGE: 12.75V \pm 0.25V
PROGRAMMING TIME: 100 μ s/word
ELECTRONIC SIGNATURE

- Manufacturer Code: 20h
- Device Code: 05h

L'EEPROM série 93C46 de MICROCHIP :

Low-power CMOS technology:

- 70 μ A typical active read current at 1.8V
- 2 μ A typical standby current at 1.8V

ORG pin selectable memory configuration:

- 128 x 8- or 64 x 16-bit organization (93AA46)
- 256 x 8- or 128 x 16-bit organization (93AA56)
- 512 x 8 or 256 x 16-bit organization (93AA66)

Self-timed erase and write cycles
(including auto-erase)
Automatic ERAL before WRAL
Power on/off data protection circuitry

Les circuits 74HCXXX :

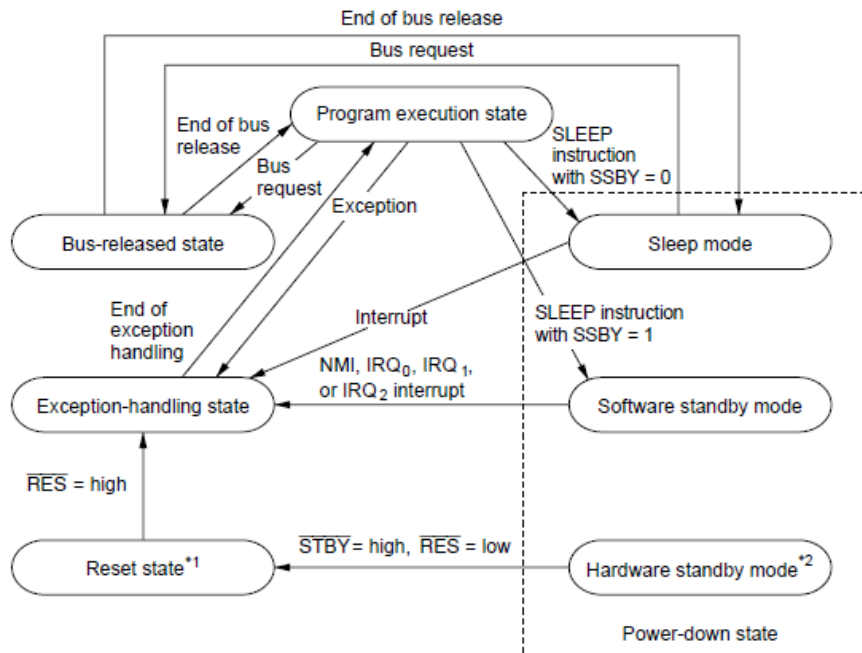
Typical propagation delay: 13 ns
Wide power supply range: 2–6V
Low quiescent current: 20 μ A maximum (74HC Series)
Low input current: 1 μ A maximum

Le microprocesseur H8/3002 :

Power-down
state

- Sleep mode
- Software standby mode
- Hardware standby mode

L'utilisation de ces modes par le circuit est donnée dans la documentation sous la forme suivante :



- Notes: 1. From any state except hardware standby mode, a transition to the reset state occurs whenever RES goes low.
2. From any state, a transition to hardware standby mode occurs when $\overline{\text{STBY}}$ goes low.

Les états internes du H8 sont alors :

Power-Down State

Mode	Entering Conditions	State								Exiting Conditions
		Clock	CPU	CPU Registers	DMAC	Refresh Controller	Supporting Functions	RAM	I/O Ports	
Sleep mode	SLEEP instruction executed while SSBY = 0 in SYSCR	Active	Halted	Held	Active	Active	Active	Held	Held	• Interrupt • $\overline{\text{RES}}$ • $\overline{\text{STBY}}$
Software standby mode	SLEEP instruction executed while SSBY = 1 in SYSCR	Halted	Halted	Held	Halted and reset	Halted and held*1	Halted and reset	Held	Held	• NMI • $\overline{\text{IRQ}_0}$ to $\overline{\text{IRQ}_2}$ • $\overline{\text{RES}}$ • $\overline{\text{STBY}}$
Hardware standby mode	Low input at $\overline{\text{STBY}}$ pin	Halted	Halted	Undetermined	Halted and reset	Halted and reset	Halted and reset	Held*2	High impedance	• $\overline{\text{STBY}}$ • $\overline{\text{RES}}$

- Notes: 1. RTCNT and bits 7 and 6 of RTMCSR are initialized. Other bits and registers hold their previous states.
2. The RAME bit must be cleared to 0 in SYSCR before the transition from the program execution state to hardware standby mode.

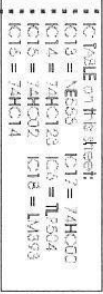
Legend

SYSCR: System control register

SSBY: Software standby bit

L'organisation de la gestion de l'énergie est basée sur la commutation d'une partie structurelle light duty side (partie traitement de l'information en courant faible) et d'une partie heavy duty side (partie énergétique en courant fort) pour passer d'un mode veille à un mode travail. Le composant interrupteur est une structure autour d'un transistor MOS IRF9Z34 qui dispose d'un R_{DSon} de 0,14 ohm pour la partie Ligne propre et un contact de relais pour la partie énergétique. Sur le schéma S4 suivant, les encadrés FA2 et FA3 correspondent respectivement aux deux parties citées, contrôlées par FA1. Le signal POWERGOOD provient du chien de garde alors que le signal /ON (ON barre) provient de la détection d'activité sur l'entrée série du connecteur PL13 du schéma S3 (en annexe1). Les tensions disponibles régulées sont du +5VLD, +8V et du +5VHD. Le schéma S5 contient en encadré FA5 une autre fonction essentielle de la partie énergétique c'est le survolteur à pompe de charges.





55

Voici le traitement des structures de FA5 en vhdl-ams, ce qui permet de travailler directement avec les équations fondamentales du comportement de chaque structure.

```
-- genhdl\intermos/intermos.vhd
-- Generated by SystemVision netlist 1.0 build 2006.34.1

library ieee;
library edulib;
use ieee.std_logic_1164.all;
use ieee.electrical_systems.all;
use ieee.mechanical_systems.all;
use ieee.fluidic_systems.all;
use ieee.thermal_systems.all;
use ieee.radiant_systems.all;
use work.all;

entity INTERMOS is
end entity INTERMOS;

architecture arch_INTERMOS of INTERMOS is
    terminal V_PULSE: ELECTRICAL;
    terminal E_1: ELECTRICAL;
    terminal E_2: ELECTRICAL;
    terminal V_12V: ELECTRICAL;
    terminal E_3: ELECTRICAL;
    terminal S_OUT: ELECTRICAL;

begin

    C104 : entity EDULIB.CAPACITOR(IDEAL)
        generic map ( CAP => 10.0E-6 )
        port map ( P1 => E_3,
                   P2 => V_PULSE );

    C101 : entity EDULIB.CAPACITOR(IDEAL)
        generic map ( CAP => 10.0E-6 )
        port map ( P1 => E_1,
                   P2 => V_PULSE );

    C99 : entity EDULIB.CAPACITOR(IDEAL)
        generic map ( CAP => 10.0E-6 )
        port map ( P1 => E_2,
                   P2 => V_12V );

    C105 : entity EDULIB.CAPACITOR(IDEAL)
        generic map ( CAP => 10.0E-6 )
        port map ( P1 => S_OUT,
                   P2 => E_2 );

    C100 : entity EDULIB.CAPACITOR(IDEAL)
        generic map ( CAP => 10.0E-6 )
        port map ( P1 => S_OUT,
                   P2 => ELECTRICAL_REF );

    D22 : entity EDULIB.DIODE(IDEAL)
        port map ( P => V_12V,
                   N => E_1 );

    D23 : entity EDULIB.DIODE(IDEAL)
```

```

        port map ( P => E_1,
                  N => E_2 );

D24 : entity EDULIB.DIODE(IDEAL)
    port map ( P => E_2,
              N => E_3 );

D25 : entity EDULIB.DIODE(IDEAL)
    port map ( P => E_3,
              N => S_OUT );

V_PULSE1 : entity EDULIB.V_PULSE(IDEAL)
    generic map ( AC_MAG => 1.0,
                  PERIOD => 4.4 S,
                  PULSE => 12.0,
                  WIDTH => 2.2 S )
    port map ( POS => V_PULSE,
              NEG => ELECTRICAL_REF );

V1 : entity EDULIB.V_CONSTANT(IDEAL)
    generic map ( LEVEL => 12.0 )
    port map ( POS => V_12V,
              NEG => ELECTRICAL_REF );

end architecture arch_INTERMOS;

```

Le modèle des composants participant à l'architecture sont donnés ci-après. Les briques que j'utilise ici sont des modèles de Mentor Graphics VHDL-AMS Educationnal open source.

```

-- Use proposed IEEE natures and packages
library IEEE;
use IEEE.electrical_systems.all;

entity capacitor is

    generic (
        cap      : capacitance;    -- Capacitance [F]
        v_ic     : real := real'low; -- Initial voltage (activated by
                                     -- IF statement below)

    port (
        terminal p1, p2 : electrical);

    end entity capacitor;

    -----
    -- Ideal Architecture (I = C * dV/dt)
    -- Includes initial condition
    -----

    architecture ideal of capacitor is

        quantity v across i through p1 to p2;

    begin

```



```

    if domain = quiescent_domain and v_ic /= real'low use
        v == v_ic;
    else
        i == cap * v'dot;      -- Fundamental equation
    end use;

end architecture ideal;

```

```

library IEEE;
use IEEE.math_real.all;
-- Use IEEE natures and packages
use IEEE.electrical_systems.all;
-- FUNDAMENTAL_CONSTANTS package needed for Boltzmann constant
-- (PHYS_K = Joules/Kelvin) and electron charge (PHYS_Q = coulomb)
use IEEE.FUNDAMENTAL_CONSTANTS.all;

entity diode is
    generic (
        Isat : current := 1.0e-14; -- Saturation current [Amps]
    port (
        terminal p, n : electrical);
end entity diode;

-----
-- Ideal Architecture: i = is*(exp(v/vt) - 1)
-----

architecture ideal of diode is

    -- Declare internal quantities and constants
    quantity v across i through p to n;
    constant TempC : real := 27.0; -- Ambient Temperature [Degrees]
    constant TempK : real := 273.0 + TempC; -- Temperature [Kelvin]
    constant vt : real := PHYS_K*TempK/PHYS_Q; -- Thermal Voltage

    -- This function is to limit the exponential function to avoid convergence
    -- problems due to numerical overflow. At x=100, it becomes a straight line
    -- with slope matching that at the intercept.

    function limit_exp( x : real ) return real is
        variable abs_x : real := abs(x);
        variable result : real;
    begin
        if abs_x < 100.0 then
            result := exp(abs_x);
        else
            result := exp(100.0) * (abs_x - 99.0);
        end if;

        -- If exponent is negative, set exp(-x) = 1/exp(x)
        if x < 0.0 then
            result := 1.0 / result;
        end if;
        return result;
    end function limit_exp;
begin -- ideal architecture

    -- Fundamental equation
    i == Isat*(limit_exp(v/vt) - 1.0);

end architecture ideal;

```

Les sources sont reproduites ci-après pour cela j'ai pris en compte la tension de 12 V d'une batterie et le signal de sortie de IC13.

```

library IEEE;
use IEEE.MATH_REAL.all;
-- Use IEEE natures and packages
use IEEE.electrical_systems.all;

entity v_constant is

  generic (
    level : voltage;          -- Constant voltage value [Volts]
    ac_mag : voltage := 0.0;   -- AC magnitude [Volts]
    ac_phase : real := 0.0;    -- AC phase [Degrees]

  port (
    terminal pos, neg : electrical);

end entity v_constant;

-----
-- Ideal Architecture (I = constant)
-----

architecture ideal of v_constant is

  -- Declare Branch Quantities
  quantity v across i through pos to neg;

  -- Declare quantity in frequency domain for AC analysis
  quantity ac_spec : real spectrum ac_mag, math_2_pi*ac_phase/360.0;

begin

  if domain = quiescent_domain or domain = time_domain use
    v == level;
  else
    v == ac_spec;  -- used for Frequency (AC) analysis
  end use;

end architecture ideal;

```

```

library IEEE;
use IEEE.MATH_REAL.all;
-- Use IEEE natures and packages
use IEEE.electrical_systems.all;

entity v_pulse is

  generic (
    initial : voltage := 0.0;  -- initial value [Volts]
    pulse : voltage;          -- pulsed value [Volts]
    ti2p : time := 1ns;        -- initial to pulse [Sec]
    tp2i : time := 1ns;        -- pulse to initial [Sec]
    delay : time := 0ms;       -- delay time [Sec]
    width : time;              -- duration of pulse [Sec]
    period : time;             -- period [Sec]
    ac_mag : voltage := 0.0;    -- AC magnitude [Volts]
    ac_phase : real := 0.0;     -- AC phase [Degrees]

  port (
    terminal pos, neg : electrical);

end entity v_pulse;

```

```

-----
-- Ideal Architecture
-----

architecture ideal of v_pulse is

-- Declare Through and Across Branch Quantities
quantity v across i through pos to neg;

-- Declare quantity in frequency domain for AC analysis
quantity ac_spec : real spectrum ac_mag, math_2_pi*ac_phase/360.0;

-- Signal used in CreateEvent process below
signal pulse_signal : voltage := initial;

-- Function to convert numbers of type TIME to type REAL
function time2real(tt : time) return real is
begin
    return time'pos(tt) * 1.0e-15;
end time2real;

-- Convert ti2p and tp2i generics to type REAL (needed for 'RAMP attribute)
constant ri2p : real := time2real(ti2p);
constant rp2i : real := time2real(tp2i);

begin

    if domain = quiescent_domain or domain = time_domain use
        v == pulse_signal'ramp(ri2p, rp2i); -- create rise and fall transitions
    else
        v == ac_spec; -- used for Frequency (AC) analysis
    end use;

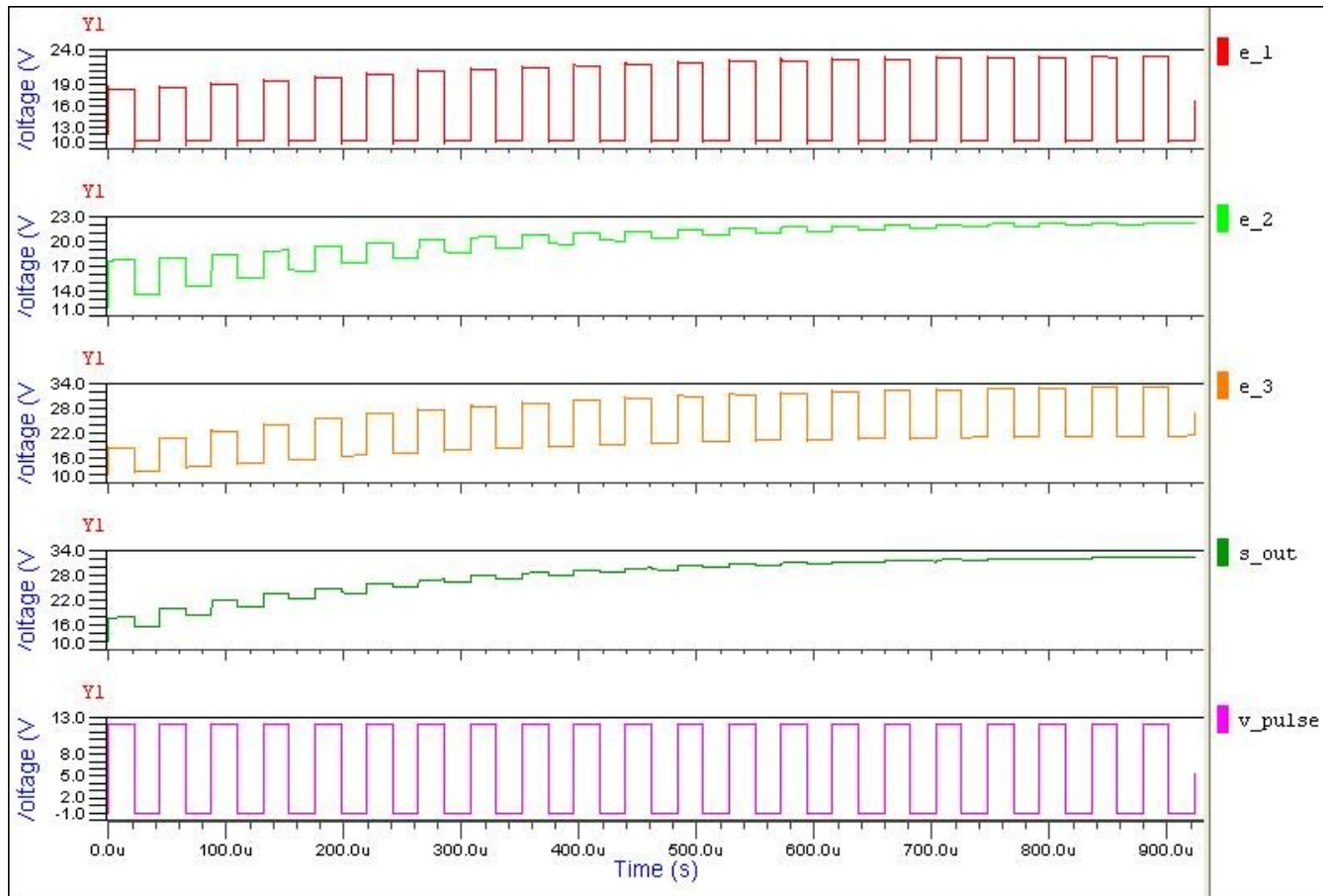
-- purpose: Create events to define pulse shape
-- type : combinational
-- inputs :
-- outputs: pulse_signal

CreateEvent : process
begin
    wait until domain = time_domain; -- Run process in Time Domain only
    wait for delay;
    loop
        pulse_signal <= pulse;
        wait for (width + ti2p);
        pulse_signal <= initial;
        wait for (period - width - ti2p);
    end loop;
end process CreateEvent;

end architecture ideal;

```

La courbe S_out caractérise la haute tension utile pour piloter les transistors IRF 1010N. La courbe V_pulse modélise la sortie de IC13, alors que les différentes courbes E1, E2, E3 montrent la charge et le maintien en tension sur les deux cellules (diode, condensateur).

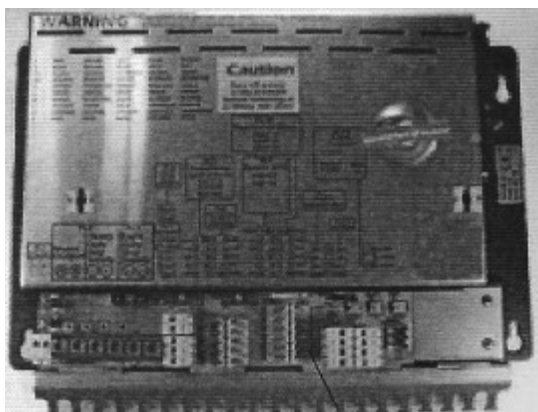


L'activation du pont en H ne se fait qu'à partir de 250 us environ lors de la première mise en route, puis la charge stockée dans C100 permettra une reprise directe.

3-c. La compatibilité électromagnétique

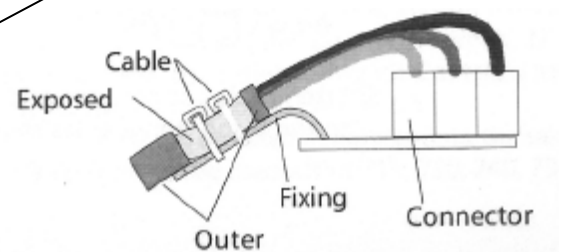
La conception du produit répond-elle « à l'aptitude d'un dispositif, d'un appareil ou d'un système à fonctionner dans son environnement électromagnétique de façon satisfaisante et sans produire lui-même des perturbations électromagnétiques intolérables pour tout ce qui se trouve dans cet environnement » selon la Directive 89/336/CEE du Conseil du 3 mai 1989 ? OUI selon le concepteur !

Sous un premier capot le produit se présente dans une seconde enveloppe écran marquant la limite d'un coté pollué et non pollué. Ce blindage amagnétique limite l'établissement des lignes de champs. Pour maintenir le produit dans son fonctionnement optimal le constructeur fixe à l'utilisateur une procédure de bonne installation pour les câbles. La mise au châssis des boucliers enveloppes des câbles est demandée :



All cable runs should be kept as clear as possible from other cables carrying RF (radio frequency), pulsed signals or heavy currents (such as winches etc.). At least 1M (3 ft.) clearance is advised. Take particular care to ensure the maximum clearance from radio transmitting equipment.

1 m correspond globalement à une longueur d'onde d'antenne pour fréquence 300 MHz.



Une lecture rapide des schémas montre des éléments de protection contre les perturbations rayonnées et conduites évitant d'être une victime, et des structures limitant le fait d'être une source de pollution sont aussi présentes. Une analyse des différentes parties met en évidence une adéquation de l'architecture physique même de la carte, cela est dû à l'intérêt porté par les concepteurs à cette problématique.

La présence de light et heavy side séparées par opto-coupleur et la mise en place de nombreux GND pour chaque partie permet de limiter les problèmes de retour de perturbations par les Masses. On peut supposer un tracé optimisé dès la CAO du circuit imprimé pour répondre au plus tôt au problème.

Une stratégie pour lutter aussi bien contre les perturbations en mode différentiel et en mode commun est appliquée.

Des selfs de ferrite intégrés de la famille BLM21 participent au filtrage des parasites de courants au niveau des différents connecteurs sur les schémas S2 et S3. Ce qui a amené le concepteur à préciser :



This equipment is capable of generating sparks and should therefore be mounted away from any area where there is risk of inflammable gases or materials.

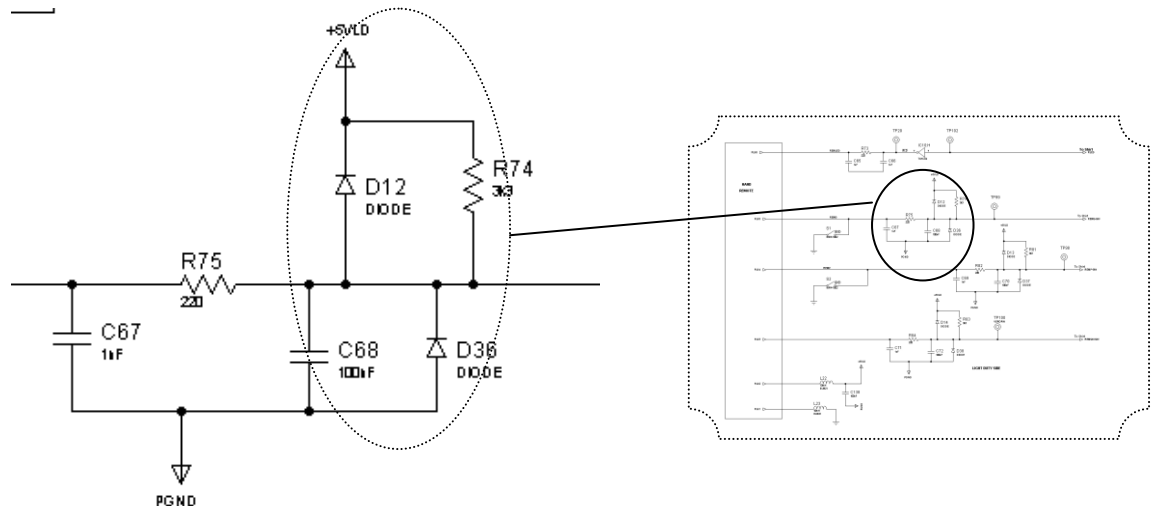
Au plus proche des circuits intégrés, des condensateurs sont placés pour modifier l'impédance de la ligne d'alimentation pour les perturbations conduites. Evidemment les circuits opto-coupleurs ne sont pas découplés.

3-d. Protection contre les décharges électrostatiques.

Le schéma S4 comporte différentes structures à Metal-Oxide Varistor, varistances. MOV2 et MOV4 ont une attribution en mode différentielle alors que MOV1, MOV3, MOV8, MOV9 ont une attribution en mode commun ramené au châssis. Ces supresseurs de surcharges de tensions transitoires éliminent les effets provenant du câble d'alimentation en énergie. Dans une moindre mesure Les diodes D3 à D13 des schémas S2 et S3 évacuent de légères surtensions ainsi que les diodes D15, D17 à D19 aux bornes des régulateurs intégrés de tensions. Certains circuits intégrés ont

• ESD protection:
HBM EIA/JESD22-A114-A exceeds 2000 V
ESD protection on all pins 4 kV

une protection de leurs entrées contre les ESD de 2000 à 4000 V selon les modèles présents. Le concepteur a prévu pour les liaisons sur le 74HC244 provenant de PL9 une structure (Diode, Résistance, Diode) comme le montre l'extrait de travaux d'étudiants sur la carte S3.



Les différentes solutions retenues peuvent se comparer ainsi :

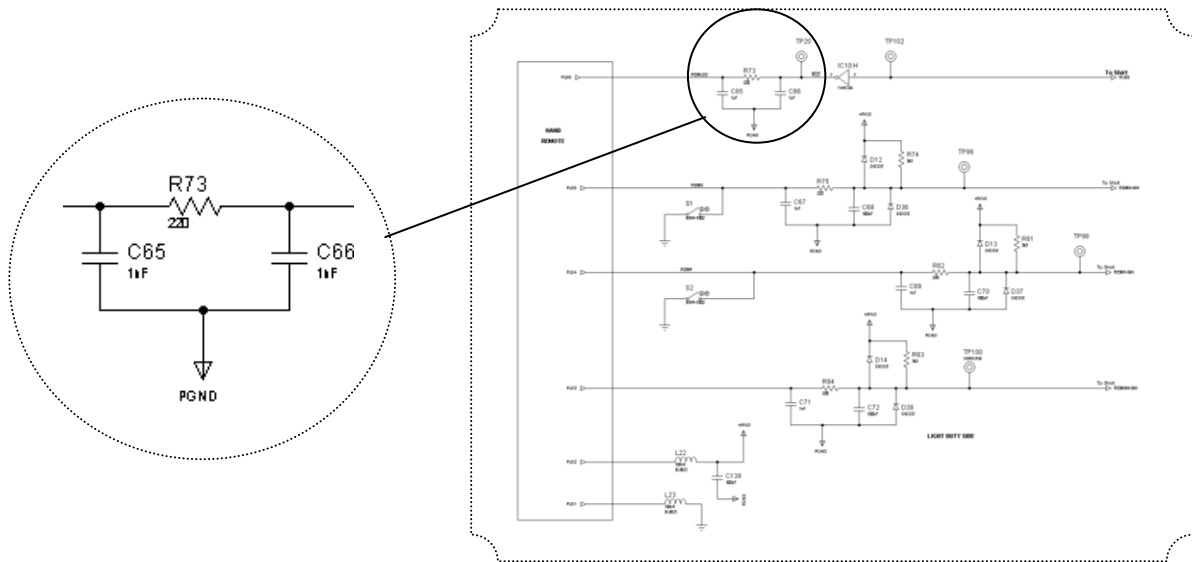
caractéristique U/I	composant	courant de fuite I_f	courant de suite I_s	tension résiduelle U_r	énergie conduite E	délai de conduction t
	dispositif idéal	0	0	faible	élevée	faible
	éclateur	0	fort	faible mais U_s fort	élevée	fort
	varistance	faible	0	faible	élevée	moyenne
	diode	faible	0	faible	faible	faible

principales caractéristiques des composants pour les dispositifs de protection contre les surtensions.

Cahier Technique Merlin Gerin n° 179

3-e Limitation de la production de perturbations.

Limiter les variations transitoires des signaux est un des moyens utilisés par les concepteurs pour que le système ne soit pas une source de perturbations. Il apparait différentes structures en PI (condensateur, résistance, condensateur).



J'ai choisi maintenant hAMSter disponible pour utilisation avec mes étudiants.

--Réalisé sous hAMSter

-- Schema resistance

--
 -- p o----/\/\/\----o m
 --

LIBRARY DISCIPLINES;
 USE DISCIPLINES.ELECTROMAGNETIC_SYSTEM.ALL;

ENTITY resistance IS
 GENERIC (val : REAL);
 PORT (TERMINAL p,m : ELECTRICAL);
 END resistance;

ARCHITECTURE behav OF resistance IS
 QUANTITY u_r ACROSS i_r THROUGH p TO m;
 BEGIN
 i_r == u_r/val;
 END behav;

-- Schema condensateur:

--
 -- Ta1 o----| |----o Tb1
 --

LIBRARY DISCIPLINES;
 USE DISCIPLINES.ELECTROMAGNETIC_SYSTEM.ALL;

ENTITY condensateur IS
 GENERIC (val : REAL);
 PORT (TERMINAL p,m : ELECTRICAL);
 END;

ARCHITECTURE behav OF condensateur IS
 QUANTITY u_c ACROSS i_c THROUGH p TO m;
 BEGIN
 i_c==val * u_c'dot;
 END;


```

-----
-- Schema resistance + capacite
-- p o----/\ /\----o----| |----o m
--

```

```

-----
LIBRARY DISCIPLINES;
USE DISCIPLINES.ELECTROMAGNETIC_SYSTEM.ALL;

```

```

ENTITY RC IS
  PORT(TERMINAL p,m: ELECTRICAL);
END;

```

```

ARCHITECTURE behav OF RC IS
  TERMINAL n : ELECTRICAL;
BEGIN
  R1: ENTITY resistance      (behav) GENERIC MAP (val => 220.0 ) PORT MAP (p,n);
  C1: ENTITY condensateur   (behav) GENERIC MAP (val => 1.0e-9 ) PORT MAP (n,m);
END;

```

```

-----
--generateur de trame
-----

```

```

LIBRARY DISCIPLINES;
LIBRARY IEEE;

USE DISCIPLINES.ELECTROMAGNETIC_SYSTEM.ALL;
USE IEEE.MATH_REAL.ALL;

```

```

ENTITY trame IS
  PORT(SIGNAL output: out bit);
END;

```

```

ARCHITECTURE behav OF trame IS
  SIGNAL a,b,c,d: bit;
BEGIN
  a<= TRANSPORT '1' AFTER 0.5 ms,
                                '0' AFTER 0.7 ms,
                                '1' AFTER 1.0 ms,
                                '0' AFTER 1.8 ms,
                                '1' AFTER 2.5 ms,
                                '0' AFTER 3.5 ms,
                                '1' AFTER 3.7 ms,
                                '0' AFTER 3.8 ms;

```

```

  output<=a;
END;

```

```

-----
--cna
--
--
-- numerique o----| cna |---o analogique
--               |_____|
--
-----

```

```

LIBRARY DISCIPLINES;
LIBRARY IEEE;

USE DISCIPLINES.ELECTROMAGNETIC_SYSTEM.ALL;
USE IEEE.MATH_REAL.ALL;

```

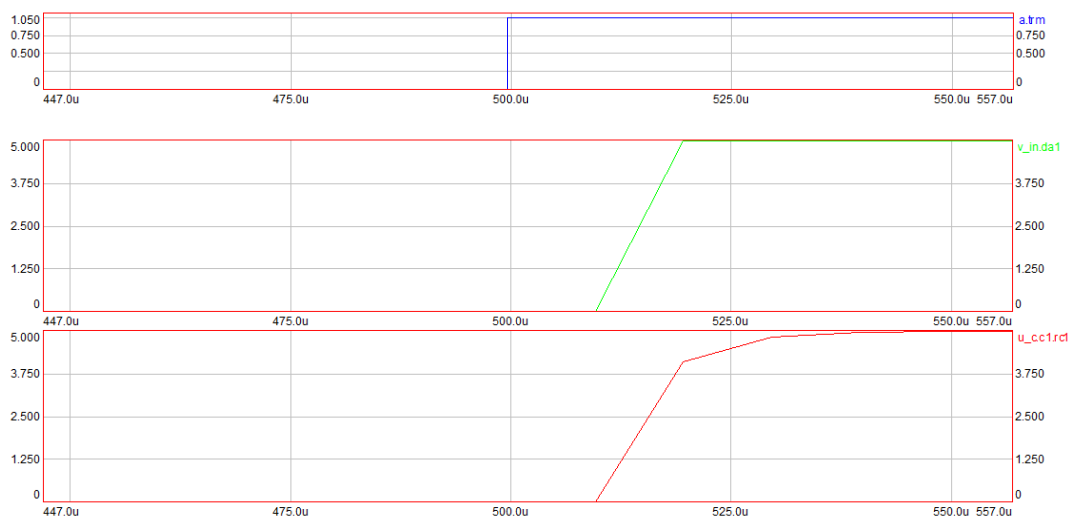
```

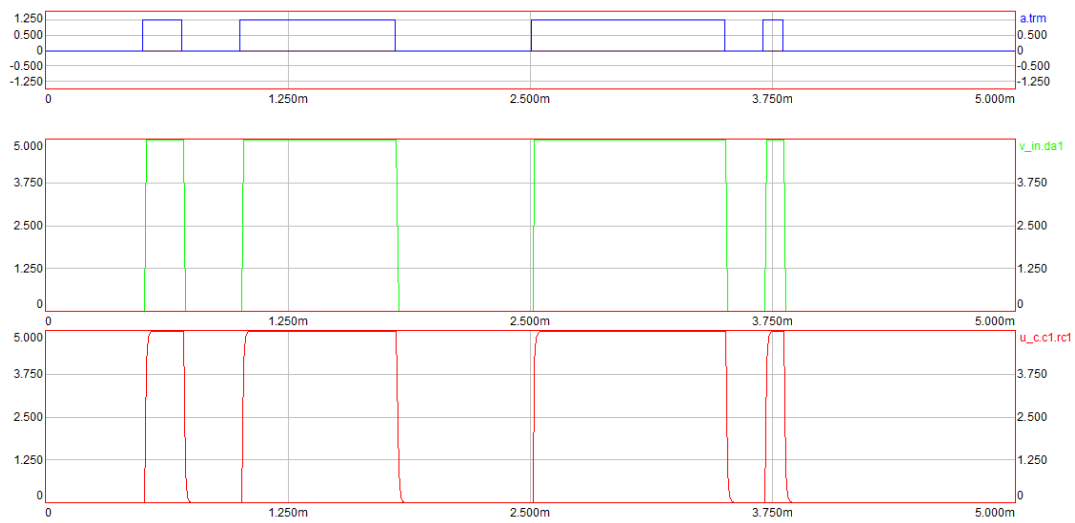
ENTITY cna IS
  PORT(TERMINAL p,m: ELECTRICAL;SIGNAL input: in bit);
END;

```

```
--banc d'essai
--
--
--
--
--
--
--
--
--
--
```

Les courbes montrent une diminution des pentes de variations des signaux.






Protéger les autres de ses perturbations est important, mais ses propres perturbations influenceront d'autant sur soi-même. Pour garder l'intégrité du signal utile le concepteur a dû, lors de la CAO de la carte, prendre en compte les phénomènes de crosstalk. Les solutions sont de conduire l'étude du circuit imprimé en ligne de transmission, en veillant au non couplage capacitif entre les pistes et en évitant la création de boucles de courant pour un couplage magnétique.

3-f. L'éco-conception

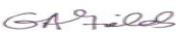
L'utilisation de composants ROHS participe de prime abord au concept d'éco-conception. Le circuit LM 311 du schéma S2 a pour déclaration :

Company National Semiconductor			DUNS# 04-147-2986	URL for Additional Information http://www.national.com/quality/green/	
Contact Steve Osborne	Title Product Ecology Engineer		Phone 1-408-721-7838	Email Green.Project@nsc.com	
Part Number LM311M	MSL Rating NOPB	Peak Body Temp C 260	MaxTime (Sec) 40	Cycles 4	Unit Type Each
Document Date 13-Jun-2008	European RoHS Compliant. China RoHS Compliant			Weight (mg) 69.76	

Homogeneous Material Composition Declaration for Electronic Products						
Item	Weight (mg)	Component	CAS#	Weight (mg)	Item-ppm	Part-ppm
Plastic	44.71	SiO2	60676-86-0	36.215	810,000	519,138
		Epoxy Resin	25928-94-3	7.243	162,000	103,828
		Sb2O3	1309-64-4	0.894	20,000	12,818
		Brominated Epoxy	40039-93-8	0.358	8,000	5,127
Leadframe	20.56	Cu	7440-50-8	20.036	974,500	287,209
		Fe	7439-89-6	0.493	24,000	7,073
		Zn	7440-66-6	0.025	1,200	354
		P	7723-14-0	0.006	300	88
Chip	2.36	Si	7440-21-3	2.346	994,000	33,627
		Al	7429-90-5	0.014	6,000	203
Ext. LeadFinish	1.60	Sn	7440-31-5	1.600	1,000,000	22,936
Die Attach	0.27	Ag	7440-22-4	0.203	750,000	2,903
		Epoxy Resin	25928-94-3	0.068	250,000	968
Int. LeadFinish	0.18	Ag	7440-22-4	0.180	1,000,000	2,580
Wires	0.08	Au	7440-57-5	0.080	1,000,000	1,147

Note: The device content disclosed herewith is approximate and is based on engineering estimates only. It has not been verified through analytical testing. Additionally, the following should be noted:

- One or more dopant materials may be present in the silicon die at sub-ppm levels to provide semiconductor properties.
- Epoxy resin components listed are generic and may or may not be the specific compound used, which is considered proprietary.

RoHS Material Composition Declaration	
RoHS Directive 2002/95/EC	RoHS Definition: Quantity limit of 0.1% by mass (1000 PPM) in homogeneous material for: Lead (Pb), Mercury, Hexavalent Chromium, Polybrominated Biphenyls (PBB), Polybrominated Diphenyl Ethers (PBDE) and quantity limit of 0.01% by mass (100 PPM) of homogeneous material for Cadmium
Subject to the limitations below, National Semiconductor Corporation ("National") certifies the following information as of the document date.	
<ol style="list-style-type: none"> National products designated "ROHS Compliant" comply with the European Union's Directive on the Restriction of the Use of Hazardous Substances 2002/95/EC ("RoHS"). These products do not contain Joint Industry Guide (JIG) -101 Level A substances above threshold limits, except lead in RoHS exempt applications 5, 7a and 7c. These products do not contain perfluorooctane sulfonates (PFOS). National products are manufactured in conformance with National specifications (SC) CSP-9-111C1 Supplier Environmental Requirements for Materials and Products and (SC) CSP-9-111S2 List of Banned and Reportable Substances, which are available at www.national.com/quality/green/. 	
National has taken commercially reasonable steps to provide representative and accurate information but may not have independently verified information provided or conducted chemical analysis of incoming materials. Equivalent compliant materials may have been substituted for those stated herein. Material concentrations are the maximum expected concentration of the substances in the device and may not represent the actual concentration. National and its suppliers consider certain limited information to be confidential and thus CAS numbers and other limited information may not be available for release. National's Standard Terms and Conditions of Sale apply to any issues arising out of or in connection with the information provided herein unless otherwise provided by a written contract signed by both parties.	
NATIONAL ACCEPTS NO DUTY TO NOTIFY USERS OF THIS DECLARATION OF UPDATES OR CHANGES TO THIS DECLARATION.	
 <div style="display: inline-block; vertical-align: middle;"> Gerry Fields Vice President Quality </div>	

Les substances interdites sont précisées pour l'Europe et pour la Chine.

Banned Substance Monitoring										
Part Number		Document Date								
LM311M NOPB		13-Jun-2008								
European RoHS Compliant.					China RoHS Compliant					
Item#	Material	Cd	CrVI	Pb	Hg	PBB	PBDE	Cl	Br	Ref #
1	CHIP	<1	<1	<1	<30	<10	<10	NA	NA	1000
2	COMPOUND	<2	<5	<5	<1	<10	<10	<20	<20	637
3	EPOXY	<2	<5	<5	<1	<10	<10	160	<20	32
4	EXTLF	<2	<2	30	<2	NA	NA	NA	NA	595
5	FRAME	<2	<5	<5	<1	NA	NA	NA	NA	52
6	WIRE	<2	<2	<2	<2	NA	NA	NA	NA	132

* Cd: Cadmium, CrVI: Hexavalent Chromium, Pb: Lead, Hg: Mercury, ND: Not Detected

* Unless otherwise noted, units are in PPM (parts-per-million)

La fabrication des circuits se doit de respecter une directive sans plomb. Un sous-traitant asiatique précise le détail de sa prestation :



Capability - lead free

Capability - lead free

To provide boards that with RoHS compliant and lead free, we have following solutions:

- Lead free HASL - Hot Air Solder Leveling with lead free solder
- ENIG - Electrolytic Ni/Immersion Gold
- OSP - Organic Solderability Preservatives
- Immersion Tin

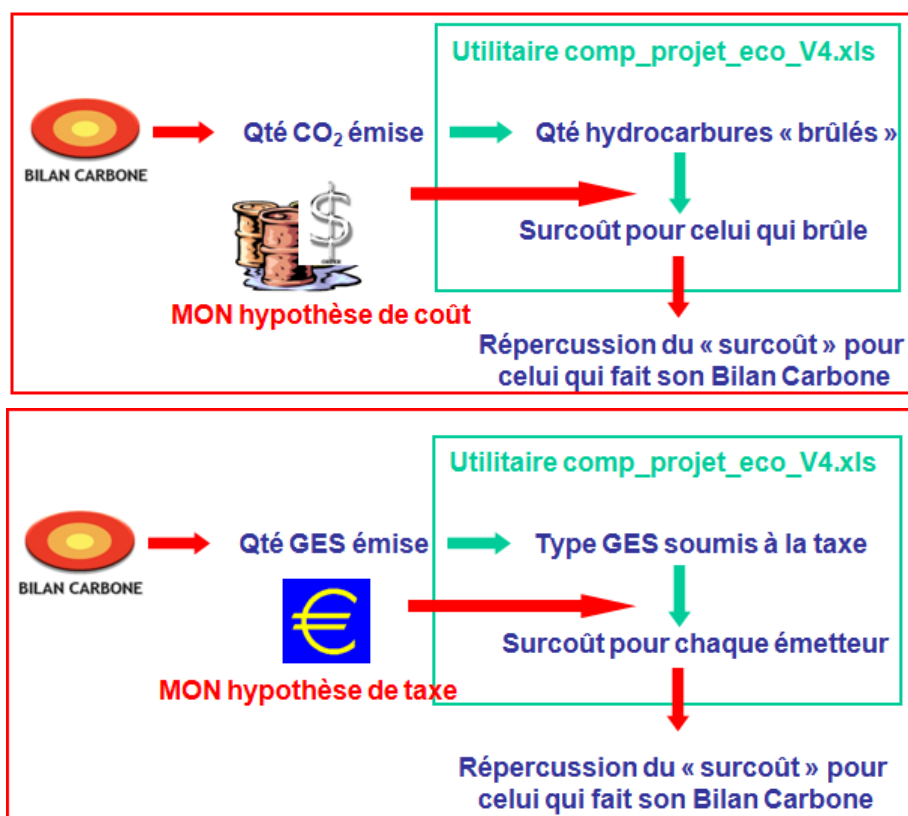
Boards could meet lead free requirement and with the similar cost. We are developing lead free tin plated but cost will be higher.

La carte doit répondre à ces caractéristiques. Il existe différents outils qui peuvent être normatifs ou non.

Outils normatifs		
	Désignation	Commentaires
Généraux	Norme XP ISO/TR 14062	Intégration des aspects environnementaux dans la conception et le développement de produits.
	Norme ISO 14001	Le système de management environnemental peut offrir une réponse à la prise en compte de l'environnement dans la conception des produits, s'il intègre une activité de conception dans son périmètre et ses objectifs.
	Série de normes ISO 14040	Méthodologie de l'analyse du cycle de vie (ACV) qui est un outil d'évaluation multicritère et peut donc servir de support sur une démarche d'éco-conception.
Spécifiques EEE	ECMA 341	Ce document établit les exigences et recommandations dans la conception de technologies d'informations, de communication et de produits électroniques afin de réduire les impacts sur l'environnement.
Outils non normatifs		
Généraux	<i>Outils de l'ADEME (Bilan Carbone)</i>	<i>Nombreux outils sont disponibles sur le site Internet tels que des modules de sensibilisation, des exemples d'éco-conception, calcul de l'impact sur l'environnement en terme de Bilan Carbone...</i>
	Ecodesign Pilot	Logiciel développé par l'Université de Vienne qui permet d'identifier les mesures d'éco-conception afin d'améliorer le produit.
	ESQCV	Évaluation Simplifiée et Qualitative du Cycle de Vie : démarche pour rechercher des options de conceptions permettant de diminuer les problèmes environnementaux en évitant le transfert de pollution.
Spécifiques EEE	EIME	Outil d'évaluation des risques environnementaux et de gestion des opportunités.
	ECODIS	Projet d'interface d'éco-conception avec des logiciels de conception classique

Ces dernières années une prise en compte régulière des aspects environnementaux a mené l'ADEME (Agence de l'Environnement et de la Maîtrise de l'Energie) à mettre en place un outil :

La méthode Bilan Carbone® a été initialement élaborée pour l'ADEME par Jean-Marc JANCOVICI, du bureau d'études MANICORE. Le développement de la version Collectivités Bilan Carbone® est une marque déposée de l'ADEME.



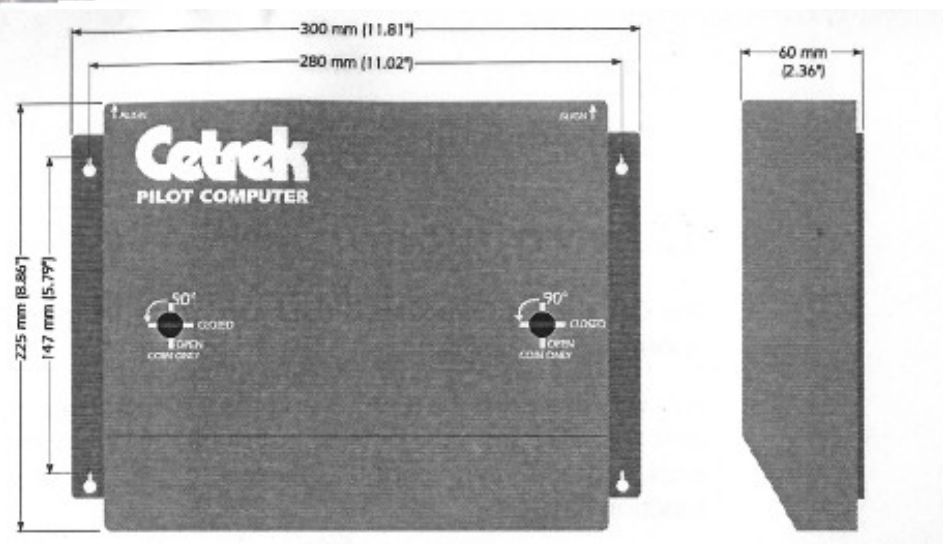
La méthode « Bilan Carbone® » décrite dans les documents permet d'évaluer, en ordre de grandeur, les émissions de gaz à effet de serre engendrées par l'ensemble des processus physiques qui sont nécessaires à l'existence d'une activité ou organisation humaine, dès lors qu'il est possible de lui assigner des frontières claires. Par « processus physique nécessaire », il faut comprendre que l'entité examinée n'existerait pas sous sa forme actuelle, ou avec ses contours actuels, si le processus physique en question n'était pas possible.

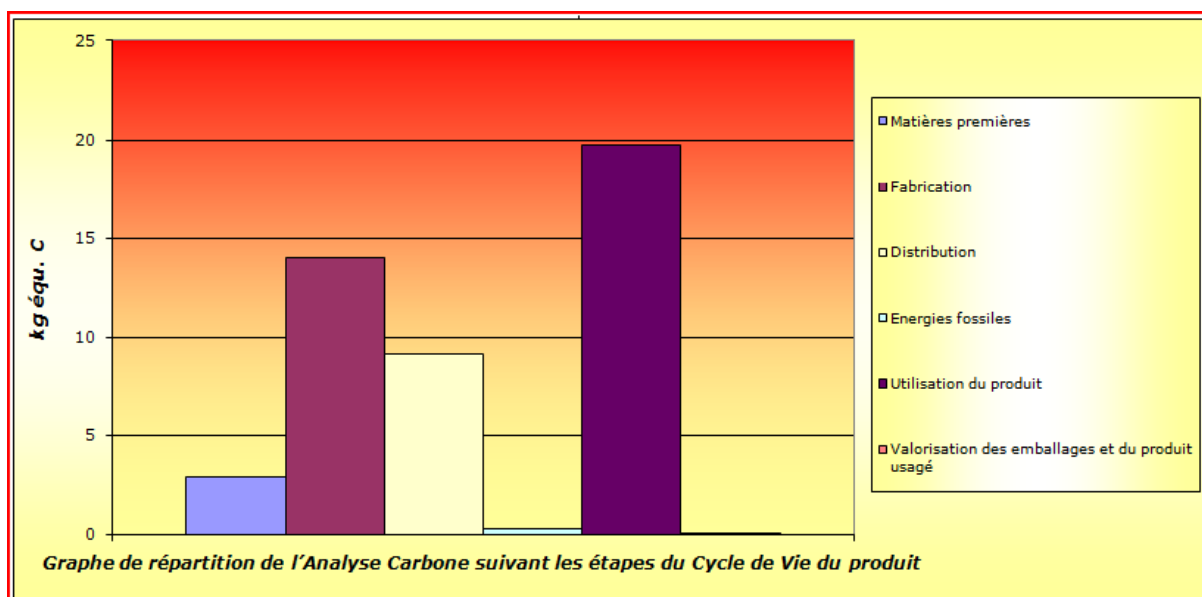
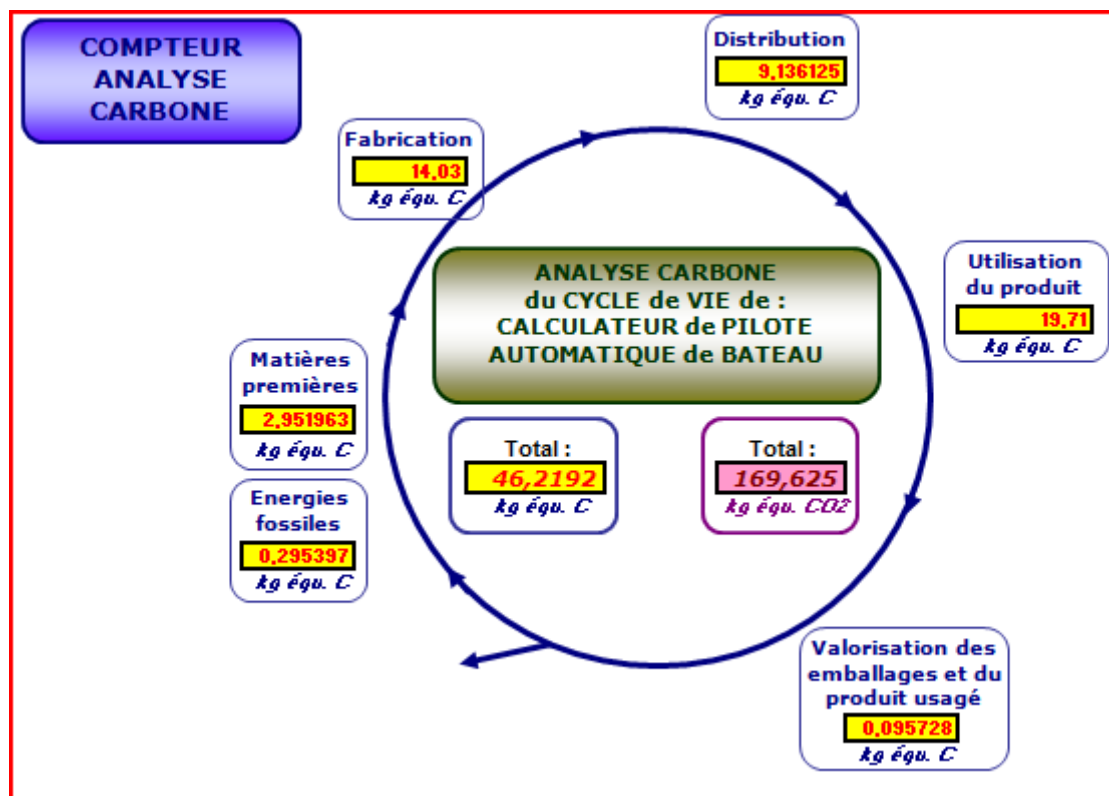
L'un des points fondamentaux de la méthode consiste à mettre sur un pied d'égalité les émissions de gaz à effet de serre qui prennent directement place au sein de l'entité (qui sont, d'une certaine manière, de sa responsabilité juridique ou territoriale directe) avec les émissions qui


prennent place à l'extérieur de cette entité, mais qui sont la contrepartie de processus nécessaires à l'existence de l'activité ou de l'organisation sous sa forme actuelle. Pour utiliser Le Bilan Carbone il faut avoir été initié lors d'une formation.

Le département STI du Lycée Marc Bloch de Bischheim (67) a décrit les principes de base qui sont utilisés pour réaliser une quantification des émissions de gaz à effet de serre (GES) avec un tableur Excel prenant en compte la méthode Bilan Carbone®. Le Tableur Analyse Carbone est un outil simplifié, qui vise à rendre accessible à des non spécialistes les notions et la pratique de l'éco-conception.

J'ai modulé le document de base avec les données propres à LA REUNION issues de la documentation complémentaire de l'ADEME, pour avoir une approche d'un bilan d'analyse Carbone pour le système étudié. Le produit sera alimenté en énergie produite par une éolienne et/ou du photovoltaïque rencontrés sur les voiliers. Je fais l'hypothèse du calculateur livré seul à La Réunion par avion.





	CO ₂ émis par le cycle de vie du produit :	169,625	kg équ. CO ₂
	Nombre de grands arbres nécessaires pour absorber une quantité équivalente de carbone en une année :	6,22522	
	Surface de forêt nécessaire pour absorber la même quantité de carbone en une année :	622,522	m ²

VI. Bilan

L'étude inverse du système calculateur de pilote automatique de bateau permet de faire percevoir la co-conception logicielle et matérielle possible sur cette lignée de produit. Le choix d'une solution à la limite d'un SOC est guidé par des contraintes de consommation énergétique. Ainsi après une étude parallèle UML et VHDL-AMS on aurait pu choisir plus d'intégration au travers d'ASIP (Application Specific Integrated Processor). Nous pouvons regarder le circuit H8/3002 comme le résultat d'ASIC (Application Specific Integrated Circuit) que les concepteurs réutilisent comme brique.

Nous approchons l'éco-conception du produit à posteriori. C'est une estimation de l'impact du produit mais c'est surtout une nouvelle prise de conscience pour les conceptions à venir.

VII. Annexes

1. Annexe1 : Schémas

Les pages suivantes contiennent les schémas S1, S2, S3, S6. Les schémas S4 et S5 ont été fournis dans le corps du dossier.





