



I. PROBLÉMATIQUE

Réaliser un module de gestion du codeur incrémental du robot National Instruments en VHDL à placer dans un CPLD ou un FPGA.

Ce type de traitement est simple mais doit être effectué à chaque front d'un des signaux du codeur incrémental dont la fréquence peut être élevée. Il peut être réalisé dans un composant logique (front end numérique) et décrit en VHDL afin de libérer le processeur central pour des traitements de plus hauts niveaux.

II. MODULARITÉ ET HIÉRARCHISATION EN VHDL

Le langage VHDL a été conçu dès le départ pour encourager la conception modulaire : chaque équipe se voit attribué une ou plusieurs fonctions d'un projet.

Ces modules (ou composants) peuvent d'ailleurs très facilement être réutilisés dans d'autres projets (comme les composants physiques rangés dans des tiroirs).

Les projets étant souvent très lourds, une conception hiérarchique est indispensable. La description schématique est particulièrement efficace dans la représentation des fonctions hiérarchisées et de leurs liens. Les schémas produits sont très proches des schémas d'analyse fonctionnelle.

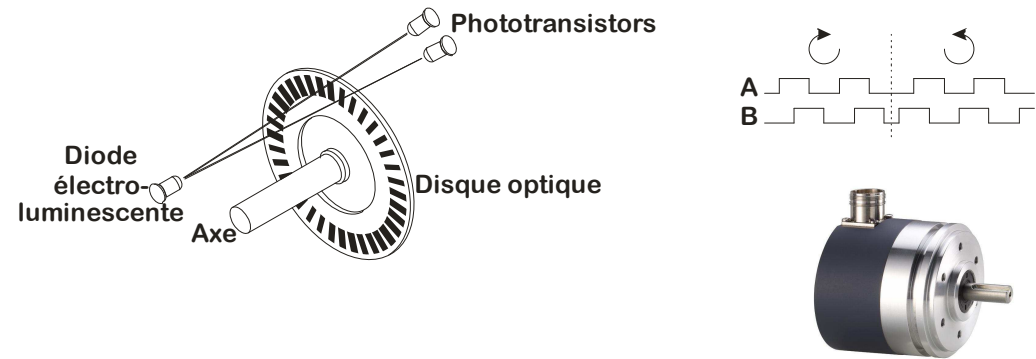
Le projet développé ici est décomposé en plusieurs parties indépendantes pour au final assembler les différents modules. Afin de respecter la prise en main du progiciel Altium Designer il convient de réaliser les parties dans l'ordre proposé.

III. PRÉSENTATION DU CAPTEUR INCRÉMENTAL

Le codeur incrémental est un capteur numérique. Il permet de générer des impulsions lors de la rotation de son axe qui lui-même est relié à l'axe d'un moteur ou de tout autre dispositif mécanique.

La détection de la rotation de l'axe est réalisée optiquement avec une (ou deux) diode(s) électroluminescente(s) en face de deux phototransistors. Le faisceau lumineux traverse un disque gravé ou percé. La disposition est telle que les deux signaux de sortie sont déphasés de 90° ($\pi/2$).

Suivant le sens de rotation l'un des deux signaux est en avance sur l'autre.



La résolution du codeur incrémental est donnée par le constructeur. Pour le capteur du robot : 100 Cycles par révolution. Soit 100 impulsions / tour. Ce qui donne 200 fronts / tour.

Il est donc possible de détecter un angle de $360^\circ / 200 = 1,8^\circ$ pour un signal.

Comme les deux signaux sont déphasés de 90° il devient possible de détecter un angle deux fois plus petit, soit $0,6^\circ$ (incrément).

A l'aide de compteurs il est possible de compter le déplacement angulaire de l'axe ou encore de calculer sa vitesse de rotation angulaire.

IV. CAHIER DES CHARGE DU PROJET

On désire réaliser un composant (module) de gestion des signaux A et B d'un codeur incrémental. Ce module pourra être réutilisable pour d'autres types de capteurs.

Le module sera complètement synchrone.

Une entrée de RESET permettra de placer le composant dans un état déterminé.

Les signaux d'entrée A et B pourront avoir des fréquences comprises entre 200 kHz (codeur en bout d'axe de moteur) et 1 Hz (codeur rotatif d'une interface homme/machine).

Les signaux d'entrée A et B devront être débarrassés d'éventuels rebonds (debouncer).

La sortie du compteur d'impulsions POSITION sera codée sur 32 bits soit en BCD afin de pouvoir être affichée sur un afficheur 7 segments par exemple soit en binaire pour être traitée par un processeur embarqué par exemple.

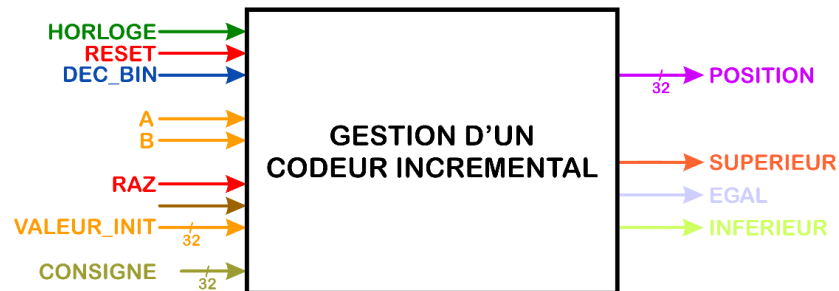
Une entrée de RAZ permettra de remettre POSITION à la valeur 0.

Une entrée de chargement parallèle INITIALISATION permettra de charger la valeur particulière sur 32 bits VALEUR_INITIALE dans le compteur d'impulsions POSITION.

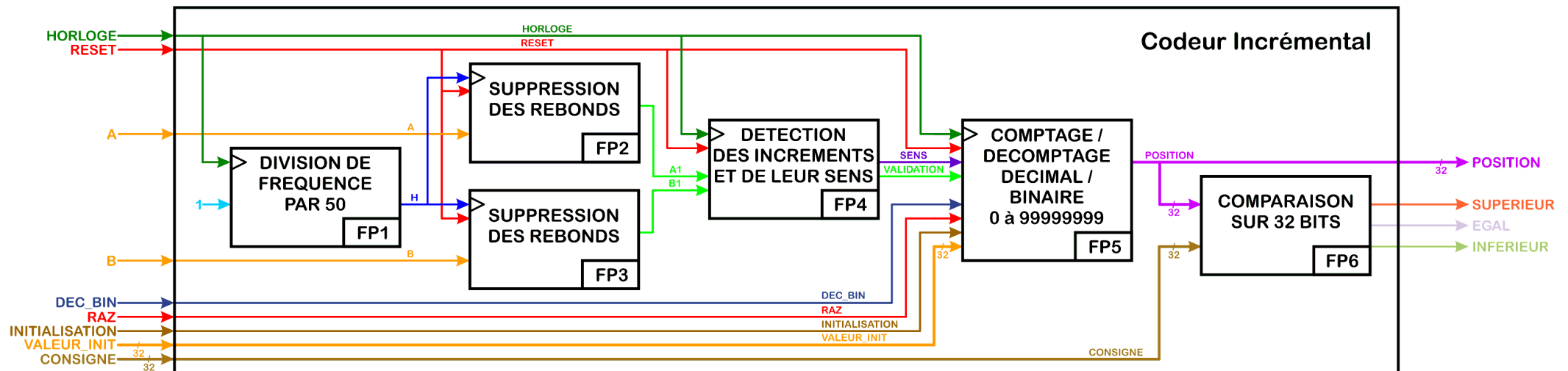
Une entrée de consigne CONSIGNE sur 32 bits sera comparée à la valeur du compteur d'impulsions POSITION, les sorties seront : INFÉRIEUR, ÉGAL, SUPÉRIEUR.

V. ÉTUDE FONCTIONNELLE SUCCINCTE

V.1. SCHÉMA FONCTIONNEL DE NIVEAU DEUX



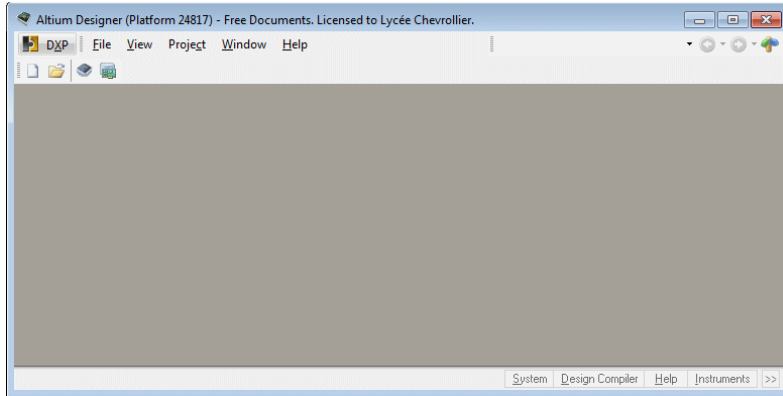
V.2. SCHÉMA FONCTIONNEL DE PREMIER DEGRÉ



VI. CRÉATION D'UN NOUVEAU PROJET FPGA

VI.1. ENVIRONNEMENT VIDE

Repartir d'un environnement vide (fermer toutes les fenêtres si besoin) :

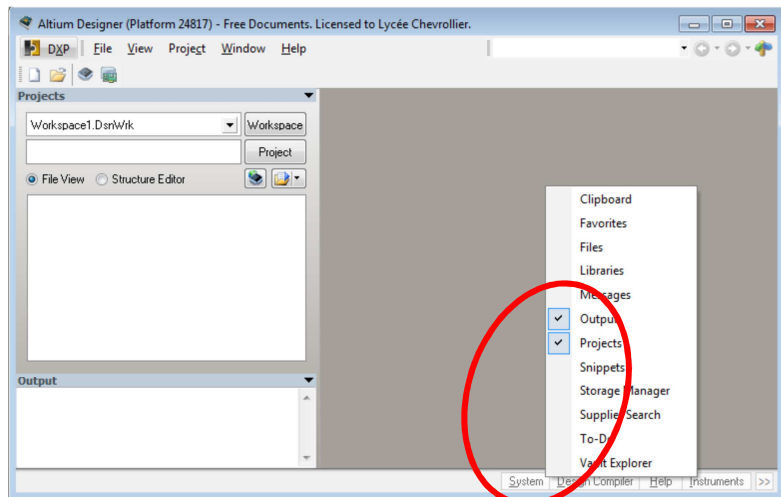


Conseil : créer un nouveau répertoire dans lequel vous placerez tous les éléments du présent projet.

VI.2. OUVERTURE DES FENÊTRES PROJET ET MESSAGE

Paramétrer l'environnement de travail d'Altium Designer en utilisant la commande :

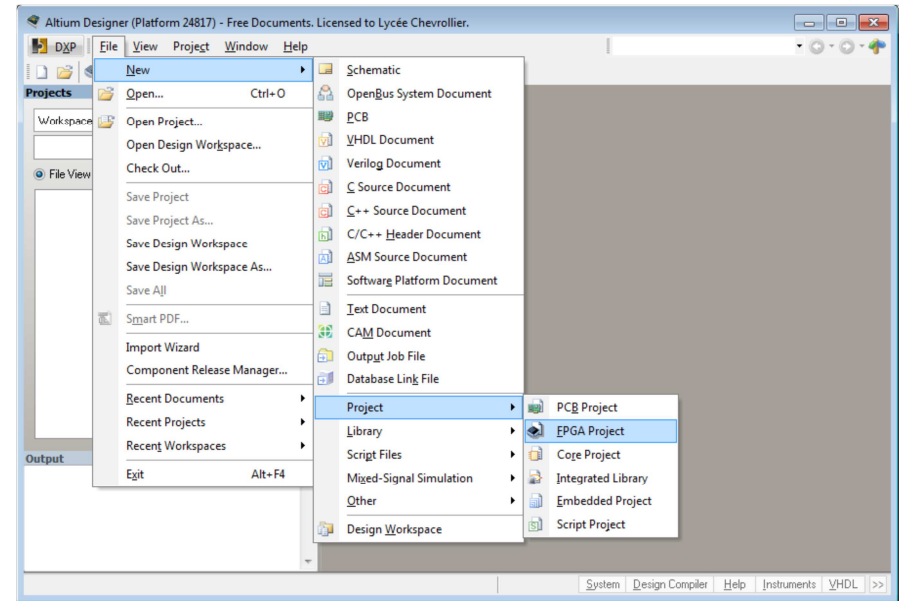
⇒ **System** (en bas à droite) ⇒ **Messages et Projects**.



VI.3. CRÉATION DU PROJET

Créer un nouveau projet en utilisant la commande :

⇒ **File** ⇒ **New** ⇒ **FPGA Project**.



⇒ Cliquer droit sur le nom du nouveau projet.

⇒ Choisir la commande **Save Project as** « **Gestion_Codeur_Incremental.PrjFpg** » pour sauvegarder le projet dans le répertoire de travail créé à cet effet.

