

SUJET

Option B Électronique et Communication

Partie 1 Domaine Professionnel

Durée 4 h - Coefficient 3

Temps conseillés

Lecture du sujet	20 mn
Partie A	40 mn
Partie B	1 h 30 mn
Partie C	1 h 30 mn

Partie A. Définition de l'architecture matérielle du système

Problématique : proposer une architecture matérielle permettant de réaliser la mesure et l'affichage de la qualité de service de l'émission puis, valider la compatibilité des équipements avec les débits nécessaires.

Pour déterminer l'architecture d'un mur d'image, le technicien choisit le matériel et établit le schéma d'interconnexion. Le principe de fonctionnement d'un mur d'image est donné pages DOC2 à DOC6.

- Q1.** Cocher dans le tableau document réponse DR-PRO 1 le matériel nécessaire à la réalisation du système présenté (les 3 premiers éléments sont donnés) et indiquer le nombre d'éléments nécessaires.
- Q2.** Compléter sur le diagramme de blocs internes document réponse DR-PRO 2 les connexions manquantes (pour simplifier le travail, la supervision n'est pas représentée).

Pour valider son choix, le technicien vérifie que le débit nécessaire est compatible avec le débit maximal supporté par les câbles et les équipements. On se limitera ici à la validation en sortie de la régie puis en entrée des cubes d'affichage. Le standard DVI est donné DOC9.

*L'image en sortie de la régie est en qualité 1080i (image active de dimension 1920*1080 pixels à une fréquence trame de 25 Hz). Compte tenu de la zone d'image non visible (blanking) l'image réellement envoyée est constituée de 2200*1125 pixels à une fréquence trame de 25 Hz.*

- Q3.** Déterminer le débit en pixels par seconde (pix/s) du signal issu de la régie.
- Q4.** Préciser le nombre de bits utilisés pour coder chaque composante couleur.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 1 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

- Q5.** Préciser le nombre de bits envoyés sur la liaison DVI pour coder chaque composante couleur.
- Q6.** En déduire le débit en bit par seconde (bit/s) présent sur chaque paire torsadée.
- Q7.** Valider la compatibilité du support de liaison avec le signal transmis sachant que le câble utilisé est de type Single Link.

Le standard IP2 utilise les mêmes caractéristiques que le standard DVI (format, nombre de bits, câbles, connecteurs...) mais permet l'élimination des zones de blanking.

- Q8.** Déterminer le débit en pixels par seconde (pix/s) en entrée des 4 cubes d'affichage si le rafraîchissement des trames est de 25 Hz.
- Q9.** Choisir le type de câble permettant d'assurer le débit nécessaire.

Partie B. Configuration d'un module « Image Gateway »

Problématique : restituer sur la sortie RGBout un signal vidéo identique au signal d'entrée.

Pour s'assurer de la qualité du signal en sortie RGBout d'un module « Image Gateway », le technicien génère sur l'entrée RGBin une mire vidéo prédéfinie et visualise les signaux sur la sortie RGBout. Il s'assure alors du respect des temps de synchronisation et règle numériquement en face avant l'amplification des signaux analogiques RGB pour compenser la perte de qualité de l'image sur le module et dans les câbles. Le standard RGB est donné DOC7 et DOC8.

Le relevé du signal RGB indiqué sur le document réponse DR-PRO 3 a été obtenu à l'oscilloscope lors de la génération vers l'écran d'une mire composée d'une couleur unie définie ainsi :

Composante	Rouge	Vert	Bleu
Valeur réglée	255	124	72

*A1, A2 et A3 sont des signaux analogiques, D0 et D1 sont des signaux logiques.
La référence de tension des différents signaux analogiques est repérée par une flèche.*

- Q10.** Identifier, dans le tableau du document réponse DR-PRO 3, en cochant les réponses, les signaux visualisés.
- Q11.** Mesurer la durée de la synchronisation verticale (Vsync) et l'exprimer en ms puis en nombre de lignes.
- Q12.** Identifier, dans le tableau du document réponse DR-PRO 3, en cochant la réponse, le format de l'image.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 2 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

- Q13.** Indiquer, dans le tableau du document réponse DR-PRO 3, les niveaux de tension théoriques pour les trois signaux Analog_R, Analog_G et Analog_B correspondant à la couleur générée sur la mire.
- Q14.** Mesurer, sur le chronogramme précédent, pour cette mire, les niveaux de tension observés sur les lignes Analog_R, Analog_G et Analog_B. Reporter ces valeurs dans le tableau (document réponse DR-PRO 3).
- Q15.** Indiquer, dans le tableau (document réponse DR-PRO 3), les amplifications à régler sur les tensions Analog_R, Analog_G et Analog_B.

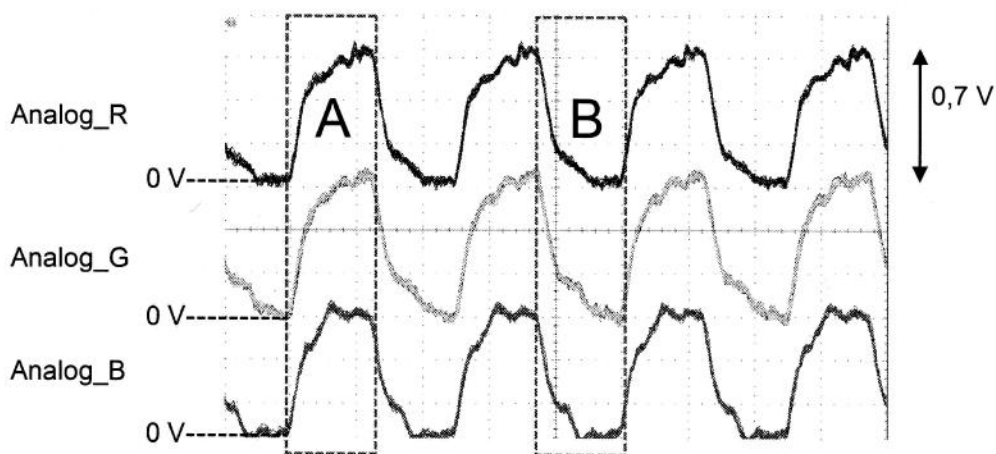
Problématique : optimiser la numérisation du signal.

Pour minimiser l'effet de la déformation du signal RGB par le câble VGA, le technicien applique sur l'entrée « Analog Vidéo In » une mire damier constituée de pixels alternativement noirs et blancs :



Il visualise alors les signaux RGB (le standard RGB est donné DOC7 et DOC8) reçus et ajuste l'instant de l'échantillonnage en réglant la phase du signal CLK_Pix généré par une boucle à verrouillage de phase.

Le relevé des signaux RGB reçus sur RGBin, en utilisant un câble VGA de 2 mètres, est représenté ci-dessous. Ce signal représente les pixels constitutifs de la mire damier.



- Q16.** Identifier, à partir du chronogramme ci-dessus, la couleur du damier correspondant au pixel repéré A et au pixel repéré B.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 3 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

- Q17.** Indiquer, dans le tableau (document réponse DR-PRO 4), les niveaux de tensions des signaux analogiques correspondant à un pixel blanc puis à un pixel noir.
- Q18.** Préciser la nature du filtre réalisé par le câble au vu de la déformation des signaux.

Le composant AD9888 (documentation DOC13) convertit les trois signaux analogiques RGB en numérique.

Pour synchroniser cette conversion avec le flux de pixels, ce composant intègre une PLL qui génère un signal d'horloge CLK_Pix permettant de lancer :

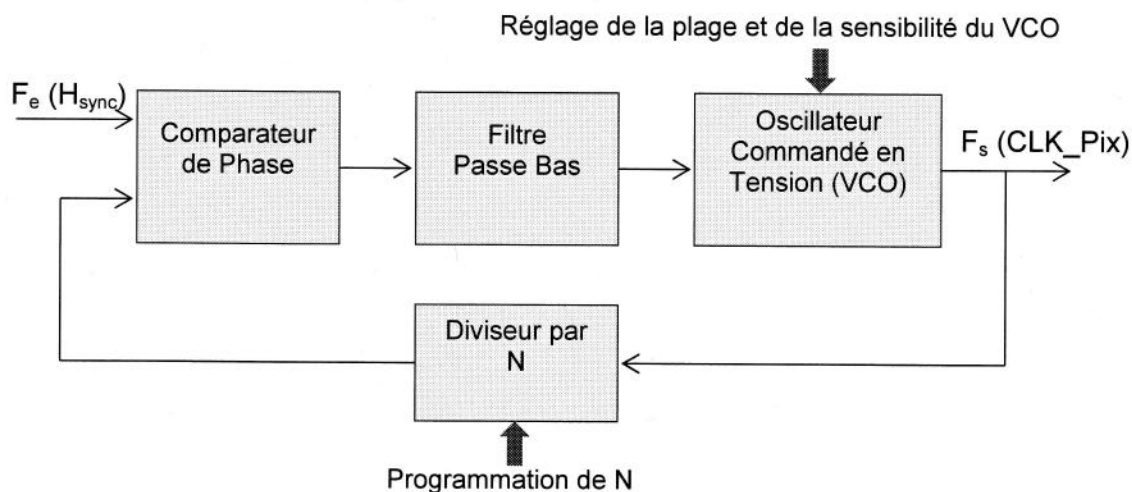
- la numérisation des 3 signaux analogiques (sur le front montant de CLK_Pix),
- la mise à jour de la valeur des 3 mots de sortie Red[7..0], Green[7..0] et Blue[7..0] (sur le front descendant de CLK_Pix).

La stabilité en fréquence du signal CLK_Pix est très importante pour la netteté de l'image.

La fréquence de référence de la PLL est obtenue par le signal Hsync (15 à 110 kHz).

Cette fréquence est multipliée par N pour obtenir le signal CLK_Pix, (10 à 170 MHz).

La figure ci-dessous rappelle la structure interne de la PLL :



Le travail du technicien pour programmer la fréquence du signal CLK_Pix se décompose en trois étapes :

- régler la plage et la sensibilité du VCO (registre 0x03, bits 7 et 6),
- régler le diviseur de la PLL (registre 0x01 et 0x02),
- régler la phase du signal CLK_Pix (registre 0x04).

Q19. Calculer, selon le standard du signal RGB (DOC7 et DOC8), les fréquences des signaux Hsync et CLK_Pix dans le cas d'une image 800x600 / 60 Hz.

Q20. Compléter le tableau (document réponse DR-PRO 4), en indiquant la valeur des bits 7 et 6 du registre d'adresse 0x03.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 4 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

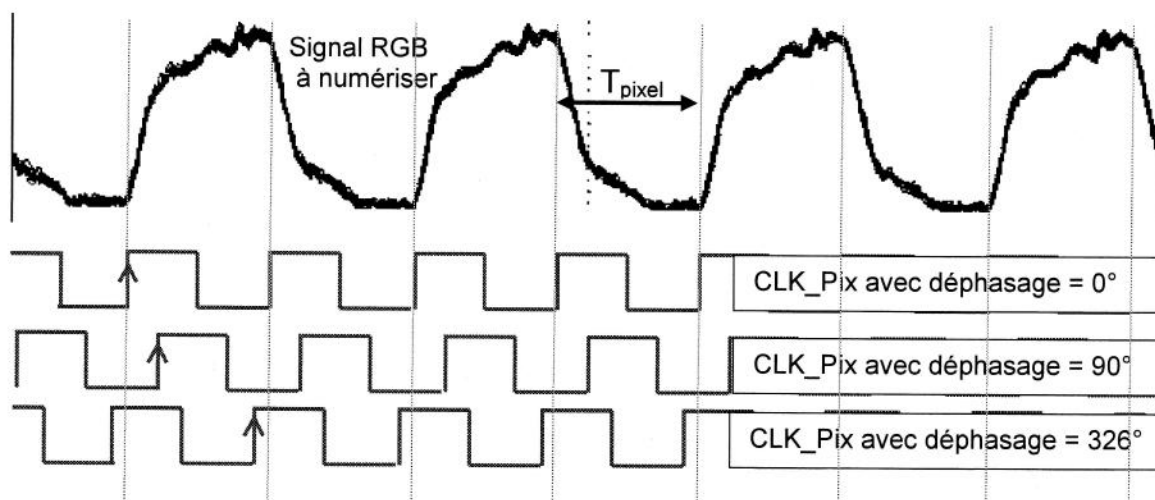
On rappelle la relation entre F_s , F_e et N lorsque la PLL est verrouillée : $F_s = N \cdot F_e$

Q21. Déterminer la valeur de N (en décimal et en hexadécimal) pour la même image en 800x600 / 60 Hz.

Le diviseur de fréquence est réalisé par un compteur modulo N . La valeur à programmer dans les registres de division correspond à la valeur maximale du compteur, c'est-à-dire la valeur $N-1$.

Q22. Compléter le tableau (document réponse DR-PRO 4) en indiquant la valeur, en binaire puis en hexadécimal, à programmer dans les registres d'adresse 0x01 et 0x02 (les bits non utilisés seront mis à 0).

L'effet de l'ajustement du déphasage sur le signal CLK_Pix par rapport à Hsync est représenté ci-dessous. Il permet de prélever la valeur du pixel lorsqu'il est correctement établi, pour tenir compte notamment de la déformation du signal liée au câble.



Q23. Choisir la valeur de déphasage du signal CLK_Pix à régler à partir des 3 valeurs proposées ci-dessus et compléter le tableau (document réponse DR-PRO 4) en indiquant la valeur binaire à programmer dans le registre d'adresse 0x04.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 5 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

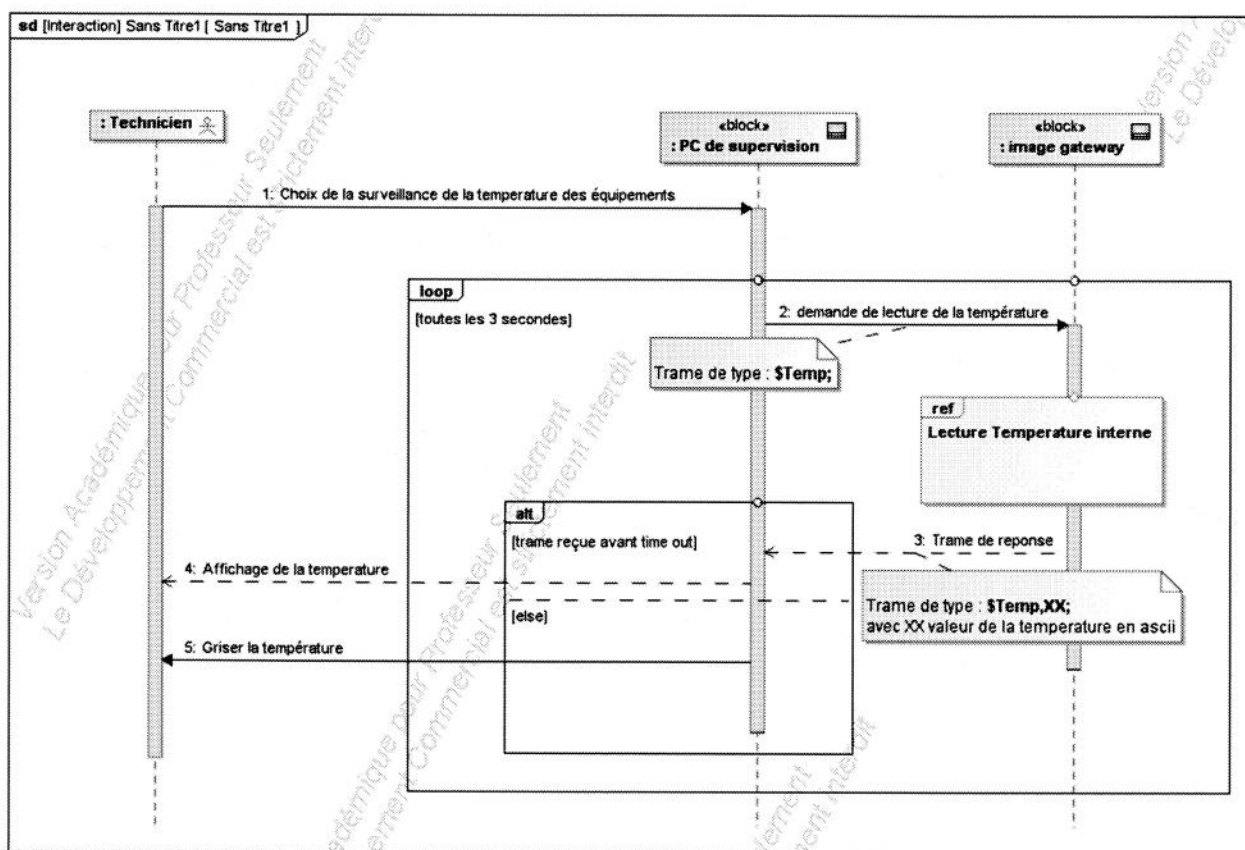
Partie C. Supervision du système

Communication entre le logiciel de supervision et le composant Image Gateway

Les conditions d'exploitation du système sont surveillées par le logiciel de supervision.

Ce logiciel permet entre autre d'afficher les tensions d'alimentation et la température interne des composants principaux de la carte ainsi que la température ambiante à l'intérieur du boîtier.

Le diagramme de séquence ci-dessous illustre le mécanisme mis en œuvre lors d'une interrogation par le réseau de la température ambiante dans un module Image Gateway.



Lorsque le technicien a choisi l'onglet de supervision permettant la surveillance de la température des équipements, le logiciel de supervision envoie vers le composant Image GateWay une trame du type « \$Temp; » toutes les 20 secondes.

Si le composant Image GateWay a répondu par une trame du type « \$Temp,XX; » avant le time out (2 s), le logiciel de supervision affiche la température XX reçue. Dans le cas contraire, il grise la température en face avant.

Le protocole utilisé pour les communications est de type TCP (Transfert Control Protocol).

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 6 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

Problématique : Configurer les adresses réseau du système

Pour assurer la communication entre les composants intégrés sur le réseau, le technicien est amené à configurer les adresses IP et les masques des machines. Le plan d'adressage du système est donné DOC14.

- Q24.** Déterminer le nombre maximum de machines pouvant être connectées sur le réseau de l'installation.
- Q25.** Proposer une adresse et un masque possible pour le composant « Image Hub ».

Problématique : Valider le temps de réponse de la supervision

Lors de l'installation du système, le technicien doit contrôler que le temps de réponse de la mesure de température est inférieur au time out (2 s). Il utilise un logiciel d'analyse de réseau pour réaliser cette mesure. Le relevé des trames de supervision est donné DOC14.

- Q26.** Identifier, dans le relevé des trames DOC14, l'adresse de la machine client et l'adresse de la machine serveur.
- Q27.** Identifier l'instant correspondant à l'envoi de la trame « \$Temp; » par le PC de supervision et l'instant de la réponse « \$Temp,33; » par le composant Image Gateway.
- Q28.** Vérifier la conformité du temps de réponse par rapport au *time out*.
- Q29.** Justifier le choix du protocole TCP pour cet échange plutôt que le choix du protocole UDP (User Datagram Protocol).

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 7 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

Communication sur la carte électronique du composant Image Gateway

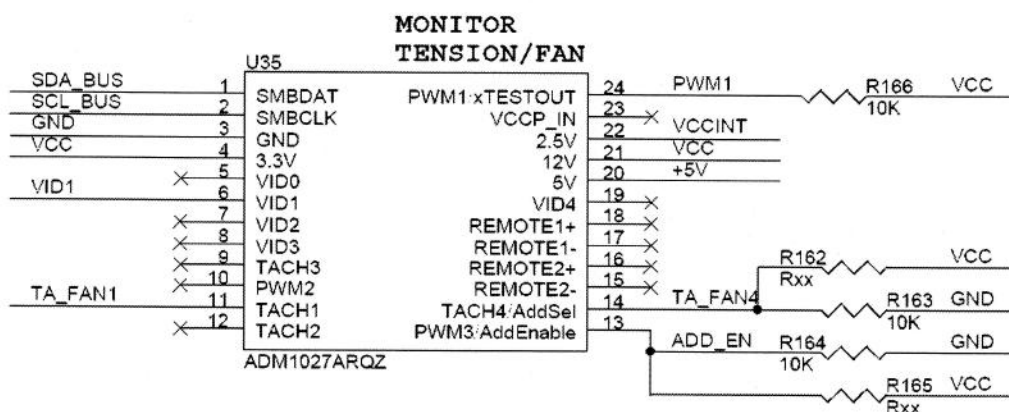
Problématique : Lire la température ambiante du boîtier Image Gateway et valider sa conformité

Lorsque le Microcontrôleur intégré sur la carte électronique du composant « Image GateWay » (DOC4) reçoit la trame de demande de lecture de la température, il interroge le composant ADM1027 (documentations DOC10 à DOC12) via une liaison I²C.

Ce composant est un circuit spécialisé dans le monitoring des systèmes numériques. Il permet entre autre :

- la surveillance des tensions d'alimentation et de la température interne des composants intégrés sur la carte (FPGA, μ C...);
- la surveillance de la température ambiante du boîtier;
- l'asservissement en vitesse des ventilateurs de refroidissement en fonction des températures relevées.

Son câblage sur la carte électronique est représenté ci-dessous :



Q30. Déterminer les valeurs hexadécimales que doit envoyer le microcontrôleur pour sélectionner le composant en lecture puis en écriture (R162 et R165 ne sont pas implantées).

Le chronogramme (document réponse DR-PRO 4) représente le bus I²C lors d'une requête de lecture de la température locale. 7 phases y sont repérées.

Q31. Identifier, en complétant le tableau du document réponse DR-PRO 4, les phases correspondant aux opérations listées.

Q32. Dédurre du chronogramme précédent la valeur lue dans le registre de température locale.

Q33. Déterminer la température correspondant à cette valeur.

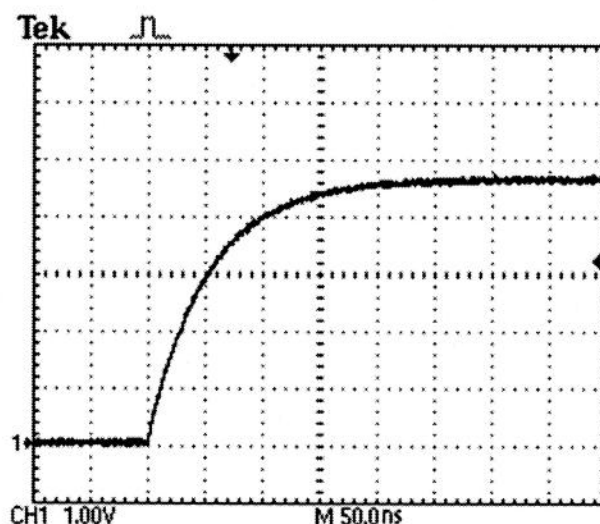
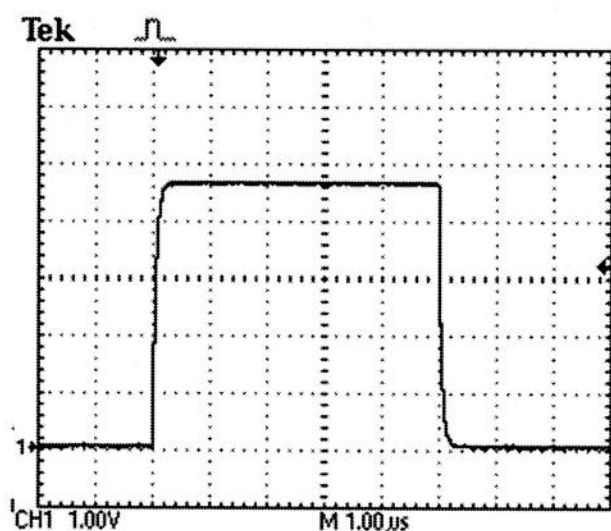
Q34. Valider la conformité de la température ambiante du boîtier par rapport aux conditions de fonctionnement du produit.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 8 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

Problématique : Modéliser le comportement de la ligne SDA du bus I²C

Le bus I²C permet la communication entre le microcontrôleur, une mémoire M24C02 et le composant de supervision ADM1027. La topologie de ce bus impose d'implanter deux résistances de tirage dont les valeurs sont dimensionnées en fonction des composants présents sur le bus. Le rôle du technicien est de valider le choix de ces résistances. Un extrait des documentations techniques des circuits utilisés est fourni documentation DOC15. Le schéma de câblage des résistances est donné DOC15.

Le technicien a relevé, avec deux bases de temps différentes, les signaux suivants sur la ligne SDA du bus I²C.



Q35. Donner le schéma électrique équivalent du bus (ligne SDA) en considérant les capacités d'entrées des composants connectés sur celui-ci.

On note C_{eq} la capacité équivalente aux composants présents sur le bus.

Q36. Déterminer la valeur de C_{eq} .

Q37. Déterminer, sur le chronogramme ci-dessus, la constante de temps τ du signal SDA.

Q38. Déterminer la capacité équivalente réelle $C_{eqr\acute{e}el}$ de l'ensemble des composants présents sur le bus.

Q39. Justifier la conformité de cette valeur au vu des spécifications des composants présents sur le bus.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 9 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	

Problématique : évolution de la taille de la mémoire du système

Le constructeur souhaite tripler la taille mémoire sur le bus I²C.

Les caractéristiques des composants imposent un temps de montée maximum à respecter. On rappelle que le temps de montée (rise time) est donné par : $t_r = 2,2 \cdot R \cdot C_{eq}$

Q40. Déterminer la valeur maximale du condensateur équivalent (C_{eqmax}) autorisé sur le bus pour respecter le temps de montée le plus critique.

Q41. Conclure sur la possibilité d'effectuer cette évolution.

Session 2016	BTS Systèmes Numériques Option B Électronique et Communication Épreuve E4	Page S-Elec 10 sur 10
16SN4SNEC1	Domaine professionnel - Sujet	