

Corrigé

Proposition de Barème

1.1	1p	
1.2	1p	
1.3	1p	
1.4	2p	
1.5	2p	
1.5	3p	
		10p
2.1	3p	
2.2	1p	
2.3	4p	
		8p
3.1	1p	
3.2	1p	
3.3	1p	
3.4	1p	
3.5	1p	
3.6	1p	
3.7	3p	
3.8	1p	
3.9	1p	
3.10	1p	
3.11	2p	
3.12	2p	
		16p
4.1	1p	
4.2	2p	
4.3	2p	
		5p
5.1	4p	
5.2	2p	
		6p
6.1	1p	
6.2	2p	
6.3	1p	
6.4	4p	
6.5	2p	
		10p
7	5p	
		5p
8.1	2p	
8.2	3p	
8.3	2p	
8.4	3p	
		10p

Total : 70 points

ORGANISATION DE L'ÉTUDE

L'étude portera sur la fonction ECG du moniteur multiparamètre.

Le constructeur a prévu une procédure permettant au personnel de vérifier le bon fonctionnement de la chaîne amplificatrice de la fonction ECG du moniteur.

L'appui sur la touche DER/CAL durant plus de 5 secondes a pour effet d'envoyer un signal carré de 2Hz issu d'un générateur interne sur l'entrée de la chaîne amplificatrice.

L'étude portera sur la génération de ce signal, son amplification et les différents traitements qu'il subit avant d'être affiché.

1/ GÉNÉRATION DU SIGNAL Schéma 3/3

Le signal d'horloge du microprocesseur U31 (68000), généré par le circuit U33(SG-51K10MHz), a une fréquence de 10MHz

Lors de la phase d'initialisation le microprocesseur envoie 9 octets au circuit programmable 89254(=8254).

Les trois premiers octets sont envoyés dans l'ordre suivant: 77 80 00 (un octet de contrôle suivi de deux octets déterminant la valeur à décompter)

1.1/ Quel compteur du 89254 est concerné par ce trois octets?

Canal 1

1.2/ Dans quel ordre sont lus les 2 octets qui constituent le mot à décompter ?

LSByte puis MSByte

1.3/ Dans quel Mode le 89254 est-il initialisé ?

Mode 3

1.4/ Quelle est la valeur de référence qui sera décomptée et dans quel code ?

0080 BCD

1.5/ A l'aide de la description du Mode dans la documentation du 89254, justifiez la valeur de la période ($= 8\mu s$) et le rapport cyclique du signal présent sur OUT1 du 89254

*OUT1 est la sortie du Canal1. Le canal 1 a été initialisé en Mode 3 (Q1.1 et 1.2), la doc explique que la valeur initialisée (80 BCD) est décomptée 2x à chaque coup d'horloge, arrivée à 0 la valeur initiale est rechargée et la sortie change d'état. Pour une période il faut donc $(80 / 2) * 2 = 80$ coups d'horloge, les valeurs décomptées au niveau haut et bas étant les mêmes, le rapport cyclique est de $\frac{1}{2}$. L'horloge du canal1 étant à $0,1\mu s$ (10MHz), la période est de $0,1\mu s * 80 = 8\mu s$ CQFD*

1.6/ En justifiant la valeur de chaque bit, déterminer les 3 mots d'initialisation que le 68000 enverra au 89254 pour initialiser le Canal2 qui génère le signal de test de 2Hz

Canal 2 SC=11 RW=11 Mode 3 M=X11 $0,5s/8\mu s = 62500 = F424 H$ (pas de BCD possible!) BCD=0 D'où les 3 octets B6 24 F4 ou BE 24 F4

2/ ISOLATION, ATTÉNUATION, AIGUILLAGE du signal (schéma 1/3)

Le signal de 2Hz est isolé par l'optocoupleur PH1C puis atténué pour que son niveau soit proche d'un signal ECG prélevé sur le corps humain

2.1/ Calculer la tension présente sur la sortie (patte 8) de l'optocoupleur PH1C (PC837) ainsi que sur la patte X0 de U4 (4052) lorsque le signal "2Hz" (à l'entrée de l'inverseur U3C) est au niveau bas.

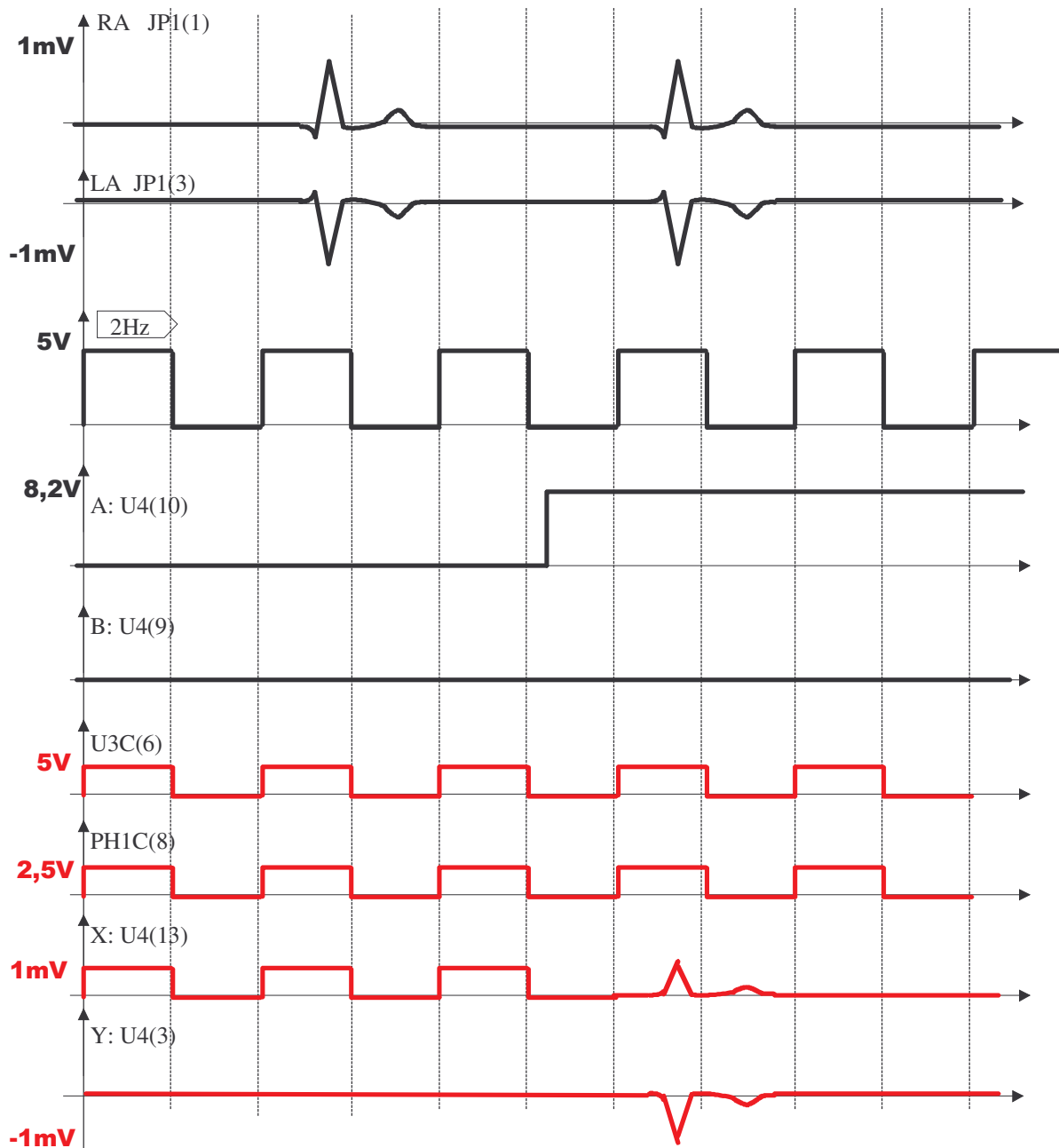
*0 sur entrée de l'inverseur > 1 sur la sortie > diode opto éteinte > transistor opto bloqué
tension présente sur la sortie de l'optocoupleur : $0,5V$,
tension sur la patte X0 de U4 : $1mV$*

Le signal atténué de 2Hz est appliqué aux électrodes par les interrupteurs analogiques du circuit U4.

2.2/ Quels devront être les niveaux logiques présents sur A et B de U4 (4052) pour que le signal de test soit présent en sortie X ?

A=1 et B=1

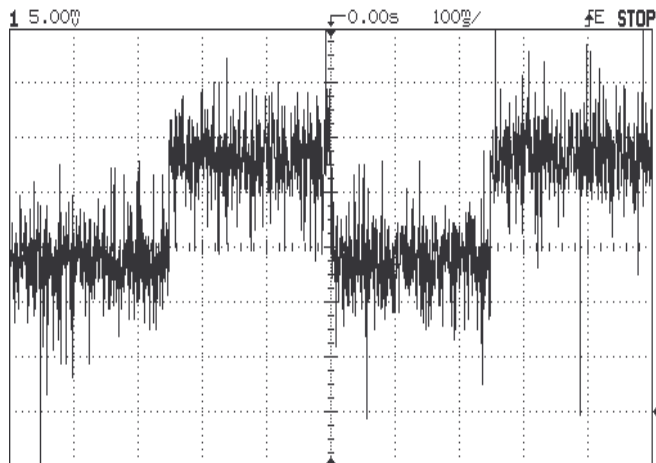
2.3/ Compléter le chronogramme suivant précisant l'amplitude maxi sur chaque trace



3/ AMPLIFICATION DU SIGNAL schéma 2/3

On applique sur le connecteur JP1 (entrée électrodes schéma1/3) un signal carré de 1mV 2Hz et on relève en TP5 (schéma2/3 en haut à gauche) le signal suivant (Chronogramme 1).

Nb:La liaison entre les schémas 1/3 et 2/3 se fait par l'équipotentielle "AMP" .



Chronogramme 1

3.1/ Quelle est la valeur de l'amplification du signal de test entre l'entrée électrodes et TP5 ?

Amplification = $A=10$

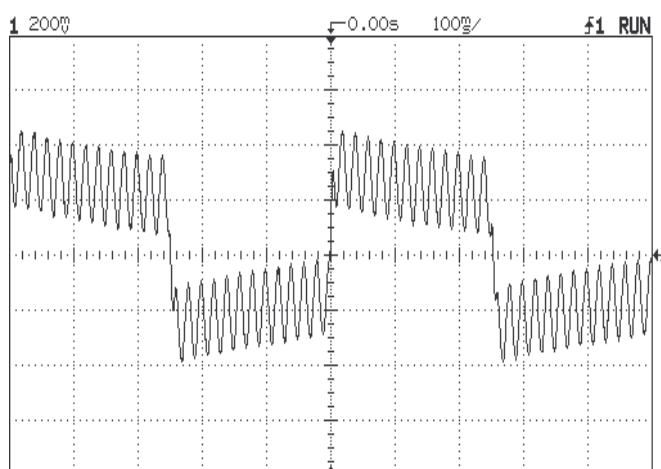
3.2/ Le signal a-t-il subi l'influence d'un filtrage ? Justifiez votre réponse

non pas de déformation visible , beaucoup de bruit , donc amplification sans filtrage

3.3/ Mesurez la valeur de la composante continue

Composante continue = $18mV$

On analyse à présent les transformations subies par le signal entre TP5 et TP6.
On relève en TP6 le signal suivant (Chronogramme2).



Chronogramme 2

3.4/ Le signal a-t-il subi l'influence d'un filtrage entre TP5 et TP6 ?

oui le bruit a disparu

3.5/ Quelle est la valeur de la fréquence parasite résiduelle qui se superpose au signal ?

Fréquence parasite résiduelle = *50Hz*

3.6/ Quelle est l'origine de ce signal parasite ?

L'origine du signal de 50 Hz est le rayonnement électromagnétique des conducteurs du secteur 50Hz qui courent dans les parois des bâtiments

3.7/ Tracer sur le chronogramme 2 le signal que l'on observerait si le signal parasite avait une amplitude négligeable, puis déterminer la valeur de la constante de temps avec laquelle ce signal tend vers 0 Volts .

voir chronogramme constante de temps=1seconde

3.8/ En déduire la fréquence de coupure du filtre qui déforme le signal de 2Hz ainsi que le type de filtre.

Fréquence de coupure = *160mHz passe haut*

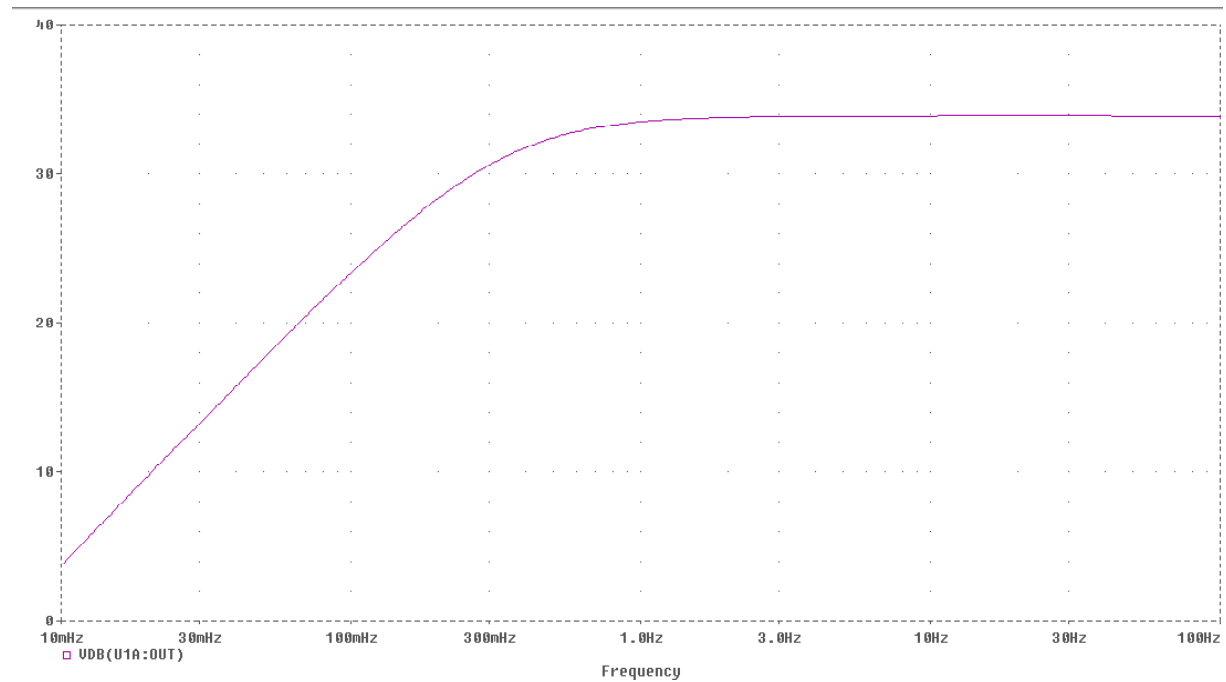
3.9/ Relevez la valeur de la composante continue.

Composante continue = *0V*

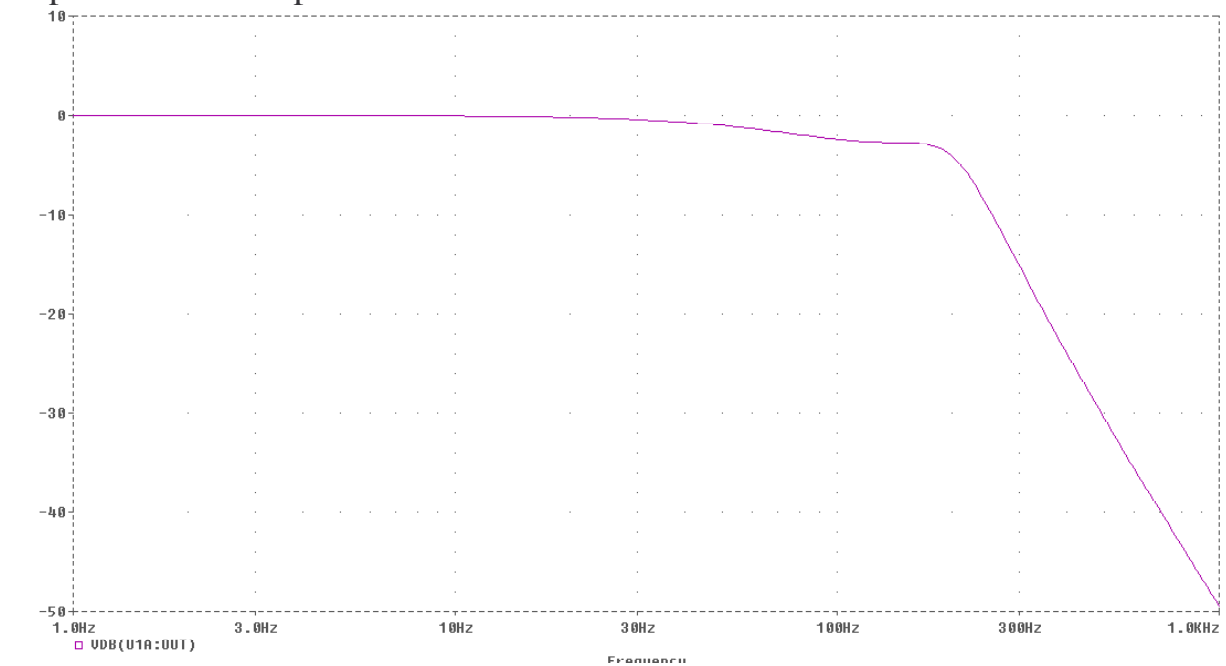
3.10/ Relevez la valeur de l'amplification entre TP5 et TP6

Amplification = *50*

La simulation donne pour le filtre-amplificateur construit autour de U17A et U18 la courbe suivante.



et pour le filtre-amplificateur construit autour de U17B la courbe suivante:



3.11/ D'après les résultats de simulation , quel filtre-amplificateur est responsable de l'élimination de la composante continue ?

Le filtre construit autour de U17A/U18 est un filtre passe haut à très basse fréquence de coupure et le filtre construit autour de U17B est un passe bas , c'est donc U17A/U18 qui élimine la composante continue

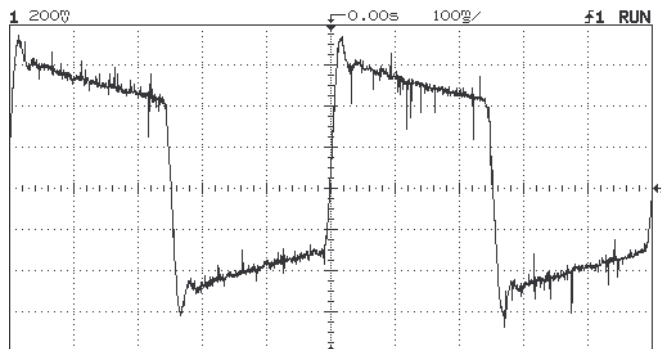
3.12/ De quel type est le filtre construit autour de U17B et quel est son influence sur le signal ECG ?

Le filtre est de type passe bas avec une pente très raide , son rôle est d'éliminer les fréquences élevées indésirables

4 TRAITEMENT DU SIGNAL schéma 3/3

Le signal ECGIN (=TP6) rentre dans le U40 est traité par le microprocesseur et ressort par U41 avant d'être affiché

On a relevé en TP9 le signal ECG var1 ci-dessous (chronogramme 3)



Chronogramme 3

4.1/ Quelle amélioration le signal a-t-il subi?

Elimination du signal 50Hz

4.2/ Quel est le rôle de U40 et de U41 (la documentation des 2 circuits n'est pas donnée)

CAN et CNA

4.3/ Comment appelle t-on ce type de traitement et quelle fonction a ainsi été réalisée?

Filtrage numérique

Filtre réjecteur 50Hz

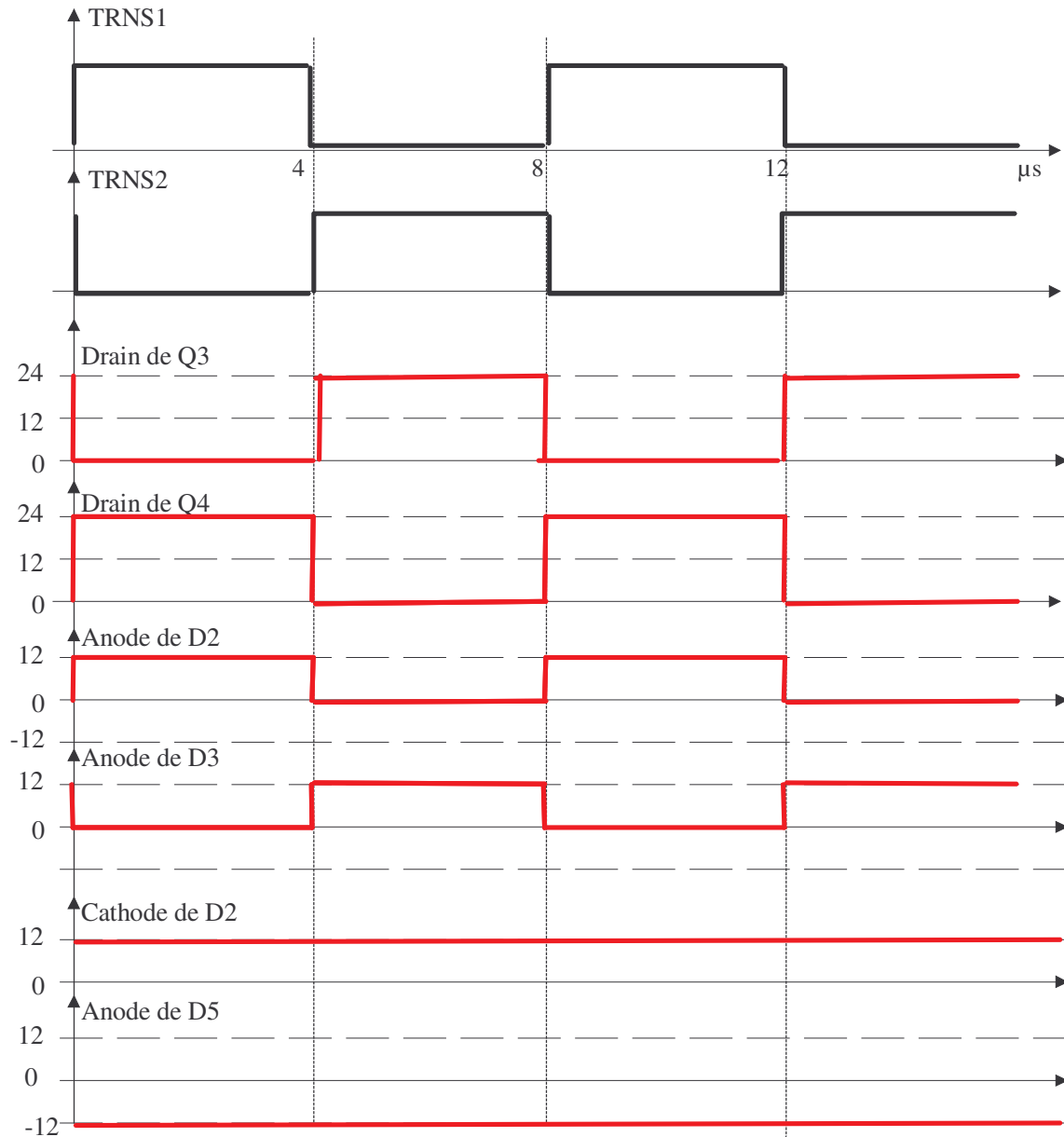
5/ ALIMENTATION ISOLÉE schéma 1/3 FS 1.20

Les premiers étages amplificateurs sont isolés du reste de l'électronique . C'est une alimentation à découpage qui fournit la tension d'alimentation isolée.

Les inductances du circuit BNX002 ont une résistance interne négligeable.

Les bobinages du transformateur T1 ont tous le même nombre de spires et une résistance négligeable.

5.1 Complétez le chronogramme ci-dessous



5.2 Explicitez le rôle du circuit U15 BNX002 et justifiez pourquoi l'entrée du circuit se trouve coté transformateur T1 et la sortie sur l'alimentation.

BNX002 = Filtre

En entrée du filtre : 2 fils d'alimentation avec parasites haute fréquences dues aux commutations des transistors.

En sortie du filtre: 2 fils d'alimentation sur lesquels les parasites de commutation ne doivent plus être présents.

Les signaux parasites sont bien présents à l'entrée du filtre seront filtré par le filtre et ne seront plus présent en sortie càd sur l'alimentation de la carte CQFD

6/ TRAITEMENT NUMÉRIQUE schéma 3/3

Le traitement numérique et la gestion de la carte sont assurés par un microprocesseur 68000 (U31) et les périphériques associés .

6.1 Quelle est la taille (en octets) du bus de données

*2**16*

6.2 Quelle est la taille (en nombre d'octets) de l'espace adressable par ce microprocesseur?

*2**23 mots de 16 bits = 2**24 octets*

Après un Reset le µP 68000 lit le vecteur pointant l'adresse de la première instruction du programme en Mémoire aux Adresses 000004 à 000007

6.3 Dans quel type de mémoire est stocké ce vecteur (ROM ou RAM) ? pourquoi?

ROM ne doit pas être effacé Sinon démarrage impossible!

La PAL U39 génère les signaux de sélection de la RAM et de la ROM . La commutation entre RAM et ROM se fait par le fil d'adresse A20 et la sélection de ces mémoires par la sortie O1 de U38

Un extrait des fichiers VHDL de ces 2 PALS est donné ci dessous :

```
LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_arith.all;
ENTITY palU38 IS
PORT (
    I1,I2,I3,I4,I5,I6,I7,I8,I9,I10 : IN STD_LOGIC;
    O1,O2,O3,O4,O5,O6,O7,O8 : OUT STD_LOGIC
);
END palU38;
ARCHITECTURE archi OF palU38 IS
BEGIN
```

```

O1<='0' WHEN (I9='0' AND I8='0' AND I7='0' AND I5='0' AND I4='0' AND I3='0') ELSE '1';
.
.
.
END archi;

LIBRARY ieee;
USE ieee.std_logic_1164.all;
USE ieee.std_logic_arith.all;
ENTITY palU39 IS
PORT (
    I1,I2,I3,I4,I5,I6,I7,I8,I9,I10 : IN STD_LOGIC;
    O1,O2,O3,O4,O5,O6,O7,O8 : OUT STD_LOGIC
);
END palU39;
ARCHITECTURE archi OF palU39 IS
BEGIN
O1<='0' WHEN (I4='0' AND I2='0') ELSE '1';
O2<='0' WHEN (I4='1' AND I2='0') ELSE '1';
.
.
.
END archi;

```

6.4 D duire des fichiers VHDL la premi re et la derni re adresse de la ROM U28 et des RAM U35 et U36 en binaire et en Hexad cimal.

Premi re adresse de U28 : 0 000000

Derni re adresse de U28 : 000 0000 1111 1111 1111 1111 00FFFF

Premi re adresse de U35/36 : 000 1000 0000 0000 0000 0000 080000

Derni re adresse de U35/36 : 000 1000 1111 1111 1111 1111 08FFFF

6.5 Le signal /WR du CAN U41 se trouve   l'adresse 700000H. R diger la ligne VHDL permettant de d finir le fonctionnement de la sortie O7 de U38

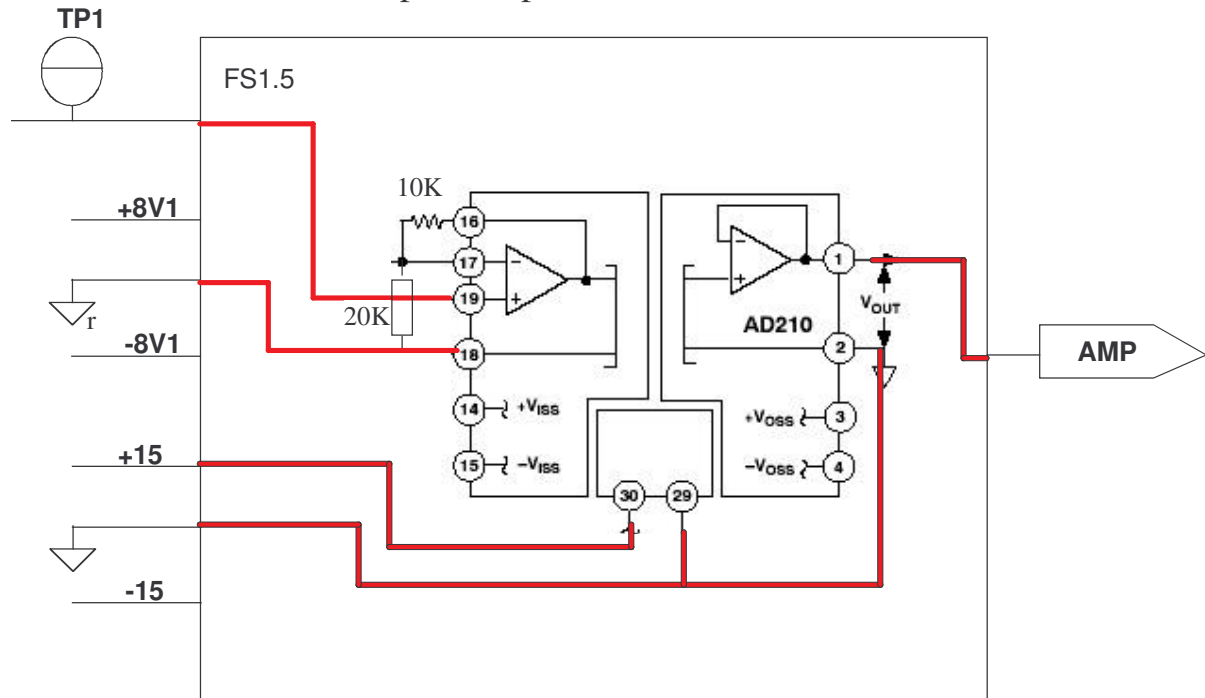
O7<='0' WHEN (I9='0' AND I8='0' AND I7='0' AND I6='0' AND I5='1' AND I4='1' AND I3='1') ELSE '1'

7/ AM LIORATION DU PRODUIT sch ma 1/3

On se propose de simplifier la structure permettant d'isoler le signal ECG (FS 1.5)

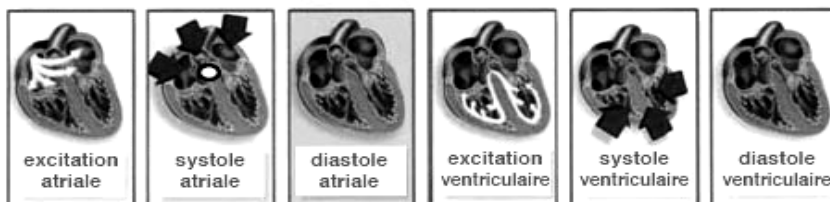
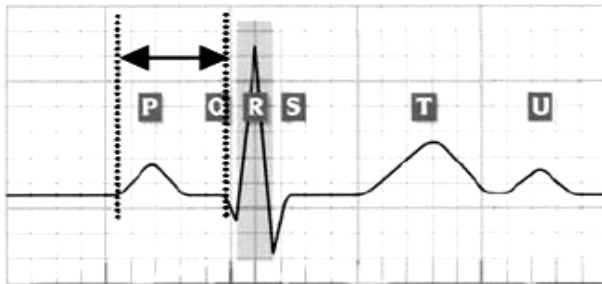
On a relev  les signaux aux point TP1 et AMP lorsque la tension carr e de test (1mv 2Hz) est appliqu e aux  lectrodes d'entr e . On a d duit de ces relev s une valeur d'amplification de 3. (Le filtrage assur  par l'ancienne structure ne sera plus assur  par la nouvelle structure)

En choisissant le ou les composants adéquats dans la documentation fournie , proposer un schéma simplifié de la structure comprise entre TP1 et AMP , calculer la valeur des composants passifs associés.



8/ DÉTECTION DU RYTHME CARDIAQUE schéma 2/2

La détection du rythme cardiaque se fait par un circuit annexe (FS1.13) dont l'entrée est prise sur TP5 et la sortie sur le monostable U23A (PACING)



8.1 Le signal "type" d'un ECG est donné ci-dessus. Quelle partie de ce chronogramme cherche-t-on à isoler/détecter à l'aide de C62 et R79 ? Justifier votre réponse .

Passe haut de fréquence de coupure élevée au regard de la fréquence cardiaque , on cherche donc à extraire la partie la plus raide du signal cad la diastole atriale

Dans le détecteur on trouve les fonctions : détection d'impulsion, comparaison, amplification, redressement, retard , et monostable

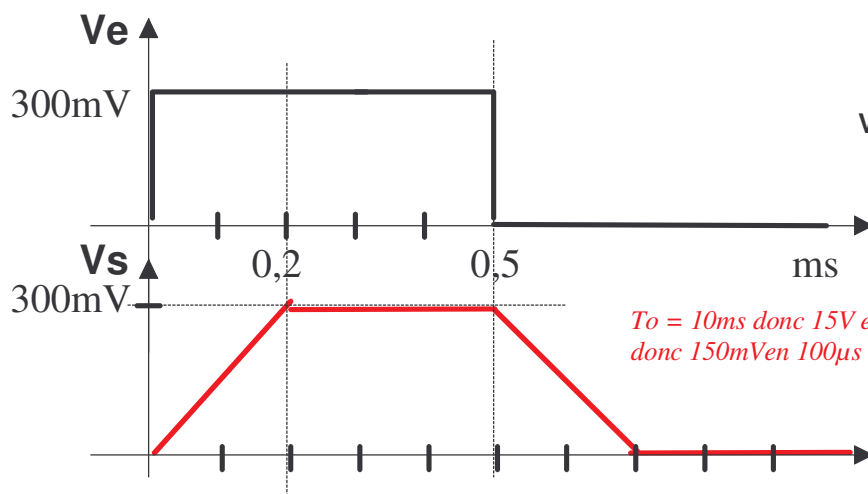
8.2 Délimitez et nommer ces sous fonctions sur le document réponse DR1 (page suivante)

Voir schéma

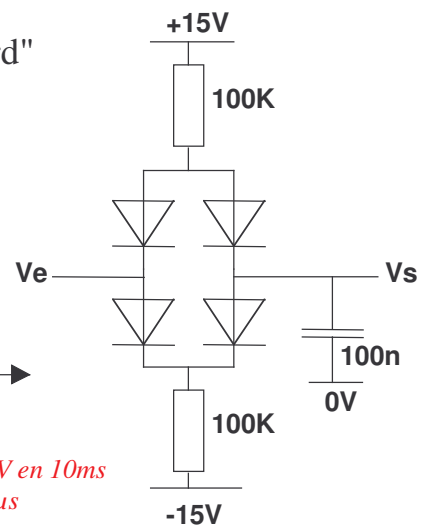
8.3 Quelle est la fonction de la cellule D128 R120 et R121 ? Justifiez le rôle et la valeur des composants de cette cellule

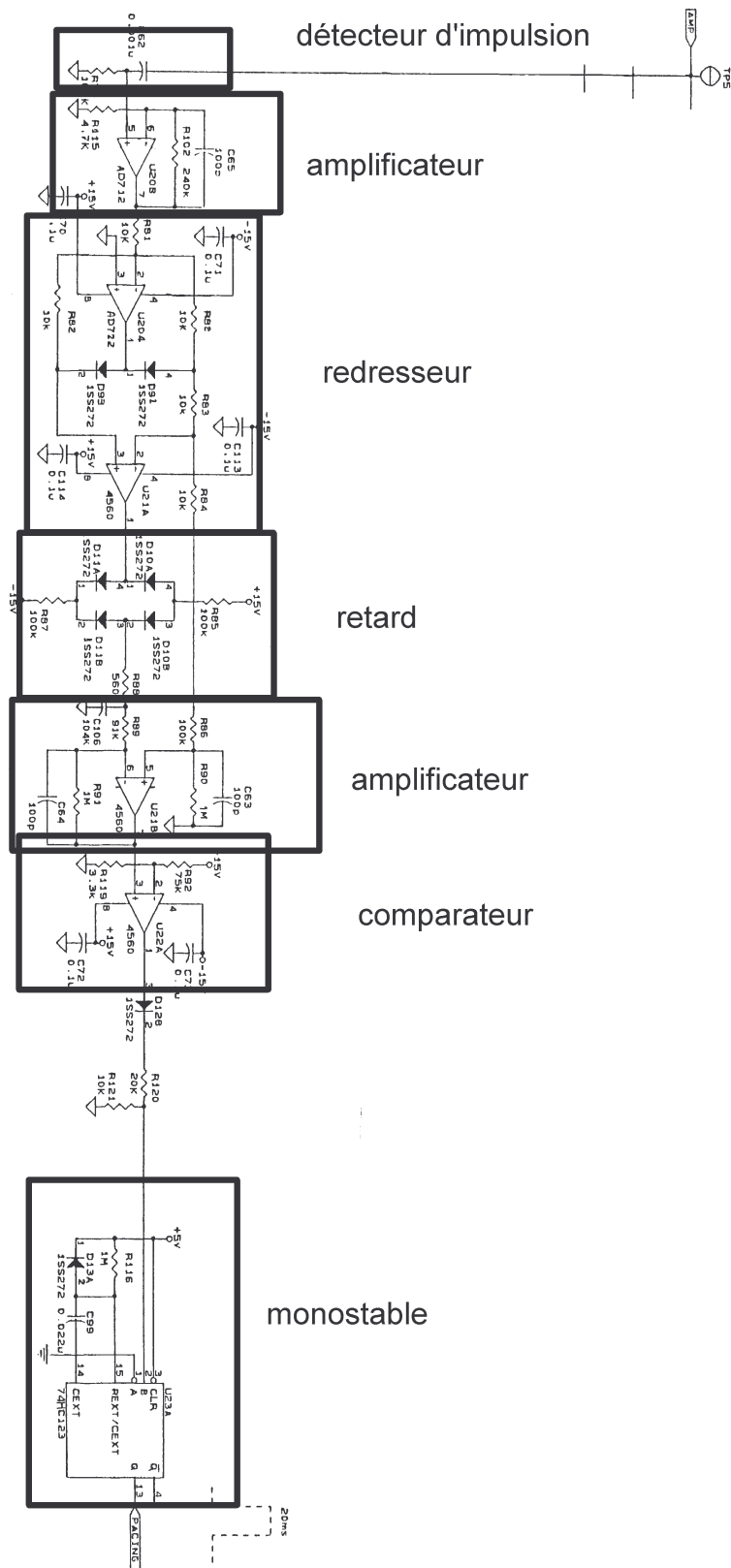
Adaptation de niveau entre comparateur et HCMOS D128: pas de tension négative R120 et R121 diviseur par 3 (15V vers 5V)

8.4 Complétez le chronogramme de la fonction "retard" en vous référant au schéma ci-contre



*To = 10ms donc 15V en 10ms
donc 150mVen 100μs*





DR1