

# BREVET DE TECHNICIEN SUPERIEUR

## SYSTEMES ÉLECTRONIQUES

SESSION 2008

Epreuve U4 ÉLECTRONIQUE

**CORRIGÉ**

### DOSSIER QUESTIONNEMENT



SESSION 2008	CODE : SEE4 EL
B.T.S. SYSTEMES ÉLECTRONIQUES	
ÉPREUVE: ÉLECTRONIQUE	
Durée : 4 heures	Coefficient : 4

# BOUEE DE SIGNALISATION MARITIME

Les études portent sur :

1. Organisation fonctionnelle de la balise radio de télécontrôle (carte balise **TELCEM 152-5**), **FP3** : **Acquérir les données de charge de la batterie et l'état de fonctionnement du Feu**
2. La communication série RS232 entre le Poste de contrôle (ordinateur) et la balise radio de télécontrôle : (FS33, FS 34 et FS39).
3. Le réveil du microcontrôleur de la balise radio de télécontrôle (PS) de la bouée.
4. La sauvegarde en mémoire des données de fonctionnement de la bouée.
5. La mesure de la tension et du courant de charge de la batterie de la bouée.
6. Etude partielle de la fonction FP1 : Alimentation autonome.

**La norme suivante sera appliquée pour tout le sujet :**  
**Le repère IC7.9 représente le Circuit Intégré n°7**  
**Le .9 représente le numéro de la broche du circuit.**

Organisation de l'étude :

*On se propose de suivre le cheminement du relevé, par le technicien de maintenance, des informations caractéristiques de la bouée*

*On se limitera au courant et à la tension de charge de la batterie.*

*Le travail du technicien est décomposé comme suit :*

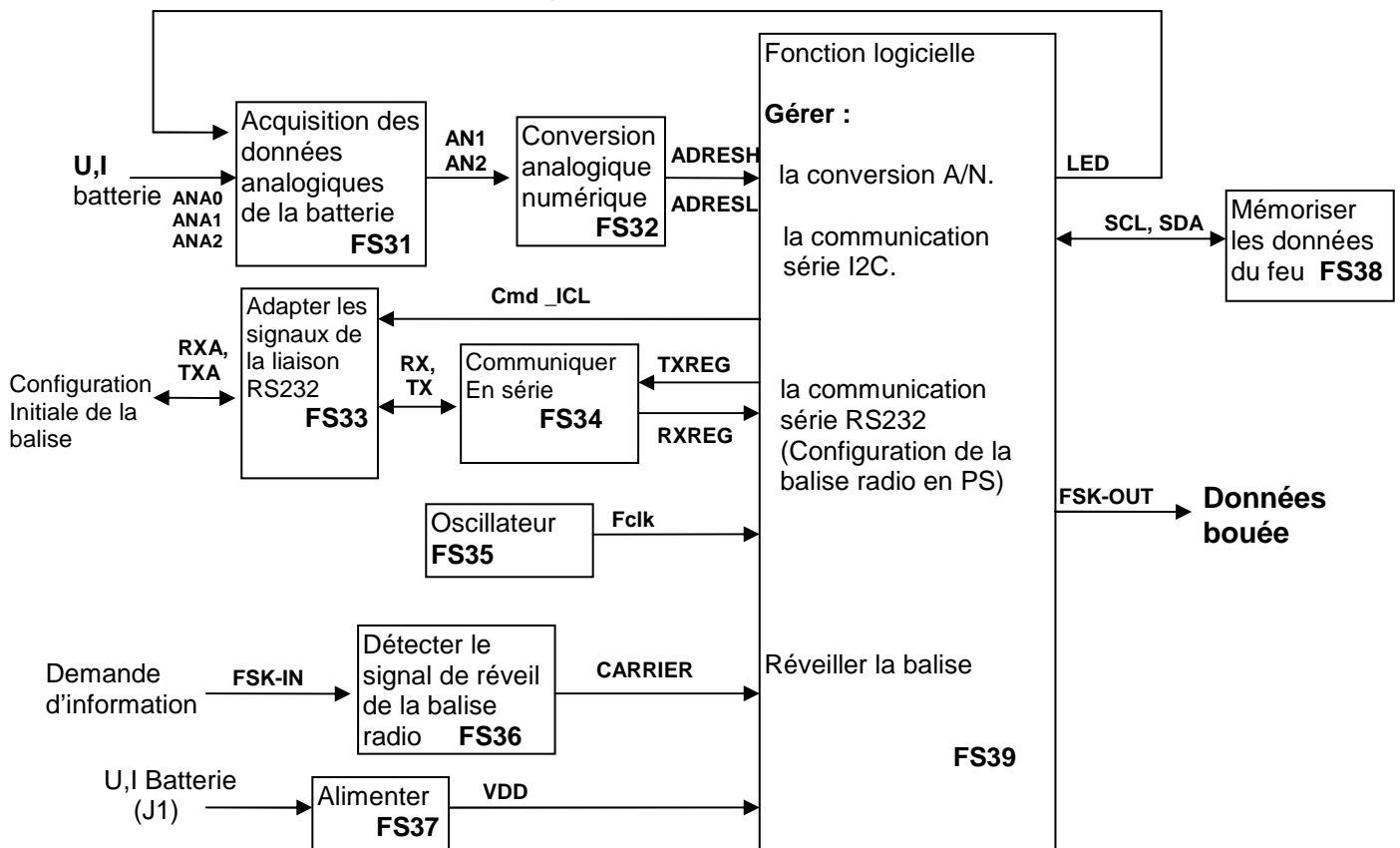
**A. configurer la balise radio de télécontrôle de la bouée. (2)**

**B. interroger la bouée. (3, 4, 5)**

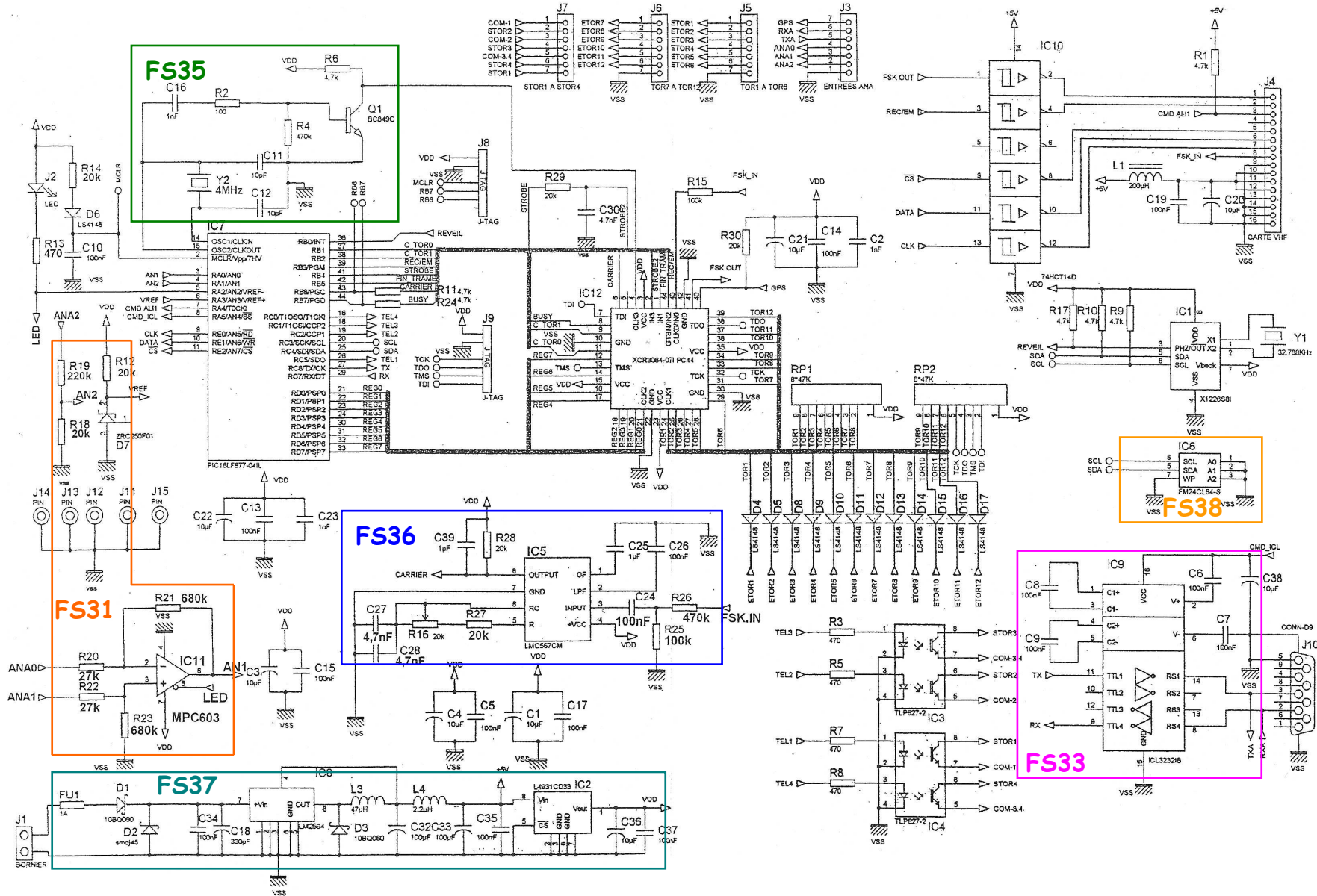
**C. déclencher une opération de maintenance si nécessaire. (non étudié).**

## 1. Organisation fonctionnelle de 2<sup>ème</sup> degré de FP3.

*But : identifier les structures remplissant les fonctions secondaires.*



1.1 Encadrer sur le schéma structurel de la carte balise **TELCEM 152-5** p.14/14, les fonctions secondaires : **FS31, FS33, FS35, FS36, FS37, FS38**.





## 2. Etude de la fonction communication entre le PC et la balise radio de télécontrôle.

*But : Cette fonction permet de configurer la balise radio de télécontrôle de la bouée en atelier, avant sa mise en place sur la bouée, elle met en communication le poste de commande (un ordinateur + logiciel) avec la balise radio de télécontrôle (PS) par une liaison série à la norme RS232.*

### 2.1. Analyse de FS33 : Adapter les signaux de la liaison RS232

2.1.1. Donner les principales caractéristiques technologiques de cette liaison : (synchrone, asynchrone, organisation d'un octet transmis).

La liaison série RS232 est une transmission de type **asynchrone**. L'octet à transmettre est envoyé bit par bit (**poids faible en premier**). Comme il n'y a pas d'horloge commune entre l'émetteur et le récepteur, des bits supplémentaires sont indispensables au fonctionnement : bit de début de mot (**start**), bit(s) de fin de mot (**stop**). D'autre part, l'utilisation éventuelle d'un bit de **parité**, permet la détection d'erreurs dans la transmission. La RS232 est encore fréquemment utilisée dans l'industrie.

2.1.2. Evaluer la distance maximale d'utilisation (dizaine, centaine ou millier de mètres), préciser son débit maximal en bauds.

Suivant son débit, la distance d'utilisation est variable :

- 19 200 bps  $\Rightarrow$  15 mètres
- 9 600 bps  $\Rightarrow$  152 mètres
- 4 800 bps  $\Rightarrow$  305 mètres
- 2 400 bps  $\Rightarrow$  914 mètres



2.1.3. On donne la tension **CMD\_ICL = 3,3V**, à partir de la documentation technique du circuit **ICL3232** :

#### High Data Rates

The ICL32XX maintain the RS-232  $\pm 5V$  minimum transmitter output voltages even at high data rates.

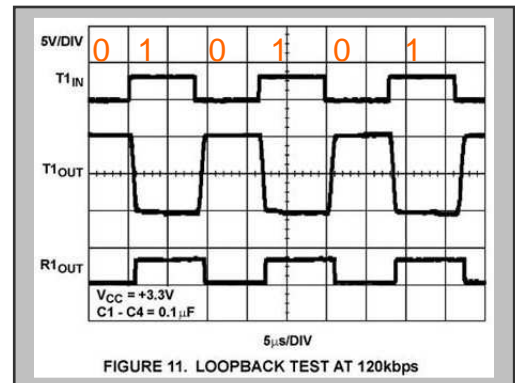
ICL3232 : DT 2/18

2.1. 3.1 Préciser la tension en sortie **TXA** pour un niveau logique **0** en entrée **TX**.

Le 0 logique correspond à un potentiel positif :  
+ 5V minimum

2.1. 3.2 Préciser la tension en sortie **TXA** pour un niveau logique **1** en entrée **TX**.

Le 1 logique correspond à un potentiel négatif :  
- 5V (ou encore plus négatif)



2.1. 3.3 Quels sont les rôles des condensateurs **C8**, **C9**, **C6** et **C7** associé au **ICL3232**.

#### Pin Descriptions

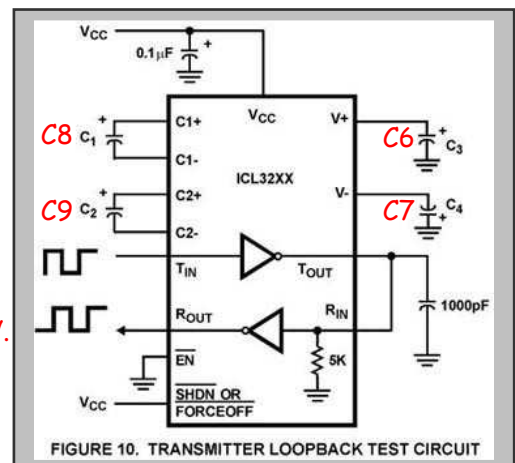
PIN	FUNCTION
V+	Internally generated positive transmitter supply (+5.5V).
V-	Internally generated negative transmitter supply (-5.5V).
C1+	External capacitor (voltage doubler) is connected to this lead.
C1-	External capacitor (voltage doubler) is connected to this lead.
C2+	External capacitor (voltage inverter) is connected to this lead.
C2-	External capacitor (voltage inverter) is connected to this lead.

**C6** : condensateur utilisé pour réaliser l'alimentation +5,5V.

**C7** : utilisé pour réaliser la tension négative -5,5V.

**C8** : utilisé par le doubleur de tension interne.

**C9** : utilisé par le doubleur de tension interne.



## 2.1.4. Analyse de relevés :

La configuration de la liaison RS232 est la suivante :

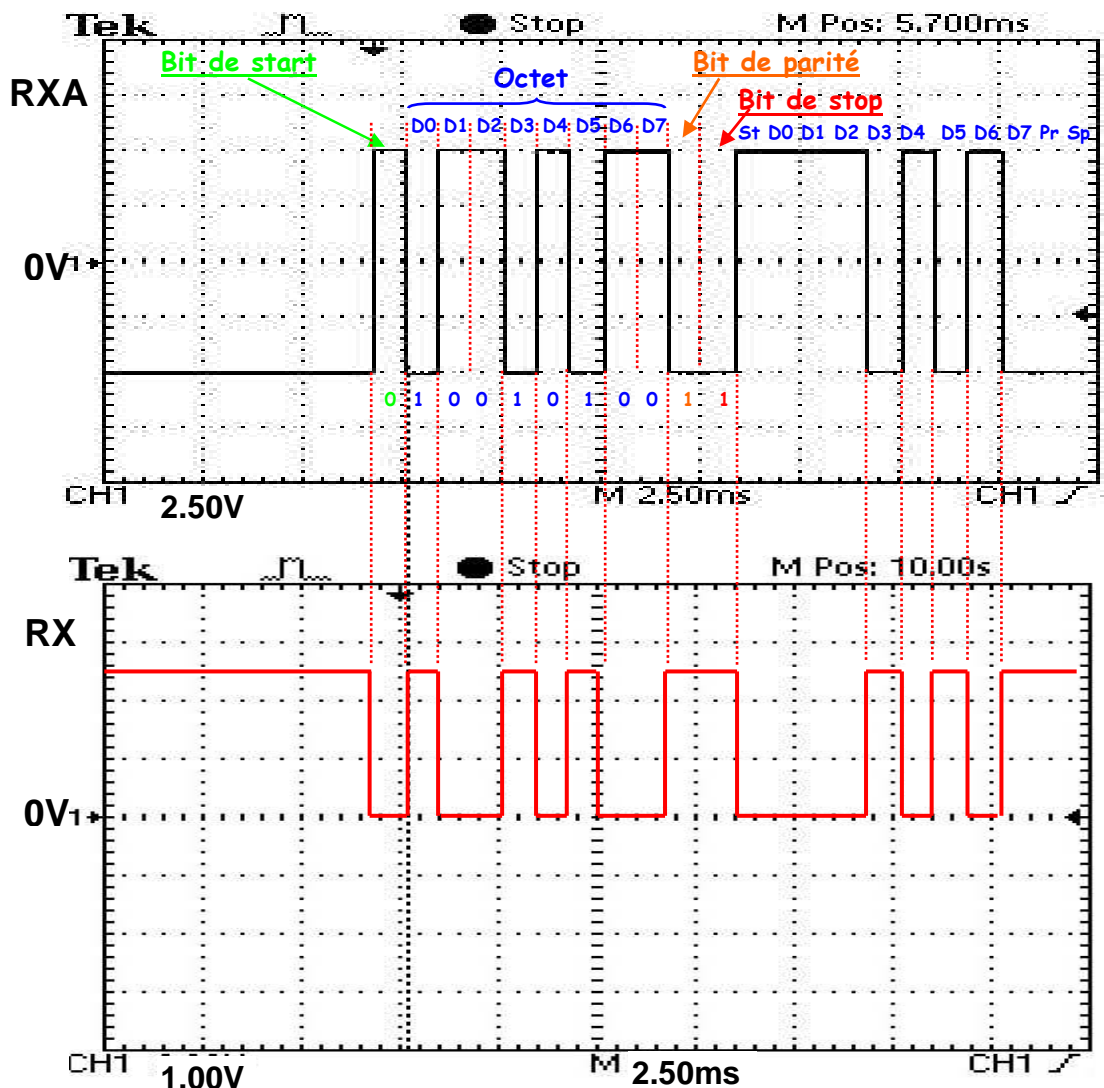
**1 bit de stop, 1 bit de parité paire, 8 bits de données.**

Le signal **RXA** relevé sur le connecteur **J10** est donné sur le chronogramme ci dessous, qui représente la transmission de **2 octets**.

**Rappel sur la liaison RS232 : la ligne au repos est au niveau logique 1, le bit de start est un passage au niveau logique 0.**

- 2.1.4.1 Repérer sur le chronogramme de **RXA**, pour le premier octet transmis. Les intervalles de temps correspondant aux :
- bit de start,
  - 8 bits de données (1er bit transmis **D0**),
  - bit de parité paire,
  - bit de stop,

- 2.1.4.2 Représenter le chronogramme du signal **RX** en **IC9.9**.



- 2.1.4.3 Préciser les valeurs en hexadécimal des 2 données transmises.

1<sup>er</sup> octet : D7 D6 D5 D4 D3 D2 D1 D0 = % 0010 1001 = **\$29**

2<sup>ème</sup> octet : D7 D6 D5 D4 D3 D2 D1 D0 = % 1010 1000 = **\$A8**

## 2.2 Analyse de FS34 : Communiquer en série (fonction intégrée dans le Pic).

But : Analyse logicielle : configuration de l'USART du PIC16F877.

Documents à utiliser : PIC16F877 (USART) + Librairie USART

A l'aide de la documentation de l'USART et de la fonction **OpenUSART** :

**USART** est une abréviation signifiant *Universal Synchronous & Asynchronous Receiver Transmitter*. C'est un circuit électronique qui permet de mettre en série (sérialiser) les octets à transmettre. Beaucoup de circuits intégrés disposent désormais d'UART qui peuvent communiquer de manière synchrone ; de tels périphériques portent le nom d'USART.

OpenUSART Open1USART Open2USART	
Function:	Configure the specified USART module.
Include:	usart.h
Prototype:	void OpenUSART( unsigned char <i>config</i> unsigned int <i>spbrg</i> ; void Open1USART( unsigned char <i>config</i> unsigned int <i>spbrg</i> ; void Open2USART( unsigned char <i>config</i> unsigned int <i>spbrg</i> ;
Arguments:	<i>config</i> A bitmask that is created by performing a bitwise AND operation ('&') with a value from each of the categories listed below. These values are defined in the file <i>usart.h</i> . <b>Interrupt on Transmission:</b> USART_TX_INT_ON    Transmit interrupt ON USART_TX_INT_OFF    Transmit interrupt OFF <b>Interrupt on Receipt:</b> USART_RX_INT_ON    Receive interrupt ON USART_RX_INT_OFF    Receive interrupt OFF <b>USART Mode:</b> USART_ASYNCH_MODE    Asynchronous Mode ← USART_SYNC_MODE    Synchronous Mode <b>Transmission Width:</b> USART_EIGHT_BIT    8-bit transmit/receive ← USART_NINE_BIT    9-bit transmit/receive <b>Slave/Master Select:</b> USART_SYNC_SLAVE    Synchronous Slave mode USART_SYNC_MASTER    Synchronous Master mode <b>Reception mode:</b> USART_SINGLE_RX    Single reception USART_CONT_RX    Continuous reception <b>Baud rate:</b> USART_BRGH_HIGH    High baud rate USART_BRGH_LOW    Low baud rate * Applies to Synchronous mode only → <i>spbrg</i>

USART DT 7/18

### 2.2.1 Compléter les 2 lignes du programme en pointillé ci dessous.

```

//*****
// liaison RS232
// Mise en œuvre de l'USART
//*****

```

```

OpenUSART(    USART_TX_INT_OFF &           // pas d'interruption lors de la transmission
              USART_RX_INT_OFF &           // pas d'interruption lors de la réception
              USART_ASYNCH_MODE &          // mode asynchrone ←
              USART_EIGHT_BIT &            // données sur 8 bits ←
              USART_CONT_RX &              // réception continue
              USART_BRGH_LOW,               // vitesse basse
              51);                          // valeur du SPBRG (code pour la vitesse)
                                              // vitesse de transmission 1200 bauds

```

### 2.2.2 Déterminer le niveau logique de **BRGH**.

*BRGH (Baud Rate Generator) est au niveau bas : "0"*

### 2.2.3 Déterminer la vitesse de transmission des données. Compléter la ligne de commentaire laissée en pointillé.

*SPBRG = 51*

*Cela correspond à une vitesse de transmission de 1,2 KBauds ou 1200 Bps.*

TABLE 10-3: BAUD RATES FOR ASYNCHRONOUS MODE (BRGH = 0)

BAUD RATE (K)	Fosc = 4 MHz			Fosc = 3.6864 MHz		
	KBAUD	% ERROR	SPBRG value (decimal)	KBAUD	% ERROR	SPBRG value (decimal)
0.3	0.300	0	207	0.301	0.33	185
1.2	1.202	-0.17	51	1.216	1.33	46
2.4	2.404	0.17	25	2.432	1.33	22
9.6	8.929	6.99	6	9.322	2.90	5
19.2	20.833	8.51	2	18.643	2.90	2
28.8	31.250	8.51	1	-	-	-
33.6	-	-	-	-	-	-
57.6	62.500	8.51	0	55.930	2.90	0
HIGH	0.244	-	255	0.218	-	255
LOW	62.500	-	0	55.930	-	0

PIC16F87X DT 5/18

### 3. Etude de la fonction FS36 : Détecter le signal de réveil de la balise radio.

But : vérifier que la structure autour du LMC567, détecte la demande d'interrogation.

Documents à utiliser : documents techniques du LMC567.

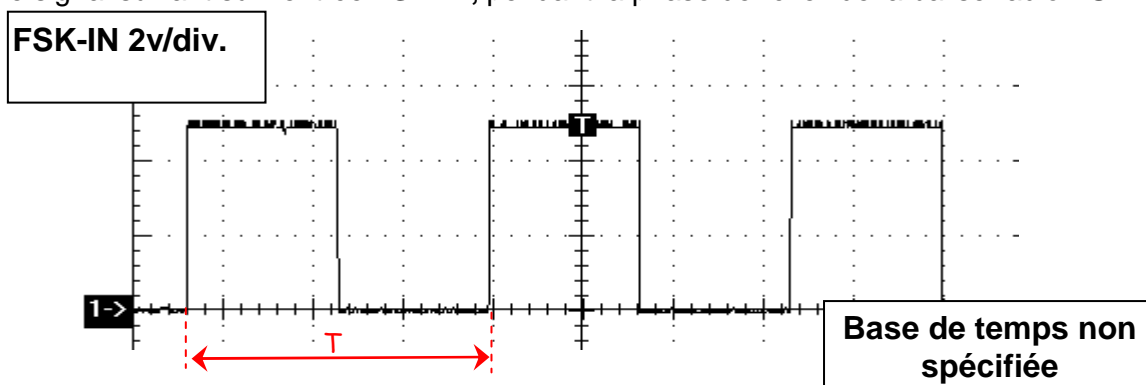
Présentation : cette fonction permet le 'réveil' de la balise radio de télécontrôle (PS) lors d'une interrogation par le technicien de maintenance.

Dans un souci d'économie de l'énergie, lorsque la balise radio de télécontrôle (PS), située sur la bouée, n'est pas interrogée, celle-ci est "endormie".

Lorsque la balise de télécontrôle PC veut dialoguer avec la bouée, elle émet une succession de bits à 1 et à 0 à une vitesse de **1200 bits/s (+/-5%)**,

C'est la détection de la fréquence de ce signal qui la réveille.

On relève le signal suivant sur l'entrée **FSK-IN**, pendant la phase de réveil de la balise radio PS.



3.1. Déterminer la fréquence des signaux en **FSK-IN**, en utilisant la vitesse de transmission des données.

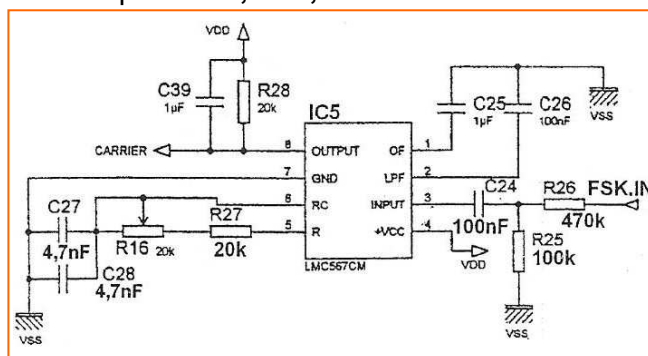
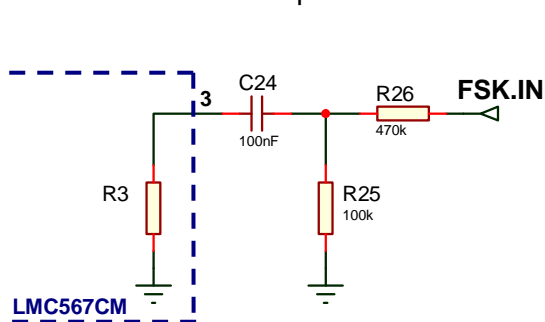
Vitesse de transmission : 1200 bauds  $\Rightarrow$  1 bit dur 833 $\mu$ s

FSK-IN est constitué de 2 bits (un 1 puis un 0) :  $T = 2 \times 833\mu = 1666\mu$   $\Rightarrow F = 1 / T = 600$  Hz

#### 3.2 Analyse structurelle :

3.2.1 On désire représenter le signal en **IC5.3**, en concordance de temps avec **FSK-IN**, en justifiant et en explicitant les rôles de **R25**, **R26**, **C24** et de la résistance d'entrée du LMC567 (notée **R3** dans la documentation technique du LMC567).

3.2.1.1 Donner le schéma équivalent de l'ensemble constitué par : **R25**, **R26**, **C24** et **R3**.



3.2.1.2 Déterminer la fréquence de coupure du filtre composé de **C24** et **R3**.

D'après la doc :  $R_3 = 40$  k $\Omega$

$C_{24}$  et  $R_3$  forment un filtre passe haut du

1<sup>er</sup> ordre :  $F_c = 1 / (2 \times \pi \times R_3 \times C_{24})$

$= 1 / (2 \times \pi \times 40k \times 100n) = 39,8$  Hz

#### Electrical Characteristics

Test Circuit,  $T_A = 25^\circ\text{C}$ ,  $V_S = 5\text{V}$ , R1Ct #2, Sw. 1 Pos. 0, and no input, unless otherwise noted.

Symbol	Parameter	Conditions	Min	Typ	Max	Units
R3	Input Resistance			40		k $\Omega$

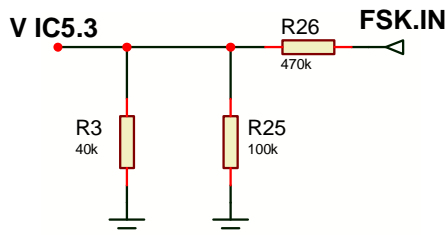
LMC567 DT 3/18

3.2.1.3 Conclure sur le rôle de **C24**.

On a  $F_c < \text{FSK-IN}$ , Le signal variable de FSK-IN passe, mais sa composante continue est supprimée.

3.2.1.4 A la fréquence de **FSK-IN**, le condensateur est considéré comme un court-circuit, Représenter le signal en **IC5.3**, en justifiant l'amplitude du signal.

*En supprimant la composante continue de FSK-IN on obtient une valeur moyenne nulle, la partie positive est égale à la partie négative, le signal est décalé vers le bas.*



*Sur l'entrée n°3 de IC5 on a une partie du pont diviseur constitué de R26 et R3//R25.*

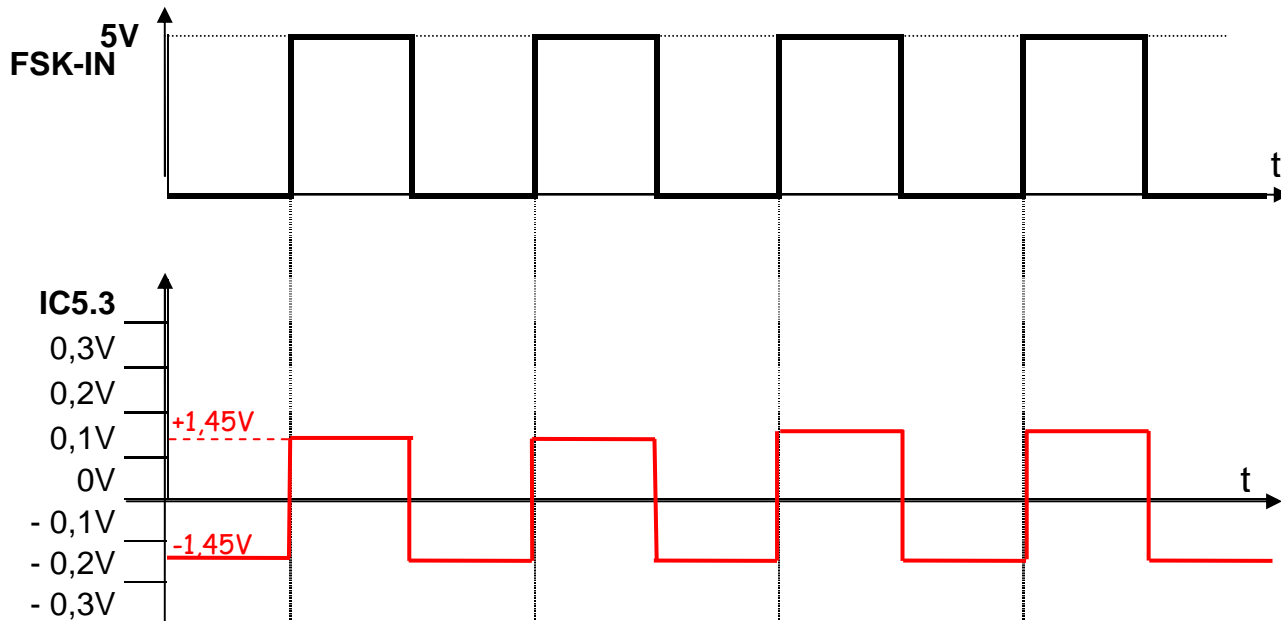
$$V_{IC5.3} = V_{FSK.IN} \times (R_3 // R_{25}) / ((R_3 // R_{25}) + R_{26})$$

$$R_3 // R_{25} = 40k \times 100k / (40k + 100k) = 29 k\Omega$$

$$V_{IC5.3} = V_{FSK.IN} \times 29k / (29k + 470k) = V_{FSK.IN} \times 58 \cdot 10^{-3}$$

*La valeur crête-crête de  $V_{IC5.3}$  est  $5 \times 58 \cdot 10^{-3} = 290 mV$*

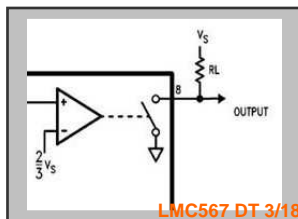
*Soit pour la partie positive :  $290 mV / 2 = +145 mV$  et pour la partie négative  $-145 mV$*



3.2.2 Préciser le type de la sortie du **LMC567 (IC5.8)**, justifier la présence de la résistance **R28**.

*La sortie est commandée par un transistor FET, c'est une sortie drain ouvert.*

*R28 polarise le transistor et fixe la tension de sortie quand il est bloqué : résistance de Pull-up.*



#### OUTPUT PIN

The output at pin 8 is an N-channel FET switch to ground which is activated when the PLL is locked and the input tone is of sufficient amplitude to cause pin 1 to fall below  $2/3 V_S$ . Apart from the obvious current component due to the external pin 8 load resistor, no additional supply current is required to activate the switch.

LMC567 DT 4/18

3.2.3 Indiquer le niveau de tension en **IC5.8**, lorsque la fréquence d'entrée est accordée sur sa fréquence centrale.

*La sortie est commutée à la masse quand la PLL est verrouillée (lire : OUTPUT PIN). Elle est au niveau bas.*

3.2.4 Donner l'expression littérale de la **fréquence centrale** du LMC567.

*Le VCO dans le LMC567 ( $F_{osc}$ ) doit fonctionner au double de la fréquence du signal d'entrée :  $F_{input}$  pour décoder la tonalité.*

$$F_{input} = 2 \times F_{osc}$$

$$F_{input} \approx 1 / (2.8 R_t C_t)$$

#### OSCILLATOR TIMING COMPONENTS

The voltage-controlled oscillator (VCO) on the LMC567 must be set up to run at twice the frequency of the input signal tone to be decoded. The center frequency of the VCO is set by timing resistor  $R_t$  and timing capacitor  $C_t$  connected to pins 5 and 6 of the IC. The center frequency as a function of  $R_t$  and  $C_t$  is given by:

$$F_{osc} \approx \frac{1}{1.4 R_t C_t} \text{ Hz}$$

Since this will cause an input tone of half  $F_{osc}$  to be decoded,

$$F_{input} \approx \frac{1}{2.8 R_t C_t} \text{ Hz}$$

LMC567 DT 4/18



## 3.2.5 Calculer la plage de réglage de cette fréquence centrale du LMC567.

$$C_t = C27 // C28 = 9,4 \text{ nF}$$

$$R_t = R27 + aR16$$

$$R_{t \text{ mini}} = R27 = 20 \text{ k}\Omega$$

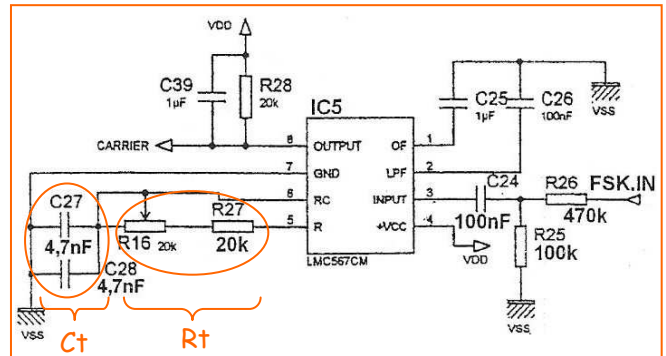
$$R_{t \text{ maxi}} = R27 + R16 = 40 \text{ k}\Omega$$

$$F_{\text{input MINI}} = 1 / (2,8 R_{t \text{ MAXI}} C_t)$$

$$F_{\text{input MINI}} = 1 / (2,8 \times 40 \text{ k} \times 9,4 \text{ n}) = 950 \text{ Hz}$$

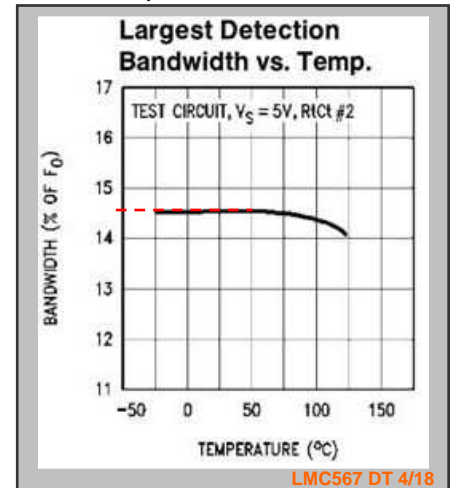
$$F_{\text{input MAXI}} = 1 / (2,8 R_{t \text{ MINI}} C_t)$$

$$F_{\text{input MAXI}} = 1 / (2,8 \times 20 \text{ k} \times 9,4 \text{ n}) = 1900 \text{ Hz}$$



## 3.2.6 Déterminer graphiquement la bande passante du montage en % de la fréquence centrale.

La bande passante (bandwidth) obtenu sur le graphe suivant est de 14,5% jusqu'à 50°C



## 3.2.7 Conclure sur les performances de ce montage : Les valeurs installées sur la carte permettent elles une détection correcte du signal de réveil?

Si non, proposer une nouvelle solution structurelle simple en justifiant vos choix. (Résistance choisie dans la série E12)

Le circuit LMC567 est utilisé pour décoder la tonalité (fréquence) du signal  $\text{FSK.IN} = 600 \text{ Hz}$ . Or cette fréquence n'est pas dans la plage de détection du LMC567 : entre 950Hz et 1950Hz.

On doit diminuer la fréquence  $F_{\text{input MINI}}$ , en prenant par exemple 500Hz.

$$F_{\text{input MINI}} = 1 / (2,8 R_{t \text{ MAXI}} C_t) \Rightarrow R_{t \text{ MAXI}} = 1 / (2,8 F_{\text{input MINI}} C_t)$$

$$1 / (2,8 \times 500 \times 9,4 \text{ n}) = 76 \text{ k}\Omega$$

$$R27 = R_{t \text{ maxi}} - R16 = 76 \text{ k} - 20 \text{ k} = 56 \text{ k}\Omega$$

$$\text{VN : } 56 \text{ k}\Omega$$

Vérification avec  $F_{\text{input MAXI}}$  :

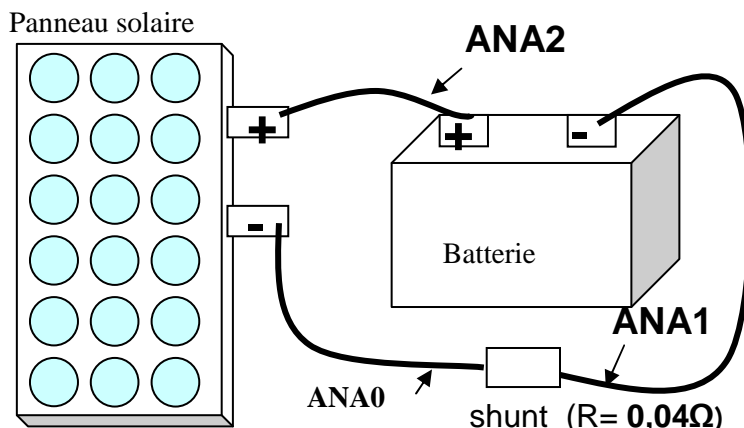
$$F_{\text{input MAXI}} = 1 / (2,8 R_{t \text{ MINI}} C_t)$$

$$F_{\text{input MAXI}} = 1 / (2,8 \times 56 \text{ k} \times 9,4 \text{ n}) = 678 \text{ Hz}$$

Maintenant on a bien :  $F_{\text{input MINI}} = 500 \text{ Hz} < 600 \text{ Hz} < F_{\text{input MAXI}} = 678 \text{ Hz}$

#### 4. Etude de la mesure du courant et de la tension batterie.

Problématique : la longévité de la batterie dépend de la qualité de sa charge pour cela on est amené à contrôler la tension et le courant de charge, avec une précision de **0,1V** sur la tension batterie et de **0,01A** sur le courant.



Présentation : La balise radio de télécontrôle (carte TELCEM 152-5) possède 3 entrées analogiques :

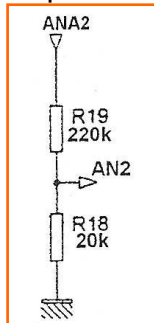
**ANA2** : Entrée **0 / 30v** pour la mesure de la tension batterie.

**ANA1, ANA0** : Entrée différentielle **0 / 100mv** pour la mesure de la tension image du courant fourni par le panneau solaire.

La gamme de température de fonctionnement de la balise PS est comprise de **-20 à + 70 °C**

##### 4.1 Etude de la fonction FS31 : Acquisition des données analogiques de la batterie.

4.1.1 Acquisition de la tension batterie : Préciser la plage de variation de la tension en **AN2**.



Puisque le courant dérivé sur AN2 est négligeable, on peut appliquer la relation du pont diviseur de tension :

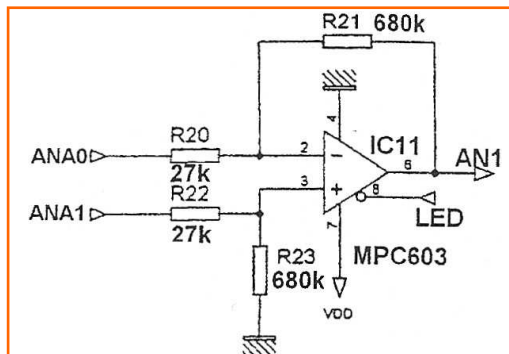
$$V_{AN2} = V_{ANA2} \times R18 / (R18 + R19)$$

Au plus la tension  $V_{ANA2}$  est de 30V

$$V_{AN2} = 30 \times 20k / (20k + 220k) = 2,5V$$

$$0V \leq V_{AN2} \leq 2,5V$$

4.1.2 Acquisition du courant de charge de la batterie : le courant de charge de la batterie, fourni par le panneau solaire, traverse un shunt (de résistance **0,04 Ω**), la tension aux bornes de ce shunt (image du courant) est prélevée en **ANA0** et **ANA1**.



Etude du montage autour d'IC11 :

4.1.2.1 Donner le nom de ce montage.

Montage amplificateur différentiel ou soustracteur de type :  $V_S = A_o (V1 - V2)$

4.1.2.2 Exprimer la relation **AN1** en fonction d'**ANA0** et **ANA1**.

$$V_{(+)} = V_{ANA1} R_{23} / (R_{23} + R_{22})$$

$$V_{(-)} = (V_{ANA0} R_{21} + V_{AN1} R_{20}) / (R_{20} + R_{21})$$

$$V_{(+)} = V_{(-)}$$

$$V_{ANA1} R_{23} / (R_{23} + R_{22}) = (V_{ANA0} R_{21} + V_{AN1} R_{20}) / (R_{20} + R_{21})$$

$$V_{ANA1} R_{23} (R_{20} + R_{21}) / (R_{23} + R_{22}) = V_{ANA0} R_{21} + V_{AN1} R_{20}$$

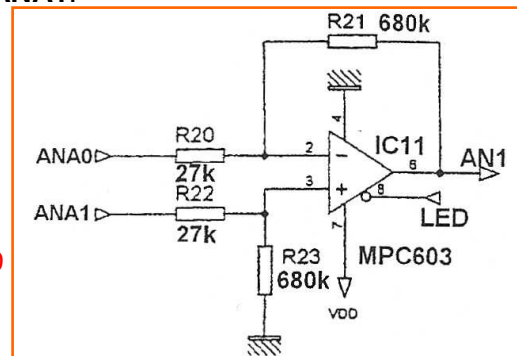
$$V_{AN1} R_{20} = V_{ANA1} R_{23} (R_{20} + R_{21}) / (R_{23} + R_{22}) - V_{ANA0} R_{21}$$

$$V_{AN1} = (V_{ANA1} R_{23} (R_{20} + R_{21}) / (R_{23} + R_{22}) - V_{ANA0} R_{21}) / R_{20}$$

Sachant que  $R_{20} = R_{22} = 27k\Omega$  et que  $R_{21} = R_{23} = 680k\Omega$

$$V_{AN1} = (V_{ANA1} - V_{ANA0}) R_{21} / R_{20} = (V_{ANA1} - V_{ANA0}) 680k / 27k$$

$$V_{AN1} = (V_{ANA1} - V_{ANA0}) 680k / 27k$$

4.1.2.3 Préciser la plage de variation de la tension en **IC11.6 (AN1)**, lorsque l'entrée différentielle varie de **0 à 100mV**.

Pour  $V_{ANA1} - V_{ANA0} = 0V \Rightarrow V_{AN1} = 0V$

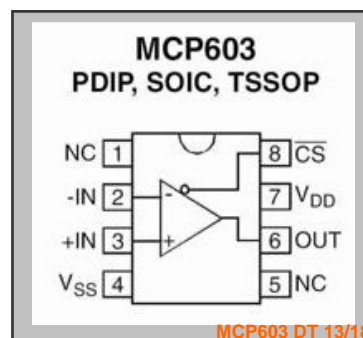
Pour  $V_{ANA1} - V_{ANA0} = 100mV \Rightarrow V_{AN1} = 100m \times 680k / 27k = 2,52V$

## 4.1.2.4 Technologie du MCP603, préciser :

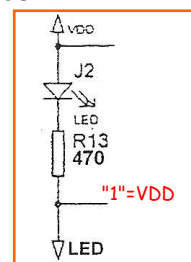
**FEATURES**

- Specifications rated from 2.7V to 5.5V supplies
- Rail-to-rail swing at output
- Common-mode input swing below ground
- 2.8MHz GBWP
- Unity gain stable
- Low power  $I_{DD} = 325\mu A$  max
- Chip Select capability with MCP603
- Industrial temperature range (-40°C to 85°C)

MCP603 DT 13/18



- la signification du terme Rail to Rail.  
Rail-to-rail swing at output :  
Les tensions de sortie de l'ampli-op sont proches de la tension d'alimentation, la tension de déchet est très faible.
- Sa gamme de température, est elle adaptée au fonctionnement ?  
La gamme de température de -40°C à +85°C est très large.
- Le rôle du signal LED (broche 8) :  
Le signal LED à "0" permet d'activer le circuit, ou à "1" de le mettre en sommeil quand il n'est pas utilisé pour réduire sa consommation.
- Quel doit est le niveau logique du signal **LED**, pour avoir **IC11** au repos ?  
Le signal LED commande la broche /CS : à "1" le circuit est au repos.
- Quel est alors l'état de la diode led **J2** ?  
 $V_{AK,LED} = V_{DD} - V_{DD} = 0V$   
Il n'y a pas de courant, la LED est éteinte.

4.1.2.5 Le constructeur a choisi un boîtier **8 broches plastique CMS** pour ce composant.

Donner le code d'identification du circuit.

\* 8 broches : un seul ampli-op  $\Rightarrow$  **MCP603**

\* Température -40°C à +85°C  $\Rightarrow$  **I**

\* **SOIC** : Small-Outline Integrated Circuit, c'est un Circuit Monté en Surface (CMS)  $\Rightarrow$  **SN**

Identification : **MCP603 I SN**

MCP60X — X /X

Package:

Temperature Range:

Device:

P = Plastic DIP (300 mil Body), 8-lead and 14-lead  
SN = Plastic SOIC (150 mil Body), 8-lead  
SL = Plastic SOIC (150 mil Body), 14-lead  
ST = Plastic TSSOP, 8-lead and 14-lead  
OT = Plastic SOT23, 5-lead

I = -40°C to +85°C

MCP603 = Single Operational Amplifier w/CS Function  
MCP603T = Single Operational Amplifier w/CS Function (Tape and Reel-SOIC/TSSOP)

MCP603 DT 13/18

## 4.2 Etude de FS32 : Conversion analogique numérique (fonction intégrée dans le Pic)

Documents à utiliser : PIC16F877 chapitre ADC + LIBRAIRIE ADC

### 4.2.1 Quel est le principe de conversion Analogique / Numérique utilisé par ce convertisseur ?

Le CAN est à approximations successives, aussi appelé à pesées successives. Ils utilisent un processus de dichotomie pour traduire numériquement une tension analogique.

#### 11.0 ANALOG-TO-DIGITAL CONVERTER (A/D) MODULE

The analog input charges a sample and hold capacitor. The output of the sample and hold capacitor is the input into the converter. The converter then generates a digital result of this analog level via successive approximation. The A/D conversion of the analog input signal results in a corresponding 10-bit digital number.

PIC16F87X DT 6/18

### 4.2.2 Préciser la résolution du CAN.

C'est la plus petite variation de tension qui engendre une modification du code, elle est liée au nombre de bits : ici 10 bits.

### 4.2.3 A partir de la documentation de IC2 (L4931CD33), déterminer la valeur de la tension VDD.

Le circuit L4931 est un régulateur de tension pouvant avoir une très faible chute de tension entrée/sortie et qui peut être inhibé (/CS).

L4931 SERIES					
ORDERING NUMBERS					
TO-220	SO-8	PPAK	DPAK	TO-92	Output Voltage
L4931ABV30	L4931ABD30	L4931ABPT30	L4931ABDT30	L4931ABZ30	3.0 V
L4931CV33	L4931CD33	L4931CPT33	L4931CDT33	L4931CZ33	3.3 V
L4931ABV35	L4931ABD35	L4931ABT35	L4931ABDT35	L4931ABZ35	3.5 V
L4931CV35	L4931CD35	L4931CPT35	L4931CDT35	L4931CZ35	3.5 V

L4931 DT 12/18

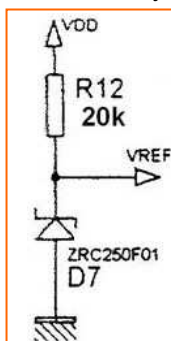
### 4.2.4 Déterminer la valeur de la tension Vref, justifier la valeur donnée par le constructeur pour la résistance R12.

VREF = 2,5V

R12 fixe le courant  $I_R$  avec :  
 $20\mu A < I_R < 25mA$

$$I_R = (VDD - VREF) / R12 \\ = (3,3 - 2,5) / 20k$$

$I_R = 40\mu A$



#### ABSOLUTE MAXIMUM RATING

Reverse Current 25mA

ZRC250 DT 18/18

#### ELECTRICAL CHARACTERISTICS

TEST CONDITIONS (Unless otherwise stated)  $T_m = 25^\circ C$

SYMBOL	PARAMETER	CONDITIONS	LIMITS			TOL%	UNITS
			MIN	TYP	MAX		
$V_R$	Reverse Breakdown Voltage	$I_R = 15\mu A$	2.475	2.5	2.525	1	V
			2.45	2.5	2.55	2	
			2.425	2.5	2.575	3	
$I_{MIN}$	Minimum Operating Current			13	20		$\mu A$

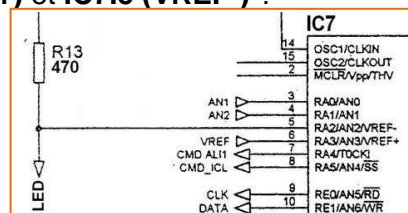
ZRC250 DT 18/18

### 4.2.5 Pour réaliser la conversion, IC11 doit être activé (LED= 0V).

En déduire les valeurs des tensions sur IC7.6 (VREF+) et IC7.5 (VREF-) ?

IC7.6 : VREF+ = VREF = 2,5V

IC7.5 : VREF- = VLED = 0V



### 4.2.6 Déterminer la valeur de la tension de quantum. Cette valeur permet elle une précision à 0,1V près de la tension batterie?

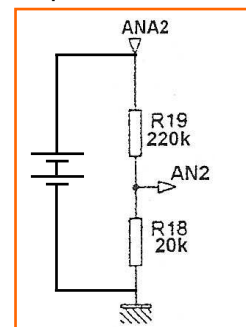
Le quantum est la plus petite variation de tension qui engendre une modification du code :

$q = VREF_{CAN} / 2^n$  avec  $VREF_{CAN} = VREF+ - VREF- = 2,5 - 0 = 2,5V$  et "n" le nombre de bits : 10 bits

$$q = 2,5 / 2^{10} = 2,44mV$$

$$0,1V \text{ sur la batterie} = V_{ANA2} \Rightarrow V_{ANA2} = V_{ANA2} \times R18 / (R18 + R19) \\ = 0,1 \times 20k / (20k + 220k) = 8,3mV$$

La précision du quantum 2,44mV est supérieure à 8,3mV, soit une variation de 0,1V de la batterie.





## 4.2.7 Combien de registres sont utilisés par le CAN ? Donner leurs noms et leurs rôles.

Le module CAN comporte 4 registres.

ADRESH et ADRESL contiennent le résultat sur 10 bits de la conversion.

ADCON0 contient les bits de contrôle du CAN.

ADCON1 permet la configuration.

## 11.0 ANALOG-TO-DIGITAL CONVERTER (A/D) MODULE

The A/D module has four registers. These registers are:

- A/D Result High Register (ADRESH)
- A/D Result Low Register (ADRESL)
- A/D Control Register0 (ADCON0)
- A/D Control Register1 (ADCON1)

The ADCON0 register, shown in Register 11-1, controls the operation of the A/D module. The ADCON1 register, shown in Register 11-2, configures the functions of the port pins.

The ADRESH:ADRESL registers contain the 10-bit result of the A/D conversion. When the A/D conversion is complete, the result is loaded into this A/D result register pair, the GO/DONE bit (ADCON0<2>) is cleared and the A/D interrupt flag bit ADIF is set. The block diagram of the A/D module is shown in Figure 11-1.

PIC16F87X DT 6/18

## 4.2.8 Compléter le contenu des bits du registre ADCON0, pour la configuration suivante :

Le Can est **actif**, la fréquence de l'horloge de conversion est de  $F_{osc}/2$ , on sélectionne la voie de la tension batterie (ANA2).

## REGISTER 11-1: ADCON0 REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
bit 7							bit 0
bit 7-6: <b>ADCS1:ADCS0: A/D Conversion Clock Select bits</b>							
00 = FOSC/2							
01 = FOSC/8							
10 = FOSC/32							
11 = FRC (clock derived from an RC oscillation)							
bit 5-3: <b>CHS2:CHS0: Analog Channel Select bits</b>							
000 = channel 0, (RA0/AN0)							
001 = channel 1, (RA1/AN1)							
010 = channel 2, (RA2/AN2)							
011 = channel 3, (RA3/AN3)							
100 = channel 4, (RA5/AN4)							
101 = channel 5, (RE0/AN5) <sup>(1)</sup>							
110 = channel 6, (RE1/AN6) <sup>(1)</sup>							
111 = channel 7, (RE2/AN7) <sup>(1)</sup>							
bit 2: <b>GO/DONE: A/D Conversion Status bit</b>							
If ADON = 1							
1 = A/D conversion in progress (setting this bit starts the A/D conversion)							
0 = A/D conversion not in progress (This bit is automatically cleared by hardware when the A/D conversion is complete)							
bit 1: <b>Unimplemented: Read as '0'</b>							
bit 0: <b>ADON: A/D On bit</b>							
1 = A/D converter module is operating							

PIC16F87X DT 6/18

## ADCON0 REGISTER

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
bit 7							bit 0
0	0	0	1	0	X	X	1

## 4.2.9 Donner le contenu des registres ADRESH et ADRESL en hexadécimal et en décimal.

## 4.2. 9.1 Pour une tension batterie de 24v.

$$\begin{aligned}
 \bullet \quad 24V \text{ sur la batterie} &= V_{ANA2} \Rightarrow V_{AN2} = V_{ANA2} \times R18 / (R18 + R19) \\
 &= 24 \times 20k / (20k + 220k) = 2,00 V
 \end{aligned}$$

$$\begin{aligned}
 \bullet \quad \text{Résultat numérique} &= V_{AN2} / q = 2 / 2,44m \\
 &= 819 \text{ (décimal)} = \%11 \ 0011 \ 0011 \\
 &= \$ 3 \ 3 \ 3
 \end{aligned}$$

## 4.2. 9.2 Pour un courant de charge de batterie de 1.5A.

Le courant de batterie traverse un shunt de 0,04  $\Omega$  provoquant la tension  $V_{ANA1} - V_{ANA0}$ .

$$\begin{aligned}
 \bullet \quad V_{ANA1} - V_{ANA0} &= 0,04 \times 1,5 = 0,06V \\
 \bullet \quad V_{AN1} &= (V_{ANA1} - V_{ANA0}) \ 680k/27k = 0,6 \times 680k/27k = 1,51V \\
 \bullet \quad \text{Résultat numérique} &= V_{AN1} / q = 1,51 / 2,44m \\
 &= 619 \text{ (décimal)} = \%10 \ 0110 \ 1011 \\
 &= \$ 2 \ 6 \ B
 \end{aligned}$$

4.2.10 La structure logicielle **FS39** pour l'acquisition de la tension batterie est la suivante :

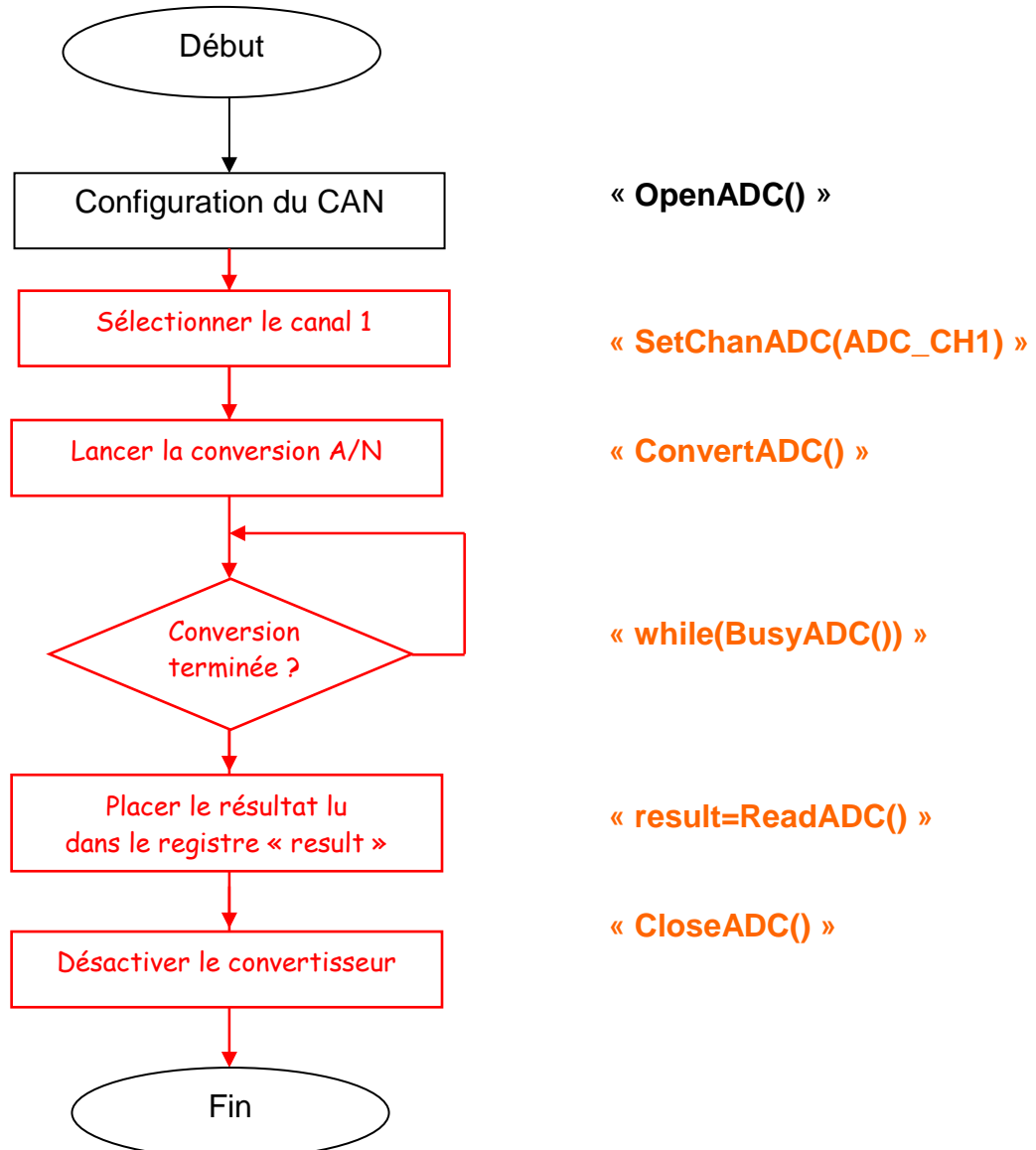
```
float mesure_tension(char canal) //
```

```
OpenADC(ADC_FOSC_2 & ADC_RIGHT_JUST & ADC_2ANA_1REF, ADC_INT_OFF )
{
    SetChanADC(ADC_CH1);
    ConvertADC();
    while(BusyADC());
    result=ReadADC();
    CloseADC(); }
}
```

Function	Description
BusyADC	Is A/D converter currently performing a conversion?
CloseADC	Disable the A/D converter.
ConvertADC	Start an A/D conversion.
OpenADC	Configure the A/D convertor.
ReadADC	Read the results of an A/D conversion.
SetChanADC	Select A/D channel to be used.

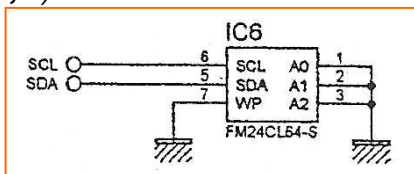
MPLAB C18 DT 8/18

Compléter l'algorithme correspondant.



## 5. Etude de la fonction FS38 : Mémoriser les données du feu

Présentation : cette fonction permet de sauvegarder les données du feu recueillis par le microcontrôleur (tension et courant ( $U$ ,  $I$ ) de la batterie et l'information "état du feu"), dans une mémoire à accès série par bus I2C.



### 5.1. Etude technologique du circuit FM24CL64.

#### 5.1.1 Préciser la technologie utilisée pour cette mémoire.

**FRAM**  $\Rightarrow$  Ferroelectric Nonvolatile RAM

Cette technologie utilise un effet **ferro-électrique** comme mécanisme de stockage, c'est la propriété d'un matériau de stocker une charge électrique en l'absence d'un champ électrique appliqué.

A moyen terme cette technologie pourrait remplacer les classiques Eepron « série » SPI ou I2C, avec des performances bien meilleures.

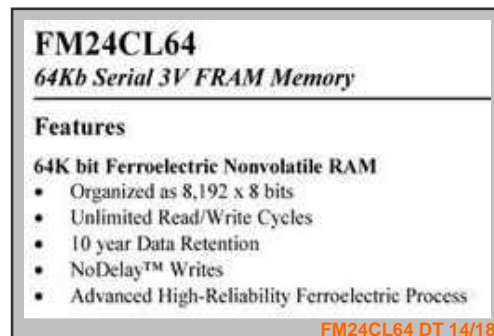
#### 5.1.2 Donner sa capacité en Kbits, puis en octets.

Capacité :

- 64 K bits, soit  $64 \times 1024 = 65536$  bits
- Ou  $64 \text{ K} / 8 = 8 \text{ K octets} = 8192$  octets

#### 5.1.3 Donner le rôle des broches : A0, A1, A2, SDA, SCL, WP

- A0, A1 et A2 : Sélection du circuit.
- SDA : Passage série des valeurs des données et des adresses.
- SCL : Entrée d'horloge de synchronisation.
- WP : Protection en écriture.



FM24CL64 DT 14/18

A0	1	8	VDD
A1	2	7	WP
A2	3	6	SCL
VSS	4	5	SDA

Pin Names	Function
A0-A2	Device Select Address
SDA	Serial Data/address
SCL	Serial Clock
WP	Write Protect
VSS	Ground
VDD	Supply Voltage

FM24CL64 DT 14/18

### 5.2. Bus I2C :

Documents à utiliser : PIC16F877 chapitre I2C

#### 5.2.1 Donner les principales caractéristiques de ce type de bus.

I<sup>2</sup>C est un standard de bus exploité par ce microcontrôleur pour faire communiquer plusieurs circuits.

Les données sont transmises en série de manière synchrone. L'I<sup>2</sup>C convient à toutes les applications où la vitesse n'est pas primordiale.

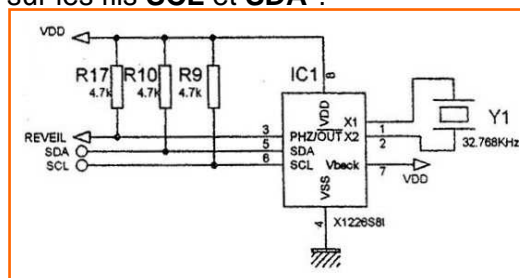
Un bus I<sup>2</sup>C contient trois fils :

- un signal de donnée (SDA) ;
- un signal d'horloge (SCL) ;
- un signal de référence (masse).

#### 5.2.2 Quel est le rôle des résistances R9, R10 connectées sur les fils SCL et SDA ?

R9 et R10 sont des résistances de tirage : Pull-Up.

Elles fixent un potentiel car la sortie des composants I<sup>2</sup>C est à drain ouvert pour permettre la mise en parallèle de plusieurs circuits sur les mêmes fils.

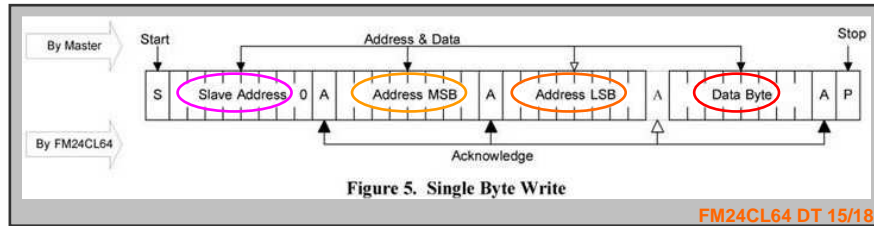


#### 5.2.3 Justifier les valeurs de ces résistances, pour un IOL de 1mA et un Vol IC7.20 = 0,4V.

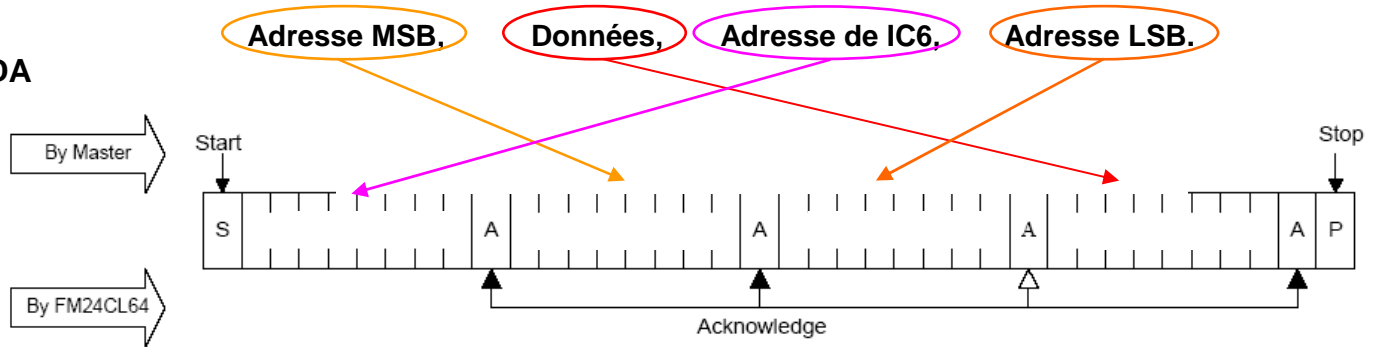
R9 et R10 doivent limiter le courant :  $R_{\min} = (V_{DD} - V_{OL}) / I_{OL}$

$$R_{\min} = (3,3 - 0,4) / 1\text{m} = 2,9 \text{ k}\Omega < 4,7 \text{ k}\Omega$$

5.2.4 Repérer par des flèches, sur le chronogramme suivant, les champs :



SDA



### 5.3. Analyse logicielle :

La partie du programme à étudier permet de configurer la liaison I2C, ainsi que les modes lecture et écriture d'une donnée dans la mémoire.

- On demande de :
- compléter l'espace commentaire des lignes de programme.
  - compléter les chronogrammes du signal **SDA** répondant au programme d'écriture dans la mémoire.
  - écrire une ligne de programme permettant la lecture d'un mot à une adresse donnée.

Documentation technique à utiliser: PIC16LF877 (liaison I2C) et la librairie **I2C**.

OpenI2C	
Function:	Configure the SSx module.
Include:	i2c.h
Prototype:	void OpenI2C( unsigned char <i>sync_mode</i> , unsigned char <i>slew</i> );
Arguments:	<i>sync_mode</i> One of the following values, defined in i2c.h SLAVE_7    I2C Slave mode, 7-bit address SLAVE_10   I2C Slave mode, 10-bit address MASTER    I2C Master mode
	<i>slew</i> One of the following values, defined in i2c.h SLEW_OFF   Slew rate disabled for 100 kHz mode SLEW_ON    Slew rate enabled for 400 kHz mode
Code Example:	OpenI2C(MASTER, SLEW_ON);

EEByteWrite	
Function :	Write a single byte to the I2C bus
Include :	i2c.h
Prototype :	unsigned char EEByteWrite( Unsigned char <i>control</i> , Unsigned char <i>addressH</i> , Unsigned char <i>addressL</i> , Unsigned char <i>data</i> );
Arguments	<i>control</i> : EEPROM control/ bus device select address byte. <i>addressH</i> & <i>addressL</i> : EEPROM internal address location. <i>data</i> : Data to write to EEPROM address specified in function parameter address

MPLAB C10 DT 8/18

5.3.1 Commenter les lignes de programme ci-dessous (compléter les espaces en pointillés)

```

OpenI2C (MASTER, SLEW_OFF); // Mode Maître, mode 100 kHz
SSPAD = 39;
While (1)
{
    EEByteWrite (0xA0, 0x3C, 0x00, 0xE5); // Ecriture à l'adresse $3C00 de la donnée $E5
}

```

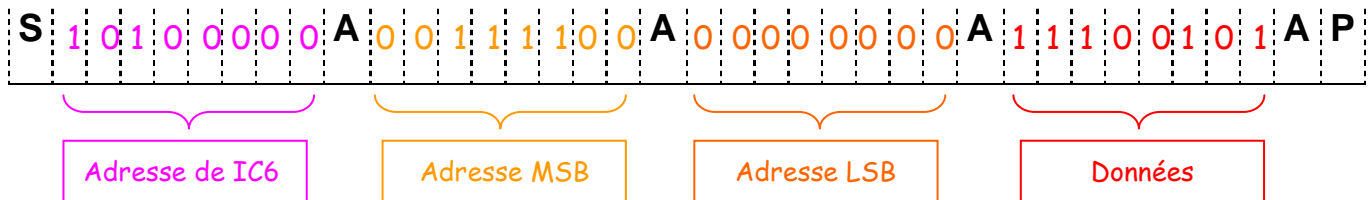


5.3.2 Compléter le datagramme **SDA** ci dessous pour l'instruction suivante :

**EEByteWrite (0xA0, 0x3C, 0x00, 0xE5)**

- \$A0  $\Rightarrow$  %1010 0000 (Adresse de IC6)
- \$3C  $\Rightarrow$  %0011 1100 (Adresse MSB de la donnée)
- \$00  $\Rightarrow$  %0000 0000 (Adresse LSB de la donnée)
- \$E5  $\Rightarrow$  %1110 0101 (Valeur de la donnée)

**SDA**



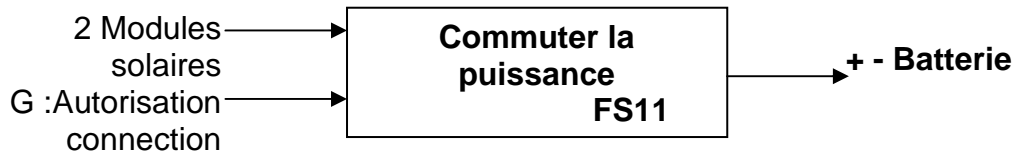
5.3.3 Quel est le rôle du bit **A** (Acknowledge) ?

Acknowledge ou acquittement.

L'acknowledge est un "bit" envoyé par le composant esclave pour indiquer qu'il a bien reçu toutes les données. L'esclave signale ainsi la fin de réception d'un octet par mise à "0" de cette ligne.

## 6. Etude partielle de la fonction FP1 : Alimentation autonome

L'étude porte sur la fonction *FS11* : *commuter la puissance*



Cette fonction permet la connexion des panneaux solaires à la batterie pour en réguler la charge.

Entrées : - 2 modules solaires en parallèle, tension correspondante au niveau d'éclairement des cellules photovoltaïques qui constituent les panneaux solaires.  
- Signal **G** qui autorise ou non la connexion des panneaux solaires à la batterie.

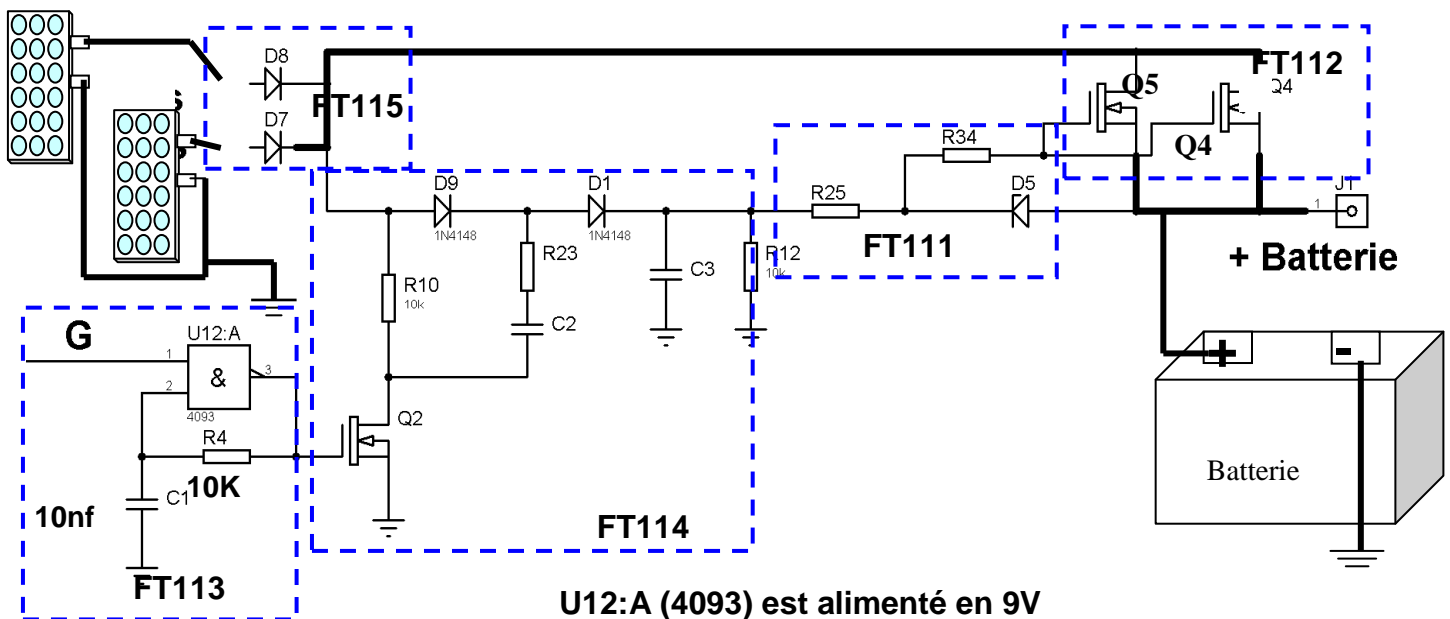
Sortie : **+Batterie** (tension de charge de la batterie).

On suppose pour l'étude que : les panneaux solaires délivrent une tension de **12,5V**  
la tension de seuil des diodes **D7** et **D8** est nulle  
la batterie utilisée est une batterie de **12V**.

### 6.1 Analyse fonctionnelle :

**FS11 est décomposée en 5 fonctions Tertiaire:** **FT111**: protéger en tension, **FT112**: commuter, **FT113**: générer un signal carré, **FT114**: doubler la tension, **FT115**: interdire la décharge dans le module solaire.

#### Schéma structurel et découpage fonctionnel

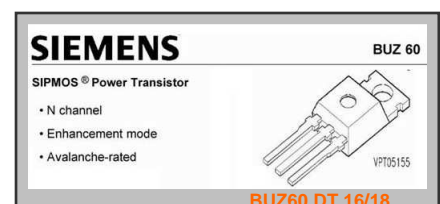


*But : on se propose de vérifier les caractéristiques des transistors de puissance, de montrer qu'ils ne sont pas adaptés aux conditions de fonctionnement désiré, de valider la nouvelle solution structurelle retenue.*

### 6.2. Validation du choix des Transistors Q4 et Q5 (BUZ60)

#### 6.2.1 De quel type sont ces transistors?

**Transistor de puissance SIPMOS Canal N.**



6.2.2 Relever dans la documentation technique la valeur de la résistance **R<sub>DSon</sub>**.

$$R_{DSon} = 1 \Omega$$

Type	V <sub>DS</sub>	I <sub>D</sub>	R <sub>DS(on)</sub>	Package	Ordering Code
BUZ 60	400 V	5.5 A	1 $\Omega$	TO-220 AB	C67078-S1312-A2

BUZ60 DT 16/18

6.2.3 Le constructeur a placé en parallèle ces 2 transistors, justifier ce choix.

Pour diminuer les pertes il faut minimiser la résistance **R<sub>DSon</sub>**, en les mettant en parallèle on divise cette valeur par 2 : **R<sub>DSon<sub>equ</sub></sub>** = 0,5  $\Omega$

6.2.4 Deux panneaux photovoltaïques (doc DT 17/18), de puissance **45w** chacun, sont connectés à la batterie.

Déterminer le courant maximal, à la puissance typique, fourni par les 2 panneaux photovoltaïques.

Intensité typique fourni :  
par chacun 2,65A.

Pour 2 panneaux on a :  
**2 x 2,65 = 5,3A**

PWX500		Configuration 12 V		
Puissance typique	W	45	50	55
Puissance minimale	W	40,1	45,1	50,1
Tension à la puissance typique	V	16,9	17,2	17,3
Intensité à la puissance typique	A	2,65	2,9	3,2
Intensité de court circuit	A	2,95	3,1	3,45
Tension en circuit ouvert	V	21,6	21,6	21,7
Tension maximum du circuit	V	600V DC		
Coefficients de température		$\alpha = +0,95 \text{ mA}/^{\circ}\text{C}$ ; $\beta = -79 \text{ mV}/^{\circ}\text{C}$ ; $\gamma \text{ P/P} = -0,43 \text{ \% }/^{\circ}\text{C}$		
Spécifications de puissance à 1000 W/m <sup>2</sup> : 25°C : AM 1,5				

Panneau solaire DT17/18

6.2.5 Déterminer la chute de tension aux bornes des transistors **Q4** et **Q5**.

$$\text{Chute de tension : } R_{DSon} \times I_{ch} = 0,5 \times 5,3 = \mathbf{2,65V}$$

6.2.6 La tension nominale de la batterie étant de **12V**, cette chute de tension est-elle préjudiciable ?

Le panneau solaire fourni une tension de 16,9V, à la quelle il faut retrancher la perte due aux transistors (2,65V), il reste 14,25V, ce qui peut ne pas être optimal.

### 6.3. Restructuration

L'ingénieur d'étude propose de remplacer les transistors **BUZ60** par des **BUZ11**.

6.3.1 Relever dans la documentation technique des **BUZ 11**, la valeur de la résistance **R<sub>DSon</sub>**.

Pour le **BUZ11** **R<sub>DSon</sub>** est inférieur à 0,04  $\Omega$ .

TYPE	V <sub>DSS</sub>	R <sub>DS(on)</sub>	I <sub>D</sub>
BUZ 11	50 V	< 0.04 $\Omega$	33 A

■ TYPICAL R<sub>DS(on)</sub> = 0.03  $\Omega$

BUZ11 DT16/18

6.3.2 Déterminer la nouvelle chute de tension aux bornes des transistors **Q4** et **Q5**, conclure sur la modification proposée par l'ingénieur.

**R<sub>DSon<sub>equ</sub></sub>** = 0,02  $\Omega$  (ou moins), la résistance beaucoup plus faible on diminue d'autant les pertes par effet joule, la charge de la batterie est améliorée.

6.3.3 Déterminer la puissance dissipée par un transistor, conclure sur la nécessité d'un dissipateur.

$$\text{Pour un transistor on a : } P_Q = R_{DSon}^2 \times I_Q = 0,04 \times 2,65^2 = \mathbf{280mW}$$

R <sub>thj-case</sub>	Thermal Resistance Junction-case	Max	1.67	°C/W
R <sub>thj-amb</sub>	Thermal Resistance Junction-ambient	Max	62.5	°C/W

BUZ11 DT16/18

La puissance dissipable par un transistor sans dissipateur est :

$$P = (T_j - T_a) / R_{thja}$$

On a : **T<sub>j</sub>** = 175°C (DT16) ; et **R<sub>thja</sub>** = 62,5°C/W ; si **T<sub>a<sub>max</sub></sub>** = 70°C alors

$$P_{max} = (175 - 70) / 62,5 = \mathbf{1,68 \text{ W}}$$

Il n'y a pas besoin de dissipateur de chaleur, on a de la marge.

#### 6.4. Commande des transistors :

6.4.1 Donner l'expression de la tension sur la grille de Q4 et Q5 en fonction de **Vbat** (tension batterie) et **VGSth** pour assurer la mise en conduction du transistor. La comparer avec la tension fournie par les panneaux.

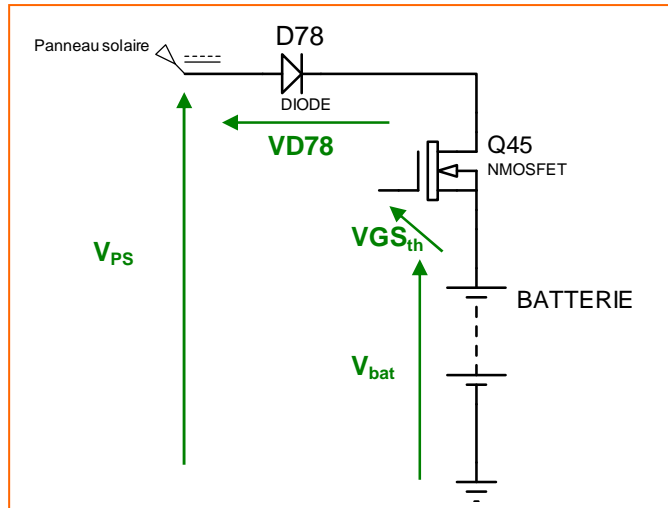
Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
$V_{GS(th)}$	Gate Threshold Voltage	$V_{DS} = V_{GS} \quad I_D = 1 \text{ mA}$	2.1	3	4	V
$R_{DS(on)}$	Static Drain-source On Resistance	$V_{GS} = 10 \text{ V} \quad I_D = 19 \text{ A}$		0.03	0.04	$\Omega$

BUZ11 DT16/18

$$V_{G_{Q45}} = V_{GS_{th}} + V_{bat}$$

$$= 4 + 12 = 16 \text{ V}$$

Si on retranche la chute de la tension D7 ou D8 à la tension fournie par les panneaux solaires, la commande des transistors est trop limitée, ils risquent d'être bloqués.



6.4.2 Justifier la présence de la fonction **FT114** : doubler la tension pour assurer la commande des transistors.

Cette fonction, dont la tension de sortie va sur la grille de commande de Q4 et Q5, va produire une tension suffisante pour la commande de ces transistors et permettre une bonne charge de la batterie.

