

DOSSIER TECHNIQUE

Annexes constituées de documents
ressources et d'extraits de documentations
constructeurs :

1 – Spécifications techniques générales –	page 2
2 – Système GPS –	page 3
3 – Indices de protection –	page 4
4 – Protocole NMEA-0183 –	page 5
5 – Manuel de référence NMEA (extraits) –	page 6
6 – Tableau des caractères ASCII –	page 8
7 – Programme d'extraction de l'heure –	page 9
8 – Filtre à onde de surface : B3740 –	page 10
9 – Diode Varicap : BBT58-02 –	page 11
10 – Transmetteur FSK : TH72011 –	page 12
11 – Régulateurs de tension : R1180D, TPS715345 –	page 13
12 – Multiplexeur analogique : ADG417 –	page 14
13 – CAN à approximation successive –	page 15
14 – Microcontrôleur T.I. : MSP430F2252 –	page 16
15 – Liaison série I ² C –	page 17
16 – Accéléromètre STMicroelectronics : LIS331DLH -	page 18

Annexe 1 - Spécifications techniques générales -

- **Équipement RFID fixe :**

Paramètres	Valeur	Unité
Bande de fréquence		
Balise ⇔ étiquette	433	MHz
Concentrateur ⇔ balise	869	MHz
Puissance rayonnée		
433 MHz	10	mW
869 MHz	100	mW
Distance de lecture balise ⇔ étiquette	200	m
Modulation	FSK	
Interface concentrateur/PC	USB	
Alimentation	230	V
Température de fonctionnement	-20/+55	°C
Température de stockage	-40/+85	°C

- **Équipement RFID mobile :**

Le lecteur RFID portable du système ID-TREL est un terminal de marque PSION et de référence Workabout PRO G2, qui intègre un composant de géo-localisation GPS et un module RFID.

- **Étiquette RFID :**

Paramètres	Valeur	Unité
Fréquence	433	MHz
Puissance rayonnée	5	mW
Modulation	FSK	
Durée de vie	8	ans
Alimentation par pile Lithium	3,6	V
Température de fonctionnement	-20/+55	°C
Étanchéité	IP68	
Indice de protection mécanique	IK07	
Interface concentrateur/PC	USB	
Chocs	CEI60068-2-27	
Vibrations	CEI60068-2-6	

Annexe 2 - Système GPS -

Le système GPS, opérationnel depuis 1995, comporte aujourd'hui 31 satellites de positionnement en orbite quasi circulaire autour de la Terre, formant un angle de 55° avec l'équateur et 60° avec chacune des autres orbites, à une altitude de 20184 Km. Les satellites ont une période de révolution de $\frac{1}{2}$ jour sidéral (11h 58mn).

La constellation a été conçue de telle manière que partout sur Terre, on puisse voir au minimum 4 satellites à tout moment. Chaque satellite émet des ondes électromagnétiques contenant un signal indiquant l'état du satellite, l'heure et la date d'émission du message et l'orbite qu'il suit.

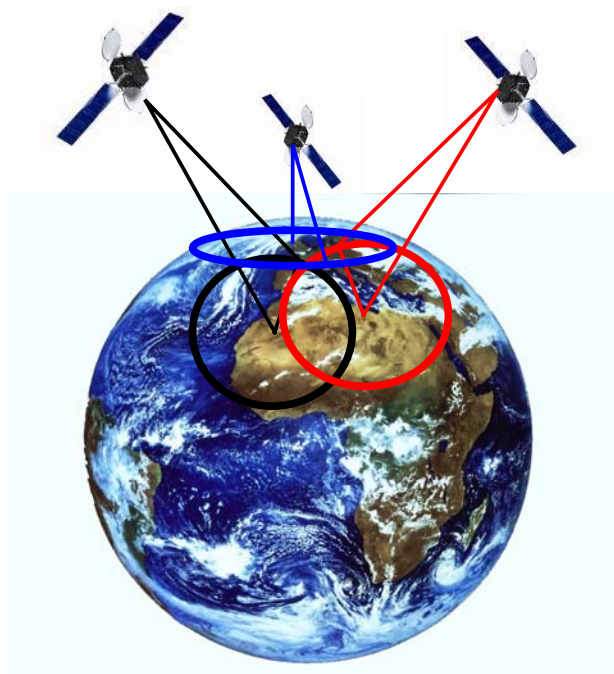


Les satellites émettent simultanément deux ondes radio (ondes porteuses) délivrées par les horloges atomiques sur une fréquence fondamentale de 10,23 MHz. En multipliant cette fréquence par 154 ou 120, on élabore deux fréquences élevées en bande L : $L_a = 1575,12\text{MHz}$ et $L_b = 1227,60\text{ MHz}$.

Ces fréquences ne traversent ni le béton ni un feuillage dense. Il est donc nécessaire que le récepteur soit dans une zone dégagée.

En simplifiant considérablement, nous pouvons considérer que les satellites nous envoient en permanence les informations suivantes : je suis le satellite X, je suis à la position Y et j'ai envoyé ces informations à l'heure Z. D'autre part, chaque satellite envoie aussi des informations sur la position des autres satellites. Ces informations orbitales (éphéméride et almanach) sont stockées par les récepteurs GPS pour les calculs ultérieurs.

Pour calculer sa propre position, le récepteur GPS compare la date à laquelle le signal a été émis avec la date à laquelle il a été reçu. De cette différence de temps, il est possible de déduire la distance qui sépare le récepteur du satellite et ainsi par la différence par rapport à la verticale parfaite, de positionner le récepteur sur un cercle.



En répétant cette opération avec trois satellites, nous aurons un point d'intersection unique entre les trois cercles et nous connaissons donc notre positionnement sur le globe terrestre.

Annexe 3 - Indices de protection IP -

Lorsque l'on achète du matériel électrique, l'une de ses caractéristiques est l'Indice de Protection IP. Il est composé de 2 lettres (IP comme Indice de Protection) suivies de 2 chiffres XY :

Exemple : IP25. Ce sigle indique le degré de protection de l'appareil contre les agressions extérieures : les objets, l'eau, la poussière.

X		Y	
Degré de protection contre la pénétration des objets ou poussières		Degré de protection contre la pénétration des liquides (eau)	
0	Aucune protection	0	Aucune protection
1	Une sphère de diamètre supérieur ou égale à 50 mm : Un contact involontaire avec le dos de la main est impossible	1	Les gouttes d'eau tombant à la verticale
2	Une sphère de diamètre supérieur ou égale à 12 mm : Un contact avec le doigt est impossible	2	Les gouttes d'eau tombant avec un angle maximal de 15° par rapport à la verticale
3	Un fil de diamètre supérieur ou égale à 2,5mm : Un contact avec un outil de type tournevis est impossible	3	Une pluie faisant un angle de 60° maximal par rapport à la verticale
4	Un fil de diamètre supérieur ou égale à 1mm	4	Un arrosage dans toute les directions
5	La poussière fine (talc) (pas de trace visible)	5	L'eau projetée par une lance de 6,3 mm à une pression de 0,3 bar
6	La poussière fine (talc), il n'y a aucune trace, même microscopique	6	L'eau projetée par une lance de 12,5 mm à une pression de 1 bar
		7	Immersion totale à 1 mètre
		8	Matériel submersible

Anciennement, l'indice IP comportait 3 chiffres. Le troisième représentait l'indice de protection contre les chocs mécaniques. Il a été remplacé par un nouvel indice : l'indice IK.

Le tableau suivant présente les degrés de protection des enveloppes :

Exemple : IK 05

lettre du code

groupe de chiffres caractéristiques (00 à 10)

Code IK	00	01	02	03	04	05	06	07	08	09	10
Energie de choc (joules)	0,00	0,15	0,20	0,35	0,50	0,70	1,00	2,00	5,00	10	20

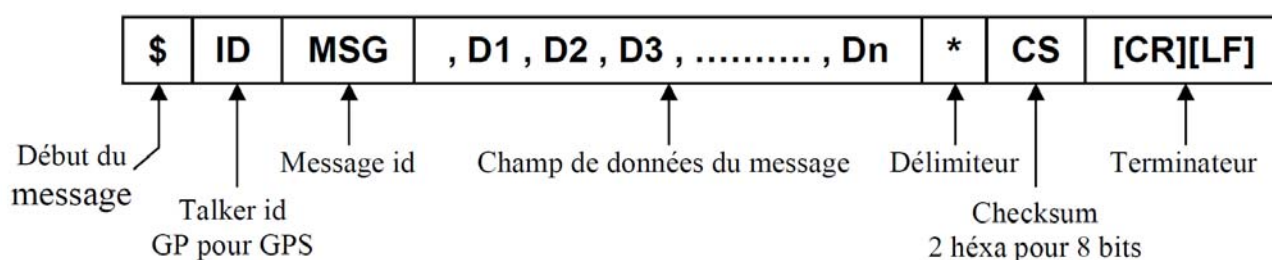
Annexe 4 - Protocole NMEA-0183 -

Le protocole NMEA-0183 (**N**ational **M**arine **E**lectronic **A**ssociation) est un langage employé par le récepteur GPS pour discuter avec son environnement (ordinateur, autre GPS, traceur de route, etc.) via une liaison série.

Chaque trame NMEA se compose d'une séquence de lettres et de chiffres. Elle se compose de :

- un préfixe (un symbole, le \$ en principe) ;
- un en-tête de longueur fixe (5 lettres) qui indique au récepteur (un microprocesseur par exemple) le sens des informations qui le suivent ;
- un texte de longueur variable.

Format de la trame NMEA :



Pour connaître la fin de la chaîne il faut trouver le caractère "Retour Chariot" parfois accompagné du caractère "Nouvelle ligne". D'autres paramètres sont à connaître comme ceux de la liaison série :

- 4800 bauds (9600 bauds pour configuration Hyper Terminal) ;
- 8 caractères ;
- pas de parité ;
- 1 bit de stop.

Exemple de réception de trame NMEA :

Partie d'en-tête

LA séquence la plus intéressante pour un positionnement

```
$GPBOD,,T,,M,,*47
$GPRTE,1,1,c,0*07
$GPRMC,154354,A,4856.189,N,00225.605,E,000.0,211.1,191097,002.6,W*6F
$GPRMB,A,,,,,,,,,V*71
$GPGGA,154354,4856.189,N,00225.604,E,1,03,2.9,37.3,M,47.6,M,,*72
$GPGSA,A,3,02,,,,,26,27,,,,,2.9,2.9,1.0*30
$GPGSV,2,1,08,02,56,112,50,09,14,244,00,10,39,186,00,17,17,296,00*73
$GPGSV,2,2,08,19,06,066,00,23,08,322,00,26,54,296,49,27,45,064,47*75
$PGRME,68.3,M,150.0,M,164.8,M*1C
$GPGLL,4856.189,N,00225.604,E,154354,A*20
$PGRMZ,122,f,3*1A
$PGRMM,WGS 84*06
$GPBOD,,T,,M,,*47
$GPRTE,1,1,c,0*07
$GPRMC,154356,A,4856.188,N,00225.603,E,000.0,211.1,191097,002.6,W*6A
$GPRMB,A,,,,,,,,,V*71
$GPGGA,154356,4856.188,N,00225.603,E,1,03,2.9,37.3,M,47.6,M,,*76
$GPGSA,A,3,02,,,,,26,27,,,,,2.9,2.9,1.0*30
```

Annexe 5 - Manuel de référence NMEA (extraits) -

Messages N.M.E.A	
<i>Option</i>	<i>Description</i>
GGA	Heure, Position et données de type "fix"
GLL	Latitude, Longitude, Heure universelle de la position et état
GSA	Mode de fonctionnement du récepteur, nombre de satellites utilisés pour le calcul de la position
GSV	Nombre de satellites en vue, Identifiants, élévation, azimuth et valeurs des rapports « signal/bruit »
MSS	Rapport « signal/bruit », puissance de signal reçue, fréquence, et débit binaire depuis le récepteur radio-balise
RMC	Heure, date, position, cap et vitesse
VTG	Informations de cap et de vitesse relative à la terre

Trame RMC : Données spécifiques minimales recommandées			
Étude d'un exemple : \$GPRMC,161229,A,3723.2475,N,12158.3416,W,0.13,309.62,120598, 062.6,W,A*10			
<i>Nom</i>	<i>Exemple</i>	<i>Unité</i>	<i>Description</i>
Identifiant du message	\$GPRMC		
Heure universelle	161229.487		hhmmss.sss
État	A		A= donnée valide ou V donnée non valide
Latitude	3723.2475		ddmm.mmmm
Indicateur Nord/Sud	N		N = Nord, S = Sud
Longitude	12158.3416		dddmm.mmmm
Indicateur Est/Ouest	W		W = Ouest, E = Est
Vitesse par rapport à la terre	0.13	nœuds	1 nœud = 1 mille marin / heure =1,852Km/h
Cap par rapport à la terre	309.62	degrés	
Date	120598		jjmmaa
Déclinaison magnétique	62.6	degrés	(souvent vide pour un GPS)
Sens de la déviation	E=est , W=ouest		(souvent vide pour un GPS)
mode	A		A= autonome, D=DGPS, E=DR
checksum	*10		
<CR> <LF>			Indicateur de fin de message

Trame GGA : Données spécifiques minimales recommandées.			
Étude d'un exemple : \$GPGGA,161229,3723.2475,N,12158.3416,W,1,07,1.0,9.0,M,, , ,0000*18			
Nom	Exemple	Unité	Description
Identifiant du message	\$GPGGA		
Heure universelle	161229.487		hhmmss.sss
Latitude	3723.2475		ddmm.mmmm
Indicateur Nord/Sud	N		N = Nord, S = Sud
Longitude	12158.3416		dddmm.mmmm
Indicateur Est/Ouest	W		W = Ouest, E = Est
Indicateur d'état de la détermination de la position	1		0= invalide; 1 = valide GPS; 2 = valide DGPS
Satellites utilisés	7		De 0 à 12
Dilution horizontale de précision	01/01/00		
Altitude	01/09/00	mètres	
Unité	M	mètres	
Age de la dernière détermination de position		secondes	Champs nul si le mode DGPS n'est pas utilisé
Référence Différentielle Station ID	0		
checksum	*18		
<CR> <LF>			Indicateur de fin de message

Trame GSV : Données spécifiques minimales recommandées.			
Étude d'un exemple : \$GPGSV,2,1,04,07,79,048,42,02,51,062,13,26,36,256,12,27,27,138,12*71			
Nom	Exemple	Unité	Description
Identifiant du message	\$GPGSV		
Nombre de messages	2		De 1 à 3
Numéro du message	1		De 1 à 3
Satellites en vue	4		Maximum 32
Identifiant du Satellite	7		Canal 1 : gamme de 1 à 32
élévation	79	degrés	Canal 1 : Maximum 90
azimut	48	degrés	Canal 1 : Maximum 359
Rapport Signal/Bruit	42	dBHz	De 0 à 99
.....			
Identifiant du Satellite	27		Canal 4 : gamme de 1 à 32
élévation	27	degrés	Canal 4 : Maximum 90
azimut	138	degrés	Canal 4 : Maximum 90
Rapport Signal/Bruit	42	dBHz	De 0 à 99
checksum	*71		
<CR> <LF>			Indicateur de fin de message

Annexe 6 – Tableau des caractères ASCII -

caractère	code ASCII	code Hexadécimal	caractère	code ASCII	code Hexadécimal
NUL (Null)	0	00	G	71	47
SOH (Start of heading)	1	01	H	72	48
STX (Start of text)	2	02	I	73	49
ETX (End of text)	3	03	J	74	4A
EOT (End of transmission)	4	04	K	75	4B
ENQ (Enquiry)	5	05	L	76	4C
ACK (Acknowledge)	6	06	M	77	4D
BEL (Bell)	7	07	N	78	4E
BS (Backspace)	8	08	O	79	4F
TAB (tabulation horizontale)	9	09	P	80	50
LF (Line Feed, saut de ligne)	10	0A	Q	81	51
VT (Vertical tabulation, tabulation verticale)	11	0B	R	82	52
FF (Form feed)	12	0C	S	83	53
CR (Carriage return, retour à la ligne)	13	0D	T	84	54
SO (Shift out)	14	0E	U	85	55
SI (Shift in)	15	0F	V	86	56
DLE (Data link escape)	16	10	W	87	57
DC1 (Device control 1)	17	11	X	88	58
DC2 (Device control 2)	18	12	Y	89	59
DC3 (Device control 3)	19	13	Z	90	5A
DC4 (Device control 4)	20	14	[91	5B
NAK (Negative acknowledgement)	21	15	\	92	5C
SYN (Synchronous idle)	22	16]	93	5D
ETB (End of transmission block, fin de bloc de transmission)	23	17	^	94	5E
CAN (Cancel, annulation)	24	18	_	95	5F
EM (End of medium, fin du médium)	25	19	`	96	60
SUB (Substitute, substitut)	26	1A	a	97	61
ESC (Escape, caractère d'échappement)	27	1B	b	98	62
FS (File separator, séparateur de fichier)	28	1C	c	99	63
GS (Group separator, séparateur de groupe)	29	1D	d	100	64
RS (Record separator, séparateur d'enregistrement)	30	1E	e	101	65
US (Unit separator, séparateur d'enregistrement)	31	1F	f	102	66
SP (Space, espace)	32	20	g	103	67
!	33	21	h	104	68
"	34	22	i	105	69
#	35	23	j	106	6A
\$	36	24	k	107	6B
%	37	25	l	108	6C
&	38	26	m	109	6D
'	39	27	n	110	6E
(40	28	o	111	6F
)	41	29	p	112	70
*	42	2A	q	113	71
+	43	2B	r	114	72
,	44	2C	s	115	73
-	45	2D	t	116	74
.	46	2E	u	117	75
/	47	2F	v	118	76
0	48	30	w	119	77
1	49	31	x	120	78
2	50	32	y	121	79
3	51	33	z	122	7A
4	52	34	{	123	7B
5	53	35		124	7C
6	54	36	}	125	7D
7	55	37	~	126	7E
8	56	38	Touche suppression	127	7F
9	57	39	H	72	48
:	58	3A	I	73	49
;	59	3B	J	74	4A
<	60	3C	K	75	4B
=	61	3D	L	76	4C
>	62	3E	M	77	4D
?	63	3F	N	78	4E
@	64	40	O	79	4F
A	65	41	P	80	50
B	66	42	Q	81	51
C	67	43	H	72	48
D	68	44	I	73	49
E	69	45	J	74	4A
F	70	46	H	72	48

Annexe 7 - Programme d'extraction de l'heure -

```

1  /*****
2  réception trame GPS NMEA et repérage de l'information voulue
3  Heure/minute/seconde/millième
4  Exemple de trames reçues :
5  $GPGSV,2,2,08,14,31,229,38,02,26,062,00,26,18,203,32,04,08,031,00*75
6  $GPRMC,082042.801,A,4804.1527,N,00045.5808,W,0.00,253.44,171109,*,*12
7  $GPGGA,082043.801,4804.1527,N,00045.5804,W,1,04,4.0,102.8,M,47.7,M,0.0,0000*6A
8  $GPGSA,A,3,31,14,26,29,,,,,,,,,5.8,4.0,4.1*36
9  *****/
10 #include <c51cc01.h>
11 #include <stdio.h>
12 #include <string.h>
13 #define OUI 1
14 #define NON 0
15
16 /* Déclaration des variables. */
17 char dernier_caractere_recu;
18 char chaine_recue[6]; //tableau de 6 valeurs
19 char Identifiant_a_detecter[6]="$GPGGA";
20 char X_caracteres_detectes_bons;
21 char identifiant_detecte;
22 char Heure[10]; //tableau de 10 valeurs
23 char i,j;
24
25 /* Fonctions et procédures de traitement*/
26 void Initialisation_liaison_serie(void)
27 {
28     TH1=TL1=0xFA; //FA 4800 Bds @11.059MHz
29     TR1=1;
30 void Detection_Identifiant(void)
31 {
32     X_caracteres_detectes_bons=0;
33     dernier_caractere_recu=getchar();
34     chaine_recue[5]=dernier_caractere_recu;
35     for(i=0;i<=5;i++)
36     {
37         if (chaine_recue[i]==Identifiant_a_detecter[i])
38             X_caracteres_detectes_bons++;
39         else X_caracteres_detectes_bons=0;
40     }
41     if (X_caracteres_detectes_bons == 6)
42         identifiant_detecte=OUI;
43     for(i=0;i<=4;i++) //décalage des caractères reçus
44     {
45         j=i+1;
46         chaine_recue[i]=chaine_recue[j];
47     }
48 void Elimination_Y_caracteres(char y)
49 {
50     for (j=1; j<=5; j++)
51         dernier_caractere_recu=getchar();
52 }
53 void Memorisation_Z_caracteres(char z)
54 {
55     for (j=0; j<=z; j++)
56     {
57         dernier_caractere_recu=getchar();
58         Heure[j]=dernier_caractere_recu;
59     }
60 }
61 void Afficher_Heure(void)
62 {
63     printf("\n\n Il est : %c %c -H- %c %c -mn- %c %c -s- %c %c %c -1/1000eme" "\n\n",
64         Heure[0],Heure[1],Heure[2],Heure[3],Heure[4],Heure[5],Heure[7],Heure[8],Heure[9]);
65 }
66 *****/
67
68 PROGRAMME PRINCIPAL
69 *****/
70
71 void main(void)
72 {
73     Initialisation_liaison_serie();
74     identifiant_detecte=NON;
75     while(1)
76     {
77         if (identifiant_detecte==NON)
78             Detection_Identifiant();
79         else
80         {
81             Elimination_Y_caracteres(1);
82             Memorisation_Z_caracteres(10);
83             Afficher_Heure();
84             identifiant_detecte=NON;
85         }
86     }
87 }

```

Annexe 8 - Filtre à onde de surface : B3740 -

SAW Components	B3740
Low-loss Filter	433,92 MHz

Data Sheet

Characteristics

Reference temperature:	$T_A = -45 \dots +95^\circ \text{C}$
Terminating source impedance:	$Z_S = 50 \, \Omega$ and matching network
Terminating load impedance:	$Z_L = 50 \, \Omega$ and matching network

		min.	typ.	max.	
Center frequency (center frequency between 3 dB points)	f_c	—	433,92	—	MHz
Minimum insertion attenuation including loss in matching elements ($Q_L = 47$)	α_{\min}	—	2,5	3,5	dB
Pass band (relative to α_{\min}) 433,74 ... 434,10 MHz		—	0,8	3,0	dB
Relative attenuation (relative to α_{\min})	α_{rel}				
10,00 ... 414,00 MHz		50	58	—	dB
414,00 ... 423,50 MHz		45	53	—	dB
423,50 ... 431,52 MHz		35	40	—	dB
431,52 ... 432,90 MHz		20	24	—	dB
432,90 ... 433,10 MHz		15	24	—	dB
434,92 ... 444,00 MHz		15	19	—	dB
444,00 ... 810,00 MHz		42	50	—	dB
810,00 ... 1500,00 MHz		55	65	—	dB
1500,00 ... 2500,00 MHz		50	60	—	dB
Impedance for pass band matching ¹⁾					
Input: $Z_{\text{IN}} = R_{\text{IN}} \parallel C_{\text{IN}}$		—	390 \parallel 2,1	—	$\Omega \parallel \text{pF}$
Output: $Z_{\text{OUT}} = R_{\text{OUT}} \parallel C_{\text{OUT}}$		—	390 \parallel 2,1	—	$\Omega \parallel \text{pF}$

¹⁾ Impedance for passband matching bases on an ideal, perfect matching of the SAW filter to source- and to load impedance (here 50 Ohm). After the SAW filter is removed and input impedance into the input matching / output matching network is calculated.

The conjugate complex value of these characteristic impedances are the input and output impedances for flat passband. For more details, we refer to EPCOS application note #4.

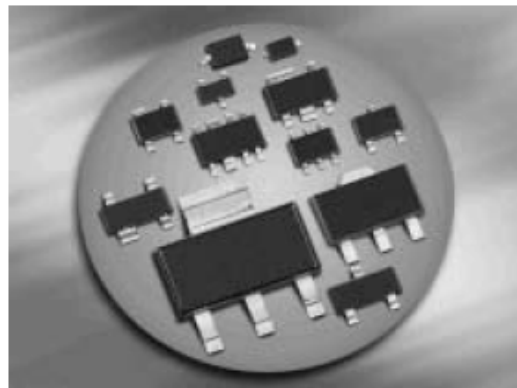
Annexe 9 - Diode Varicap : BBT58-02 -



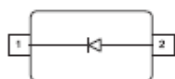
BBY58...

Silicon Tuning Diodes

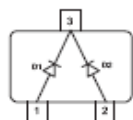
- Excellent linearity
- High Q hyperabrupt tuning diode
- Low series resistance
- Designed for low tuning voltage operation for VCO's in mobile communications equipment
- For low frequency control elements such as TCXOs and VCXOs
- Very low capacitance spread



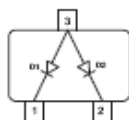
BBY58-02L/V
BBY58-02W
BBY58-03W



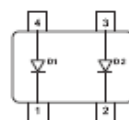
BBY58-05W



BBY58-06W

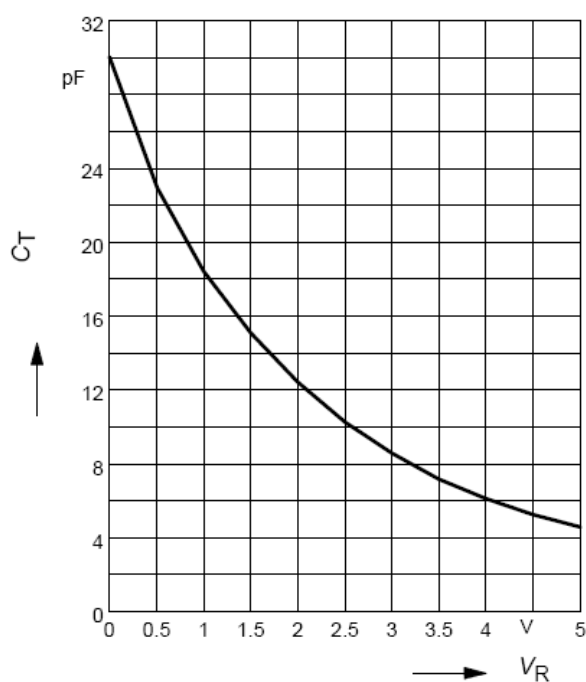


BBY58-07L4



Diode capacitance $C_T = f(V_R)$

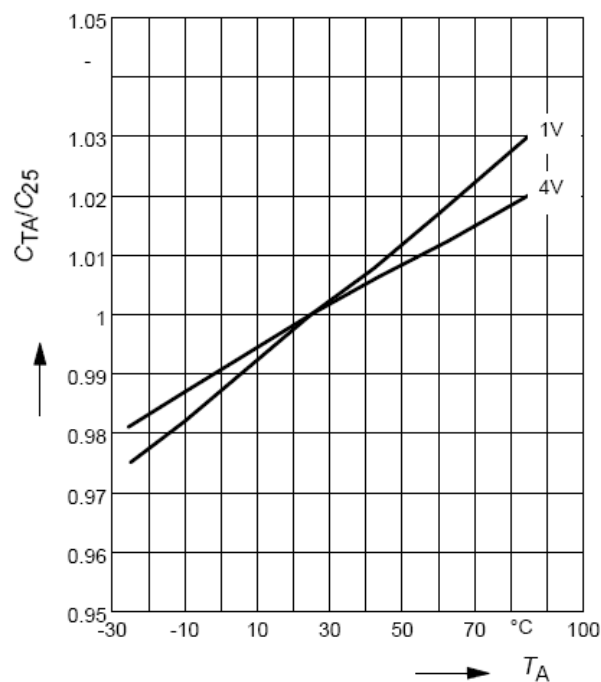
$f = 1\text{MHz}$



Normalized diode capacitance

$C_{(T_A)}/C_{(25^\circ\text{C})} = f(T_A)$

$f = 1\text{MHz}, V_R = \text{Parameter}$



Annexe 10 - Transmetteur FSK : TH72011 -



TH72011

433MHz
FSK Transmitter

Généralités

- plage de fréquence de fonctionnement : 380 MHz à 450MHz ;
- plage de tension d'alimentation : 1,95V à 5,5V ;
- fréquence centrale et déviation FSK ajustable ;
- niveau de puissance du signal de sortie ajustable entre -12dBm et +10dBm ;
- courant consommé ajustable de 3,4mA à 10,6mA.

DC Characteristics

all parameters under normal operating conditions, unless otherwise stated;
typical values at $T_A = 23^\circ\text{C}$ and $V_{CC} = 3\text{ V}$

Parameter	Symbol	Condition	Min	Typ	Max	Unit
Operating Currents						
Standby current	I_{SBY}	ENTX=0, $T_A=85^\circ\text{C}$		0.2	200	nA
		ENTX=0, $T_A=125^\circ\text{C}$			4	μA
Supply current in power step 0	I_{CC0}	ENTX=1	1.5	2.5	3.8	mA
Supply current in power step 1	I_{CC1}	ENTX=1	2.1	3.4	4.9	mA
Supply current in power step 2	I_{CC2}	ENTX=1	3.0	4.6	6.2	mA
Supply current in power step 3	I_{CC3}	ENTX=1	4.5	6.5	8.5	mA
Supply current in power step 4	I_{CC4}	ENTX=1	7.3	10.6	13.3	mA

AC Characteristics

all parameters under normal operating conditions, unless otherwise stated;
typical values at $T_A = 23^\circ\text{C}$ and $V_{CC} = 3\text{ V}$; test circuit shown in Fig. 18, $f_c = 433.92\text{ MHz}$

Parameter	Symbol	Condition	Min	Typ	Max	Unit
CW Spectrum Characteristics						
Output power in step 0 (Isolation in off-state)	P_{off}	ENTX=1			-70	dBm
Output power in step 1	P_1	ENTX=1	-13	-12	-10 ¹⁾	dBm
Output power in step 2	P_2	ENTX=1	-3.5	-3	-1.5 ¹⁾	dBm
Output power in step 3	P_3	ENTX=1	2	3	4.5 ¹⁾	dBm
Output power in step 4	P_4	ENTX=1	4.5	8	10 ¹⁾	dBm

Power step	0	1	2	3	4
RPS / k Ω	< 3	22	56	120	not connected

Annexe 11 - Régulateurs de tension : R1180D et TPS715345 -

RICOH

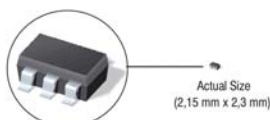
R1180x SERIES

150mA LDO REGULATOR

• ELECTRICAL CHARACTERISTICS by OUTPUT VOLTAGE

T_{opt} = 25°C

Output Voltage V _{OUT} (V)	Dropout Voltage V _{DIF} (V)		
	Condition	Typ.	Max.
1.2 ≤ V _{OUT} < 1.3	I _{OUT} = 150mA	0.85	1.20
1.3 ≤ V _{OUT} < 1.4		0.75	1.10
1.4 ≤ V _{OUT} < 1.5		0.65	1.00
1.5 ≤ V _{OUT} < 1.7		0.60	0.90
1.7 ≤ V _{OUT} < 1.9		0.50	0.75
1.9 ≤ V _{OUT} < 2.1		0.40	0.65
2.1 ≤ V _{OUT} < 2.8		0.35	0.55
2.8 ≤ V _{OUT} ≤ 3.6		0.25	0.40



TPS715xx

www.ti.com

SLVS338P—MAY 2001—REVISED NOVEMBER 2008

50 mA, 24 V, 3.2-μA Supply Current Low-Dropout Linear Regulator in SC70 Package

ELECTRICAL CHARACTERISTICS

Over operating junction temperature range (T_J = -40°C to +125°C), V_{IN} = V_{OUT(NOM)} + 1 V, I_{OUT} = 1 mA, and C_{OUT} = 1 μF, unless otherwise noted. Typical values are at T_J = +25°C.

PARAMETER		TEST CONDITIONS	MIN	TYP	MAX	UNIT
Input voltage	V _{IN}	I _O = 10 mA	2.5		24	V
		I _O = 50 mA	3		24	
V _{OUT} voltage range (TPS71501)			1.2		15	V
V _{OUT} accuracy	Over V _{IN} , I _{OUT} , and T	V _{IN} + 1.0 V ≤ V _{IN} ≤ 24 V 100 μA ≤ I _{OUT} ≤ 50 mA	−4.0		+4.0	%
Ground pin current	I _{GND}	0 ≤ I _{OUT} ≤ 50 mA, T _J = −40°C to +85°C		3.2	4.2	μA
		0 mA ≤ I _{OUT} ≤ 50 mA		3.2	4.8	
		0 mA ≤ I _{OUT} ≤ 50 mA, V _{IN} = 24 V			5.8	
Load regulation	ΔV _{OUT} /ΔI _{OUT}	I _{OUT} = 100 μA to 50 mA		22		mV
Output voltage line regulation	ΔV _{OUT} /ΔV _{IN}	V _{OUT} + 1 V < V _{IN} ≤ 24 V		20	60	mV
Output noise voltage	V _n	BW = 200 Hz to 100 kHz, C _{OUT} = 10 μF, I _{OUT} = 50 mA		575		μVrms
Output current limit	I _{CL}	V _{OUT} = 0 V, V _{IN} ≥ 3.5 V	125		750	mA
		V _{OUT} = 0 V, V _{IN} < 3.5 V	90		750	mA
Power-supply ripple rejection	PSRR	f = 100 kHz, C _{OUT} = 10 μF		60		dB
Dropout voltage V _{IN} = V _{OUT(NOM)} − 0.1 V	V _{DO}	I _{OUT} = 50 mA		415	750	mV

Annexe 12 - Multiplexeur analogique : ADG417 -



LC²MOS Precision Mini-DIP Analog Switch

ADG417

GENERAL DESCRIPTION

The ADG417 is a monolithic CMOS SPST switch. This switch is designed on an enhanced LC²MOS process that provides low power dissipation yet gives high switching speed, low on resistance and low leakage currents.

The on resistance profile of the ADG417 is very flat over the full analog input range ensuring excellent linearity and low distortion. The part also exhibits high switching speed and high signal bandwidth. CMOS construction ensures ultralow power dissipation making the parts ideally suited for portable and battery powered instruments.

FUNCTIONAL BLOCK DIAGRAM

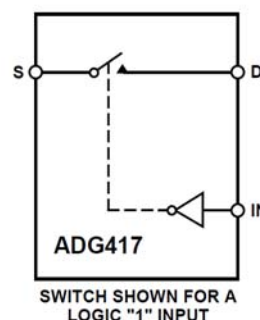
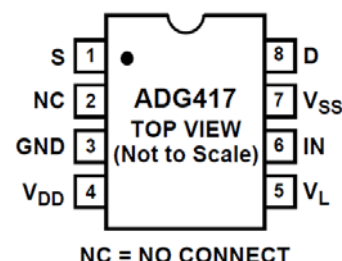


Table I. Truth Table

Logic	Switch Condition
0	ON
1	OFF

PIN CONFIGURATION DIP/SOIC



ORDERING GUIDE

Model	Temperature Range	Package Options [†]
ADG417BN	-40°C to +85°C	N-8
ADG417BR	-40°C to +85°C	SO-8

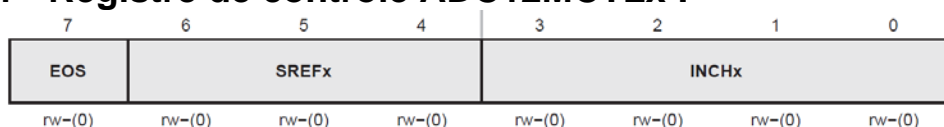
*N = Plastic DIP, SO = 0.15" Small Outline IC (SOIC).

Single Supply¹ ($V_{DD} = +12\text{ V} \pm 10\%$, $V_{SS} = 0\text{ V}$, $V_L = +5\text{ V} \pm 10\%$, $GND = 0\text{ V}$, unless otherwise noted)

Parameter	B Version -40°C to +85°C		T Version -55°C to +125°C		Units	Test Conditions/Comments
ANALOG SWITCH						
Analog Signal Range		0 to V_{DD}		0 to V_{DD}	V	$V_D = +3\text{ V}$, $+8.5\text{ V}$, $I_S = -10\text{ mA}$ $V_{DD} = +10.8\text{ V}$
R_{ON}	40	60	40	70	Ω typ Ω max	

Annexe 13 – CAN à approximation successive -

1 - Registre de contrôle ADC12MCTLx :



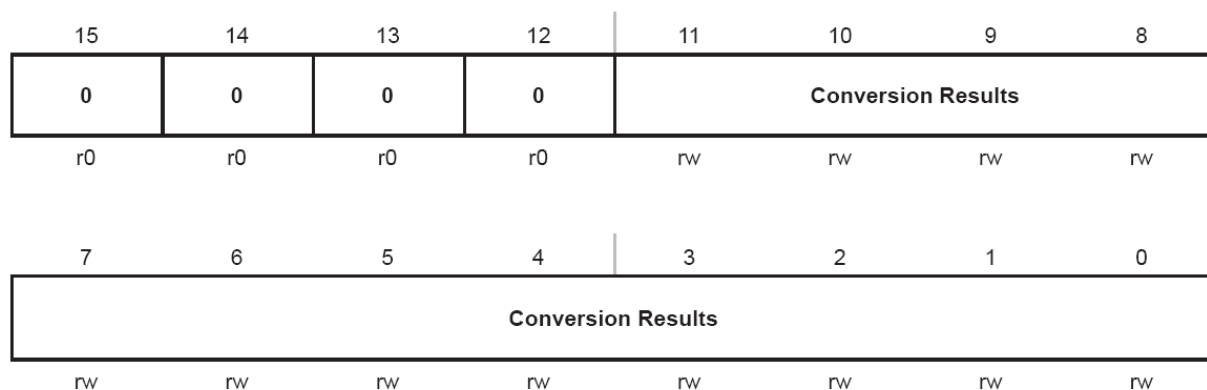
Modifiable only when ENC = 0

EOS Bit 7 End of sequence. Indicates the last conversion in a sequence.
 0 Not end of sequence
 1 End of sequence

SREFx Bits 6-4 Select reference
 000 $V_{R+} = AV_{CC}$ and $V_{R-} = AV_{SS}$
 001 $V_{R+} = V_{REF+}$ and $V_{R-} = AV_{SS}$
 010 $V_{R+} = V_{REF+}$ and $V_{R-} = AV_{SS}$
 011 $V_{R+} = V_{REF+}$ and $V_{R-} = AV_{SS}$
 100 $V_{R+} = AV_{CC}$ and $V_{R-} = V_{REF-} / V_{REF-}$
 101 $V_{R+} = V_{REF+}$ and $V_{R-} = V_{REF-} / V_{REF-}$
 110 $V_{R+} = V_{REF+}$ and $V_{R-} = V_{REF-} / V_{REF-}$
 111 $V_{R+} = V_{REF+}$ and $V_{R-} = V_{REF-} / V_{REF-}$

INCHx Bits 3-0 Input channel select
 0000 A0
 0001 A1
 0010 A2
 0011 A3
 0100 A4
 0101 A5
 0110 A6
 0111 A7
 1000 V_{REF+}
 1001 V_{REF-} / V_{REF-}
 1010 Temperature sensor
 1011 $(AV_{CC} - AV_{SS}) / 2$
 1100 $(AV_{CC} - AV_{SS}) / 2$
 1101 $(AV_{CC} - AV_{SS}) / 2$
 1110 $(AV_{CC} - AV_{SS}) / 2$
 1111 $(AV_{CC} - AV_{SS}) / 2$

2 - Registres de sortie ADC12MEMx :



Conversion Results Bits 15-0 The 12-bit conversion results are right-justified. Bit 11 is the MSB. Bits 15-12 are always 0. Writing to the conversion memory registers will corrupt the results.

Annexe 14 – Microcontrôleur Texas Instrument : MSP430F2252

MSP430x22x2, MSP430x22x4 MIXED SIGNAL MICROCONTROLLER

SLAS504D – JULY 2006 – REVISED MARCH 2010

Terminal Functions, MSP430x22x2

TERMINAL				DESCRIPTION
NAME	DA NO.	RHA NO.	I/O	
P1.0/TACLK/ ADC10CLK	31	29	I/O	General-purpose digital I/O pin Timer_A, clock signal TACLK input ADC10, conversion clock
P1.1/TA0	32	30	I/O	General-purpose digital I/O pin Timer_A, capture: CCI0A input, compare: OUT0 output/BSL transmit
P1.2/TA1	33	31	I/O	General-purpose digital I/O pin Timer_A, capture: CCI1A input, compare: OUT1 output
P1.3/TA2	34	32	I/O	General-purpose digital I/O pin Timer_A, capture: CCI2A input, compare: OUT2 output
P1.4/SMCLK/ TCK	35	33	I/O	General-purpose digital I/O pin / SMCLK signal output Test Clock input for device programming and test
P1.5/TA0/ TMS	36	34	I/O	General-purpose digital I/O pin / Timer_A, compare: OUT0 output Test Mode Select input for device programming and test
P1.6/TA1/ TDI/TCLK	37	35	I/O	General-purpose digital I/O pin / Timer_A, compare: OUT1 output Test Data Input or Test Clock Input for programming and test
P1.7/TA2/ TDO/TDI†	38	36	I/O	General-purpose digital I/O pin / Timer_A, compare: OUT2 output Test Data Output or Test Data Input for programming and test
P2.0/ACLK/A0	8	6	I/O	General-purpose digital I/O pin / ACLK output ADC10, analog input A0
P2.1/TAINCLK/SMCLK/A1	9	7	I/O	General-purpose digital I/O pin Timer_A, clock signal at INCLK, SMCLK signal output ADC10, analog input A1
P2.2/TA0/A2	10	8	I/O	General-purpose digital I/O pin Timer_A, capture: CCI0B input/BSL receive, compare: OUT0 output ADC10, analog input A2
P2.3/TA1/ A3/VREF-/V _{REF-}	29	27	I/O	General-purpose digital I/O pin Timer_A, capture CCI1B input, compare: OUT1 output ADC10, analog input A3 / negative reference voltage output/input
P2.4/TA2/ A4/VREF+/V _{REF+}	30	28	I/O	General-purpose digital I/O pin / Timer_A, compare: OUT2 output ADC10, analog input A4 / positive reference voltage output/input
P2.5/ R _{OSC}	3	40	I/O	General-purpose digital I/O pin Input for external DCO resistor to define DCO frequency
XIN/P2.6	6	3	I/O	Input terminal of crystal oscillator General-purpose digital I/O pin
XOUT/P2.7	5	2	I/O	Output terminal of crystal oscillator General-purpose digital I/O pin
P3.0/ UCB0STE/UCA0CLK/ A5	11	9	I/O	General-purpose digital I/O pin USCI_B0 slave transmit enable / USCI_A0 clock input/output ADC10, analog input A5
P3.1/ UCB0SIMO/UCB0SDA	12	10	I/O	General-purpose digital I/O pin USCI_B0 slave in/master out in SPI mode, SDA I ² C data in I ² C mode
P3.2/ UCB0SOMI/UCB0SCL	13	11	I/O	General-purpose digital I/O pin USCI_B0 slave out/master in in SPI mode, SCL I ² C clock in I ² C mode
P3.3/ UCB0CLK/UCA0STE	14	12	I/O	General-purpose digital I/O pin USCI_B0 clock input/output / USCI_A0 slave transmit enable
P3.4/ UCA0TXD/UCA0SIMO	25	23	I/O	General-purpose digital I/O pin USCI_A0 transmit data output in UART mode, slave in/master out in SPI mode

Annexe 15 – Liaison série I²C -

- 1- **Présentation :** Le bus I²C (Inter Integrated Circuit) a été développé au début des années 1980 par Philips Semiconductors. Il permet la communication entre composants électronique à l'aide de trois fils : SDA pour les données, SCL pour l'horloge et un signal de référence électrique (Masse).

2 **Protocole de communication :**

Le périphérique qui gère la communication est le maître, c'est lui qui génère l'horloge (SCL) et qui envoie les données (SDA) mis à part l'acknowledge (acquiescement en français).

L'acquiescement est un 'bit' envoyé par le composant esclave pour indiquer qu'il a bien reçu toutes les données ; si c'est le cas l'esclave impose le niveau 0, sinon la résistance de pull-up maintient la ligne à 1, on dit alors qu'il n'y a pas d'acknowledge. (NACK qui veut dire "no acknowledge" en anglais)

Au début de la communication SDA passe de 1 à 0 alors que SCL reste à 1, c'est le StartBit.

Après avoir imposé la condition de départ, le maître passe SCL à 0 puis applique ensuite sur SDA le bit de poids fort. Il latch (verrouille) la donnée en appliquant pendant un instant un niveau #1 sur la ligne SCL.

Lorsque SCL revient à #0, il recommence l'opération avec le bit inférieur jusqu'à ce que l'octet complet soit transmis.

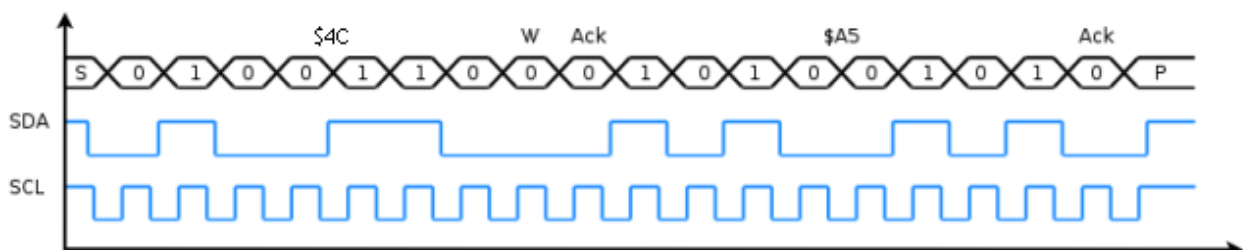
Il redéfinit ensuite SDA comme une entrée et scrute son état ; l'esclave doit alors imposer un niveau #0 pour signaler au maître que la transmission s'est effectuée correctement, c'est l'acknowledge, la communication peut donc continuer.

Si l'esclave n'envoie pas l'acknowledge les résistances de pull-up maintiennent la ligne à #1. La communication peut alors être arrêtée, ou reprendre à zéro (dépend de la configuration), c'est le rôle du bit de STOP StopBit.

Le StopBit indiquant la fin de la transmission par le maître est effectué en appliquant un passage de 0 à 1 de SDA alors que SCL reste lui à 1.

Le premier octet envoyé est l'adresse, il est composé de 7bits variables selon le composant et du bit de read/write (0 pour write, 1 pour read).

Le second octet peut être le byte de contrôle sur certains composants, ou directement la donnée.



La communication commence par le StartBit puis l'adresse, (sur 8bits \$4C) avec bit de read/write à 0(Ecriture) l'acknowledge (Ack) un octet de données (\$A5) de nouveau l'acknowledge (Ack) et enfin le StopBit.



LIS331DLH

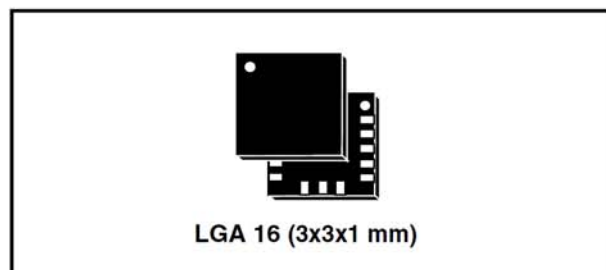
MEMS digital output motion sensor
ultra low-power high performance 3-axes “nano” accelerometer

Features

- Wide supply voltage, 2.16 V to 3.6 V
- Low voltage compatible IOs, 1.8 V
- Ultra low-power mode consumption down to 10 μ A
- $\pm 2g/\pm 4g/\pm 8g$ dynamically selectable full-scale
- I²C/SPI digital output interface
- 16 bit data output
- 2 independent programmable interrupt generators for free-fall and motion detection
- Sleep to wake-up function
- 6D orientation detection
- Embedded self-test
- 10000 g high shock survivability
- ECOPACK[®] RoHS and “Green” compliant (see [Section 8](#))

Applications

- Motion activated functions
- Free-fall detection
- Intelligent power saving for handheld devices
- Pedometer
- Display orientation
- Gaming and virtual reality input devices
- Impact recognition and logging
- Vibration monitoring and compensation



Description

The LIS331DLH is an ultra low-power high performance three axes linear accelerometer belonging to the “nano” family, with digital I²C/SPI serial interface standard output.

The device features ultra low-power operational modes that allow advanced power saving and smart sleep to wake-up functions.

The LIS331DLH has dynamically user selectable full scales of $\pm 2g/\pm 4g/\pm 8g$ and it is capable of measuring accelerations with output data rates from 0.5 Hz to 1 kHz.

The self-test capability allows the user to check the functioning of the sensor in the final application.

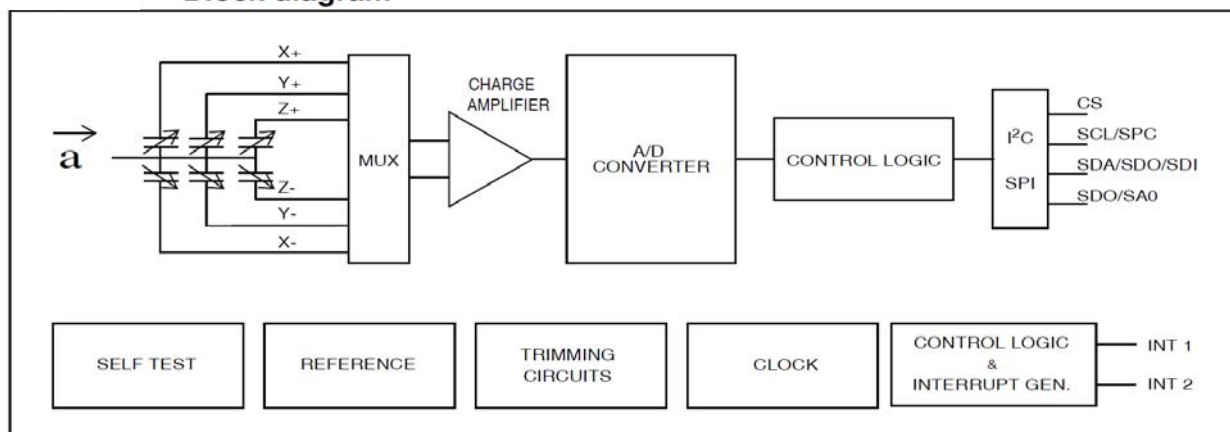
The device may be configured to generate interrupt signal by inertial wake-up/free-fall events as well as by the position of the device itself. Thresholds and timing of interrupt generators are programmable by the end user on the fly.

The LIS331DLH is available in small thin plastic land grid array package (LGA) and it is guaranteed to operate over an extended temperature range from -40 °C to +85 °C.

Table 1. Device summary

Order codes	Temperature range [°C]	Package	Packaging
LIS331DLH	-40 to +85	LGA 16	Tray
LIS331DLHTR	-40 to +85	LGA 16	Tape and reel

Block diagram



Pin description

Pin#	Name	Function
1	Vdd_IO	Power supply for I/O pins
2	NC	Not connected
3	NC	Not connected
4	SCL SPC	I²C serial clock (SCL) SPI serial port clock (SPC)
5	GND	0V supply
6	SDA SDI SDO	I²C serial data (SDA) SPI serial data input (SDI) 3-wire interface serial data output (SDO)
7	SDO SA0	SPI serial data output (SDO) I²C less significant bit of the device address (SA0)
8	CS	SPI enable I²C/SPI mode selection (1: I²C mode; 0: SPI enabled)
9	INT 2	Inertial interrupt 2
10	Reserved	Connect to GND
11	INT 1	Inertial interrupt 1
12	GND	0 V supply
13	GND	0 V supply
14	Vdd	Power supply
15	Reserved	Connect to Vdd
16	GND	0 V supply

I²C operation

The transaction on the bus is started through a START (ST) signal. A START condition is defined as a HIGH to LOW transition on the data line while the SCL line is held HIGH. After this has been transmitted by the Master, the bus is considered busy. The next byte of data transmitted after the start condition contains the address of the slave in the first 7 bits and the eighth bit tells whether the Master is receiving data from the slave or transmitting data to the slave. When an address is sent, each device in the system compares the first seven bits after a start condition with its address. If they match, the device considers itself addressed by the Master.

The Slave Address (SAD) associated to the LIS331DLH is 001100xb. **SDO/SA0** pad can be used to modify less significant bit of the device address. If SA0 pad is connected to voltage supply, LSb is '1' (address 0011001b) else if SA0 pad is connected to ground, LSb value is '0' (address 0011000b). This solution permits to connect and address two different accelerometers to the same I²C lines.

Data transfer with acknowledge is mandatory. The transmitter must release the SDA line during the acknowledge pulse. The receiver must then pull the data line LOW so that it remains stable low during the HIGH period of the acknowledge clock pulse. A receiver which has been addressed is obliged to generate an acknowledge after each byte of data received.

The I²C embedded inside the LIS331DLH behaves like a slave device and the following protocol must be adhered to. After the start condition (ST) a slave address is sent, once a slave acknowledge (SAK) has been returned, a 8-bit sub-address (SUB) is transmitted: the 7 LSb represent the actual register address while the MSB enables address auto increment. If the MSb of the SUB field is '1', the SUB (register address) is automatically increased to allow multiple data read/write.

The slave address is completed with a Read/Write bit. If the bit was '1' (Read), a repeated START (SR) condition must be issued after the two sub-address bytes; if the bit is '0' (Write) the Master will transmit to the slave with direction unchanged. [Table](#) explains how the SAD+Read/Write bit pattern is composed, listing all the possible configurations.

Table 10. SAD+Read/Write patterns

Command	SAD[6:1]	SAD[0] = SA0	R/W	SAD+R/W
Read	001100	0	1	00110001 (31h)
Write	001100	0	0	00110000 (30h)
Read	001100	1	1	00110011 (33h)
Write	001100	1	0	00110010 (32h)

Table 11. Transfer when master is writing one byte to slave

Master	ST	SAD + W		SUB		DATA		SP
Slave			SAK		SAK		SAK	

Register mapping

The table given below provides a listing of the 8 bit registers embedded in the device and the related addresses:

Table 15. Register address map

Name	Type	Register address		Default	Comment
		Hex	Binary		
Reserved (do not modify)		00 - 0E			Reserved
WHO_AM_I	r	0F	000 1111	00110010	Dummy register
Reserved (do not modify)		10 - 1F			Reserved
CTRL_REG1	rw	20	010 0000	00000111	
CTRL_REG2	rw	21	010 0001	00000000	
CTRL_REG3	rw	22	010 0010	00000000	
CTRL_REG4	rw	23	010 0011	00000000	
CTRL_REG5	rw	24	010 0100	00000000	
HP_FILTER_RESET	r	25	010 0101		Dummy register
REFERENCE	rw	26	010 0110	00000000	
STATUS_REG	r	27	010 0111	00000000	
OUT_X_L	r	28	010 1000	output	
OUT_X_H	r	29	010 1001	output	
OUT_Y_L	r	2A	010 1010	output	
OUT_Y_H	r	2B	010 1011	output	
OUT_Z_L	r	2C	010 1100	output	
OUT_Z_H	r	2D	010 1101	output	
Reserved (do not modify)		2E - 2F			Reserved
INT1_CFG	rw	30	011 0000	00000000	
INT1_SOURCE	r	31	011 0001	00000000	
INT1_THS	rw	32	011 0010	00000000	
INT1_DURATION	rw	33	011 0011	00000000	
INT2_CFG	rw	34	011 0100	00000000	
INT2_SOURCE	r	35	011 0101	00000000	
INT2_THS	rw	36	011 0110	00000000	
INT2_DURATION	rw	37	011 0111	00000000	
Reserved (do not modify)		38 - 3F			Reserved

Registers marked as *Reserved* must not be changed. The writing to those registers may cause permanent damages to the device.

WHO_AM_I (0Fh)

Table 16. WHO_AM_I register

0	0	1	1	0	0	1	0
---	---	---	---	---	---	---	---

Device identification register.

This register contains the device identifier that for LIS331DLH is set to 32h.

CTRL_REG1 (20h)

Table 17. CTRL_REG1 register

PM2	PM1	PM0	DR1	DR0	Zen	Yen	Xen
-----	-----	-----	-----	-----	-----	-----	-----

Table 18. CTRL_REG1 description

PM2 - PM0	Power mode selection. Default value: 000 (000: Power-down; Others: refer to Table 19)
DR1, DR0	Data rate selection. Default value: 00 (00:50 Hz; Others: refer to Table 20)
Zen	Z axis enable. Default value: 1 (0: Z axis disabled; 1: Z axis enabled)
Yen	Y axis enable. Default value: 1 (0: Y axis disabled; 1: Y axis enabled)
Xen	X axis enable. Default value: 1 (0: X axis disabled; 1: X axis enabled)

Table 19. Power mode and low-power output data rate configurations

PM2	PM1	PM0	Power mode selection	Output data rate [Hz] ODR _{LP}
0	0	0	Power-down	--
0	0	1	Normal mode	ODR
0	1	0	Low-power	0.5
0	1	1	Low-power	1
1	0	0	Low-power	2
1	0	1	Low-power	5
1	1	0	Low-power	10

Table 20. Normal-mode output data rate configurations and low-pass cut-off frequencies

DR1	DR0	Output Data Rate [Hz] ODR	Low-pass filter cut-off frequency [Hz]
0	0	50	37
0	1	100	74
1	0	400	292
1	1	1000	780

CTRL_REG3 [Interrupt CTRL register] (22h)

Table 25. CTRL_REG3 register

IHL	PP_OD	LIR2	I2_CFG1	I2_CFG0	LIR1	I1_CFG1	I1_CFG0
-----	-------	------	---------	---------	------	---------	---------

Table 26. CTRL_REG3 description

IHL	Interrupt active high, low. Default value: 0 (0: active high; 1: active low)
PP_OD	Push-pull/Open drain selection on interrupt pad. Default value 0. (0: push-pull; 1: open drain)
LIR2	Latch interrupt request on INT2_SRC register, with INT2_SRC register cleared by reading INT2_SRC itself. Default value: 0. (0: interrupt request not latched; 1: interrupt request latched)
I2_CFG1, I2_CFG0	Data signal on INT 2 pad control bits. Default value: 00. (see table below)
LIR1	Latch interrupt request on INT1_SRC register, with INT1_SRC register cleared by reading INT1_SRC register. Default value: 0. (0: interrupt request not latched; 1: interrupt request latched)
I1_CFG1, I1_CFG0	Data signal on INT 1 pad control bits. Default value: 00. (see table below)

Table 27. Data signal on INT 1 and INT 2 pad

I1(2)_CFG1	I1(2)_CFG0	INT 1(2) Pad
0	0	Interrupt 1 (2) source
0	1	Interrupt 1 source OR interrupt 2 source
1	0	Data ready
1	1	Boot running

CTRL_REG4 (23h)

Table 28. CTRL_REG4 register

BDU	BLE	FS1	FS0	STsign	0	ST	SIM
-----	-----	-----	-----	--------	---	----	-----

Table 29. CTRL_REG4 description

BDU	Block data update. Default value: 0 (0: continuous update; 1: output registers not updated between MSB and LSB reading)
BLE	Big/little endian data selection. Default value 0. (0: data LSB @ lower address; 1: data MSB @ lower address)

Table 29. CTRL_REG4 description (continued)

FS1, FS0	Full-scale selection. Default value: 00. (00: $\pm 2 g$; 01: $\pm 4 g$; 11: $\pm 8 g$)
STsign	Self-test sign. Default value: 00. (0: self-test plus; 1 self-test minus)
ST	Self-test enable. Default value: 0. (0: self-test disabled; 1: self-test enabled)
SIM	SPI serial interface mode selection. Default value: 0. (0: 4-wire interface; 1: 3-wire interface)

INT1_THS (32h)

Table 42. INT1_THS register

0	THS6	THS5	THS4	THS3	THS2	THS1	THS0
---	------	------	------	------	------	------	------

Table 43. INT1_THS description

THS6 - THS0	Interrupt 1 threshold. Default value: 000 0000
-------------	--

Threshold

Threshold registers define the reference accelerations used by the interrupt generation circuitry. The value of 1LSB of these 7-bit registers depends on the selected full scale ([Table 18](#)).

Table 18. Threshold LSB value

Full scale	Threshold LSB value (mg)
2	~16
4	~31
8	~63

INT1_CFG (30h)

Table 37. INT1_CFG register

AOI	6D	ZHIE	ZLIE	YHIE	YLIE	XHIE	XLIE
-----	----	------	------	------	------	------	------

Table 38. INT1_CFG description

AOI	AND/OR combination of Interrupt events. Default value: 0. (See Table 39)
6D	6 direction detection function enable. Default value: 0. (See Table 39)
ZHIE	Enable interrupt generation on Z high event. Default value: 0 (0: disable interrupt request; 1: enable interrupt request on measured accel. value higher than preset threshold)
ZLIE	Enable interrupt generation on Z low event. Default value: 0 (0: disable interrupt request; 1: enable interrupt request on measured accel. value lower than preset threshold)
YHIE	Enable interrupt generation on Y high event. Default value: 0 (0: disable interrupt request; 1: enable interrupt request on measured accel. value higher than preset threshold)

YLIE	Enable interrupt generation on Y low event. Default value: 0 (0: disable interrupt request; 1: enable interrupt request on measured accel. value lower than preset threshold)
XHIE	Enable interrupt generation on X high event. Default value: 0 (0: disable interrupt request; 1: enable interrupt request on measured accel. value higher than preset threshold)
XLIE	Enable interrupt generation on X low event. Default value: 0 (0: disable interrupt request; 1: enable interrupt request on measured accel. value lower than preset threshold)

Table 39. Interrupt 1 source configurations

AOI	6D	Interrupt mode
0	0	OR combination of interrupt events
0	1	6 direction movement recognition
1	0	AND combination of interrupt events
1	1	6 direction position recognition