

Épreuve d'admissibilité de conception préliminaire d'un système, d'un procédé ou d'une organisation

A. Présentation de l'épreuve

Arrêté du 19 avril 2013 et arrêté du 19 avril 2016

- Durée totale de l'épreuve : 6 heures
- Coefficient 1

L'épreuve est spécifique à l'option choisie.

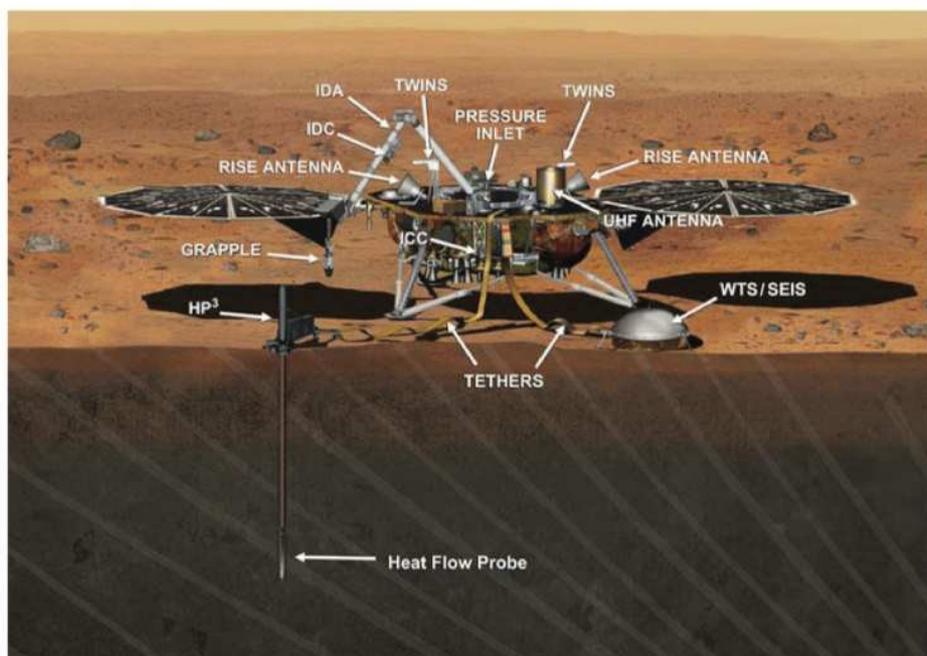
À partir d'un dossier technique comportant les éléments nécessaires à l'étude, l'épreuve a pour objectif de vérifier les compétences d'un candidat à synthétiser ses connaissances pour proposer ou justifier des solutions de conception et d'industrialisation d'un système technique dans le domaine de la spécialité du concours dans l'option choisie.

B. Sujet

Le sujet est disponible en téléchargement sur le site du ministère à l'adresse :

http://media.devenirenseignant.gouv.fr/file/agregation_externer/88/1/s2019_agreg_externer_sii_informatique_3_1093881.pdf

Le programme spatial InSight de la NASA a abouti au lancement d'un Lander en mai 2018. Sa mission est d'étudier la structure interne de la planète Mars et d'essayer de répondre à la question de la compréhension des processus qui ont façonné les planètes rocheuses du système solaire, y compris la Terre, il y a plus de quatre milliards d'années. C'est dans ce contexte scientifique que le CNES a réalisé et réalise des tests de fonctionnement sur plusieurs modèles d'instrument de mesure des phénomènes sismiques. Ce sujet s'intéresse à différentes parties du banc de tests et du sismomètre.



C. Éléments de correction

Première partie : Choix d'architecture

Question 1 :

Pour SAD : GPU, FPGA

Pour Convolution : GPU-FFT, FPGA

Pour Correntropy : GPU, FPGA

Les 2 architectures les plus efficaces : GPU, FPGA

D'après le DT3, on remarque plus d'éléments de calcul dans les GPU(PT) et les FPGA(Cell) et une hiérarchie mémoire moins coûteuse.

Question 2 :

Les éléments qui contiennent de la mémoire SRAM, caches et LUT.

Question 3 :

	CPU simple cœur	CPU 8 cœurs	FPGA	GPU utilisant une librairie d'optimisation pour la FFT (GPU-FFT)	GPU
Méthode (TMR TriPLICATION ou reconfiguration dynamique)	TriPLICATION	TriPLICATION	TriPLICATION ou Reconfiguration Dynamique	TriPLICATION	TriPLICATION
Surface	++	++	++ pour la triPLICATION - pour la reconfiguration	++	++
Temps	-	-	- pour la triPLICATION + pour la reconfiguration	-	-

Question 4 :

Avantage : Souplesse d'un système informatique qui peut exploiter successivement des programmes différents.

Inconvénients : Pas de déterminisme dans l'exécution des tâches.

Ordonnancement des tâches moins puissant car lié à l'exécution du logiciel et non directement de matériel. Pas reconfigurable. Peu fiable.

Non, il n'est pas nécessaire d'avoir recours à un système d'exploitation car on a des contraintes liées au système embarqué dans le spatial qui nécessite :

- une meilleure exploitation du composant ;
- une réduction de surface de silicium employée ;
- et donc du coût ;
- une évolutivité assurant la possibilité de couvrir à terme des besoins nouveaux sans nécessairement repenser à l'architecture dans sa totalité. L'un des points forts de la RTR est effectivement de permettre de reconfigurer en temps réel en quelques microsecondes tout ou une partie du circuit, c'est-à-dire permettre de modifier la fonctionnalité d'un circuit en temps quasi réel. Ainsi le même CLB pourra à un instant donné être intégré dans un processus de filtrage numérique d'un signal et l'instant d'après être utilisé pour gérer une alarme.

Question 5 :

Avec un FPGA : directement

Avec un CPU : à travers un Bus d'interface et par un unique bus de données E/S

Avec un GPU : à travers un CPU et un bus PCI-express

Question 6 :

Le FPGA est le composant le plus adapté pour ce genre de mission spatiale car :

- fiable et performant : les FPGA, qui n'utilisent pas de système d'exploitation, minimisent les problèmes de fiabilité car ils assurent une exécution véritablement parallèle et un matériel déterministe dédié à chaque tâche ;
- adaptable => environnements incertains, tolérances aux fautes ;
- tolérant aux pannes => identification des zones défaillantes et reconfiguration sur les parties opérationnelles ;

- possibilité d'entrées/sorties adaptée au contexte ;
- intéressant au niveau du coût ;
- consomme très peu d'énergie ;
- surface faible.

Deuxième partie : Architecture logicielle du banc de tests

Question 7 :

Un nœud est une ressource matérielle du système. En général, cette ressource possède au minimum de la mémoire et parfois aussi des capacités de calcul. Les ressources matérielles sont quelquefois représentées avec le stéréotype <<device>> (généralement plutôt les périphériques mais également tout système). Tout l'instrument SEIS et pas l'E-Box seule.

Un lien de composition est un lien « d'agrégation fort », l'équivalent d'un lien relatif dans un MDC, il signifie que si on détruit le sismomètre, il n'y a plus de données SP, VBB, SCIT ou Housekeeping.

Question 8 :

Dans la classe Housekeeping_Controller car c'est une méthode propre au traitement des données Housekeeping.

On pourrait ajouter une classe Communication Serie à la place de Device pour prendre en compte toute la communication RS422.

Question 9 :

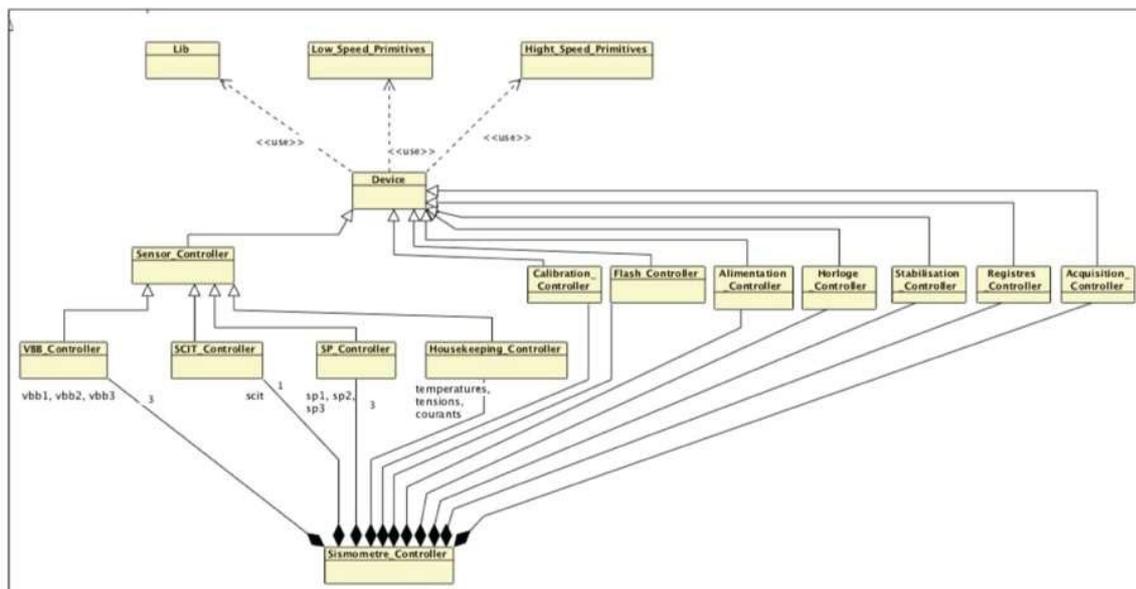
C'est un lien d'héritage. SP_Controller hérite de Sensor_Controller.

3 est la cardinalité du lien de composition. Cela signifie que la classe VBB_Controller définit 3 instances.

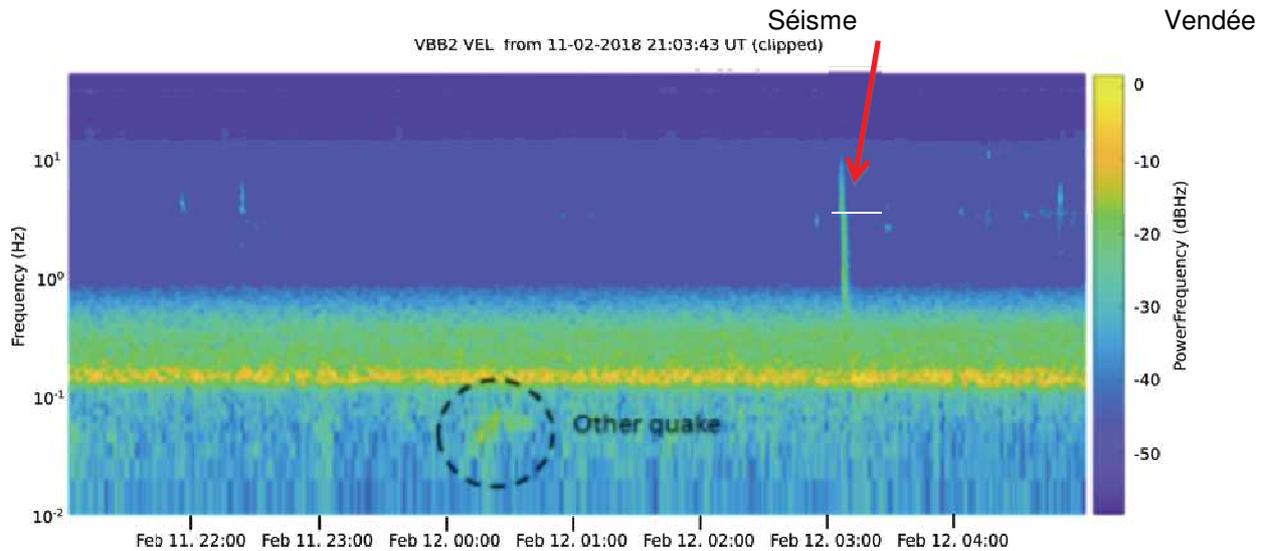
Question 10 :

Oui si l'attribut est déclaré public.

Question 11 :



Question 12 :



On voit bien le séisme sur les paquets Science récupérés en High-Speed dont l'acquisition Velocity VBB2 était configurée à 100 Hz. Autour de 3h10.

Question 13 :

Bit le moins significatif : $FS/2^{24} = (V_{ref}/2) / 2^{24} = V_{ref}/2^{25} = 0,15 \cdot 10^6 \text{ V}$
 Plus grande tension : +2,5 et Plus petite tension : -2,5 V

Question 14 :

La fréquence d'acquisition des signaux est <1Hz soit une longue période d'environ 1s = 1 000 ms ;
 Le temps de conversion est en moyenne au plus court de 66,9 ms.
 Donc le convertisseur peut convenir en mode 2xspeed 50 Hz ou 60 Hz.
 Les signaux VBB sont des signaux avec une fréquence inférieure à 1 Hz, le convertisseur a un temps de conversion d'environ 80 ms ce qui est suffisant.

Question 15 :

Ce capteur correspond au besoin de l'E-Box en termes de CAN pour les 3 sismomètres longue période VBBs pour mesurer l'accélération selon 3 axes inclinés à basse fréquence (< 1 Hz).
 Aux vues des réponses précédentes, le CAN est suffisant. Il sait convertir des données sur 24 bits avec une fréquence de conversion compatible avec les signaux VBB.

Question 16 :

Lecture un échantillon de chaque canal Housekeeping :
 - SEIS_READ_HK (1 échantillon de chaque canal HK)
 - 0x3D

Question 17 :

```
Code VHDL Mae UART
EtatPresent IS
    WHEN Etat0 =>          b <= '1';
                           EtatFutur <= Etat1 (S8);
    WHEN Etat1 =>          b <= '0';
                           IF (a = '1') THEN
                               EtatFutur <= Etat2 (S2);
                           ELSIF (a = '0') THEN
```

```

                                EtatFutur <= Etat1 (S8);
                                ELSE
                                EtatFutur <= Etat1 (S8);
                                END IF;
WHEN Etat2 =>                b <= '0' ;
                                EtatFutur <= Etat3 (S3)
WHEN OTHERS =>                EtatFutur <= Etat0 (S5);

```

Question 18 :

```

void initialisation_uart()
{
    uart_init(57600) ;
    uart_putchar(0X41) ;
    uart_putchar(0X42) ;
    uart_putchar(0X43) ;
    uart_putchar(0X44) ;
}

```

Question 19 :

- SEIS_GET_ERROR_FLAGS (0x0C)
- SEIS_GET_ACQ_STATUS (0x13)

Quatrième partie : Communication entre l'e-Box et le Lander

Question 20 :

Le Checksum est constitué en calculant le complément à 1 sur 16 bits de la somme des compléments à 1 des octets de l'entête et des données pris deux par deux (mots de 16 bits).

Ils portent sur les champs de la trame suivant : IP Source, IP Destination, IP PROTOCOL, UDP Length, UDP Source, UDP Destination, UDP Length, All CIP headers, All IDP data portions.

L'algorithme du DT6 accepté si expliqué.

Question 21 :

L'adresse IP C&DH (source pose la question) : 192.168.1.1

L'adresse IP Instrument (destination répond à la question à travers l'E-Box) : 192.168.1.2

Question 22 :

Un NOOP : C&DH vérifie par un ping (commande NOOP) à travers l'E-Box que l'instrument SEIS est en fonctionnement.

Donc C&DH vers SEIS.

Question 23 :

La trame du C&DH vers l'instrument :

```

IP_header_to_instrument          =          IP_Header_t(srcAddr=IP_ADDRESS_CONTROLLER,
destAddr=IP_ADDRESS_INSTRUMENT)

```

La trame de l'instrument vers C&DH :

```

IP_header_to_controller          =          IP_Header_t(srcAddr=IP_ADDRESS_INSTRUMENT,
destAddr=IP_ADDRESS_CONTROLLER)

```

Question 24 :

L'intérêt pour la RS422 est son mode différentiel qui offre des qualités de transmission et une bonne immunité aux perturbations.

Question 25 :

1 bit de start +1 octet de donnée + 1 bit de parité + 1 bit de stop = 11 bits.

Question 26 :

En fait, l'octet dont la parité n'est pas correcte est rejeté ce qui nous ramène un paquet IP/UDP/CIP incomplet et mal formé, la première erreur détectée est le non-respect du multiple de 32 bits (4 octets), puis les checksum IP header ou UDP.

Question 27 :

Sachant que le débit de la transmission Low-speed est de 57 600 bauds, la taille d'un paquet est notée Tp. Sa valeur minimale est de 40 octets et sa valeur maximale est de 1 876 octets.

Le temps de transmission entre les deux trames de commande et de réponse (donnée) est de 20 ms =T

On a T_{px11} (bit start, parité, bit stop, un octet) en bits = charge utile en bits.

Temps de transmission complet théorique (émission, temps entre les deux transmission, réception) :

$$2x((T_{px11})/57600)+0,02 = 20,38xTp \text{ ms.}$$

Question 28 :

Deux trames seront échangées :

	IP Header	UDP header	CIP Header	IDP
Commande RESET de C&DH -> E-BOX	20 octets	8 octets	8 octets	0x02, 0x000000
Réponse EBOX -> C&DH	20 octets	8 octets	8 octets	0x00, 0x02, 0x0000

Question 29 :

La socket de l'E-Box est passive, elle attend les requêtes et fournies les réponses.

L'E-Box est le serveur et le C&DH le client qui pose des requêtes ou commandes.

Question 30 :

Le code décrit un serveur. Le serveur E-Box attend la requête du client C&DH. La requête pourra contenir une commande. Le client est en mode non connecté.

Ce programme crée un socket serveur en mode non connecté, affecte un port et lit une donnée.

Question 31 :

Ces protocoles propriétaires permettent à la NASA de rester maître des communications mais aussi de simplifier et d'uniformiser les échanges de données à l'intérieur du lander ainsi qu'avec la Terre.

Cinquième partie : Gestion de la mémoire flash

Question 32 :

On a 32 bits de donnée.

La puissance de 2 la plus proche est $2^6=64$.

$32+6= 38$ bits +1 bit de vérification supplémentaire.

32 bits de donnée surveillée + 7 bits de contrôle soit 39 bits au total.

Position des bits de contrôle, ils se placent aux 6 positions de puissances de 2 :

$$2^0, 2^1, 2^2, 2^3, 2^4, 2^5$$

Question 33 :

C'est plus de performance et de coût efficace pour corriger une erreur plutôt que de retransmettre les données.

L'intérêt d'utiliser le bit supplémentaire est de détecter plus d'une erreur et donc d'améliorer la performance en termes de cohérence des données transmises.

Question 34 :

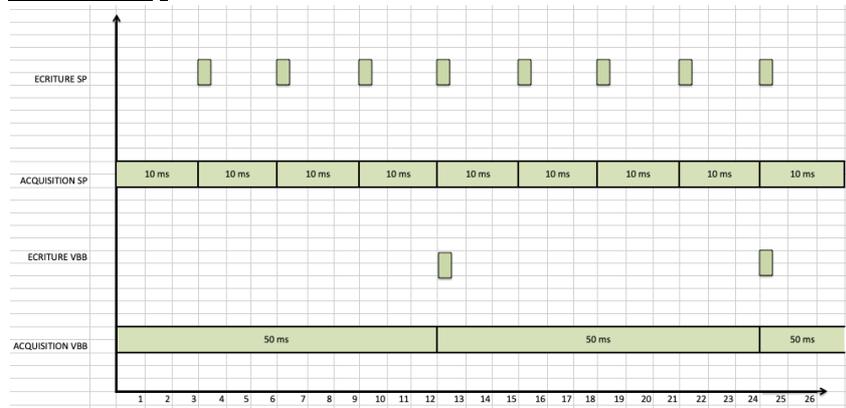
On a 1 s d'échantillonnage de paquet de science correspondant à 1 page, 1 bloc correspond à 64 pages
64 pages correspondent à 64 s, donc on a un bloc mémoire qui correspond à 64 s. Pour 3 711
blocs alloués, on a $64 \times 3\,711 = 237\,504$ s et en heure : $237\,504 / 3\,600 = 65,97333333$: 65h58mn et 24s.

Question 35 :

La tri-plexion intervient sur des données critiques qui sont donc enregistrées sur 3 emplacements en même temps et qui ont été soumises aux contrôles de détection et de correction d'erreurs de Hamming. Influence sur le flux de données : ralentir l'écriture et la lecture des données entre C&DH – E-Box et entre E-Box - C&CH.

Sixième partie : La cohérence de données

Question 36 :



On peut pipeliner acquisition et écriture.

Question 37 :

13 ms => une acquisition à 100 Hz et une écriture mémoire de max 1 ms
car tps exécution fonction 2 ms + 10 ms acquisition + 1 ms écriture = 13 ms

Question 38 :

33 ms => les acquisitions se font en parallèle des écritures.
 $10\text{ ms} + 10\text{ ms} + 10\text{ ms} + 2\text{ ms} + 1\text{ ms} = 33\text{ ms}$ car on pipeline les acquisitions et les écritures sur les deux premières écritures de SP.

Question 39 :

> 2 ms est la durée de l'exécution de la fonction de traitement.

Question 40 :

La taille du buffer circulaire doit au moins contenir une acquisition de 10 ms.
1 ms correspond à l'écriture d'un bloc de 1 024 octets, pour 10 ms : $10 \times 1\,024$ octets. Il faut au moins 10 blocs d'écriture pour une acquisition d'une mesure.

Question 41 :

P2 toutes les 40 ms, Trigger déclenché toutes les 40 ms.
C'est la fréquence de la fonction de traitement soit 25 Hz = 40 ms.

Question 42 :

Meilleure synchronisation, temps de réaction maîtrisé.

Question 43 :

Un timer.

Question 44 :

En s'assurant temporellement qu'aucune donnée ne sera perdue.