

## LES OPERATEURS LOGIQUES

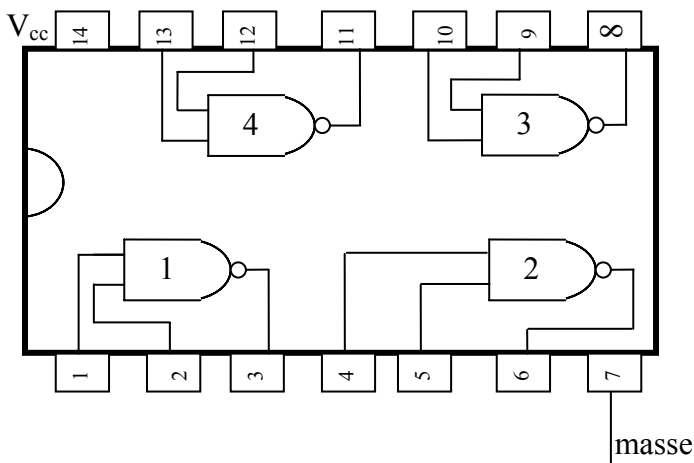
Ce sont des circuits intégrés placés dans des boîtiers. Chaque boîtier comporte en général plusieurs opérateurs identiques. Les principales technologies utilisées sont les suivantes :

- Les opérateurs TTL, réalisés avec des transistors bipolaires
- Les opérateurs CMOS, réalisés avec des transistors complémentaires à effet de champ.
- Les opérateurs HCMOS, ultrarapides, permettant de travailler en haute fréquence.

Nous utilisons uniquement les TTL ou les CMOS.

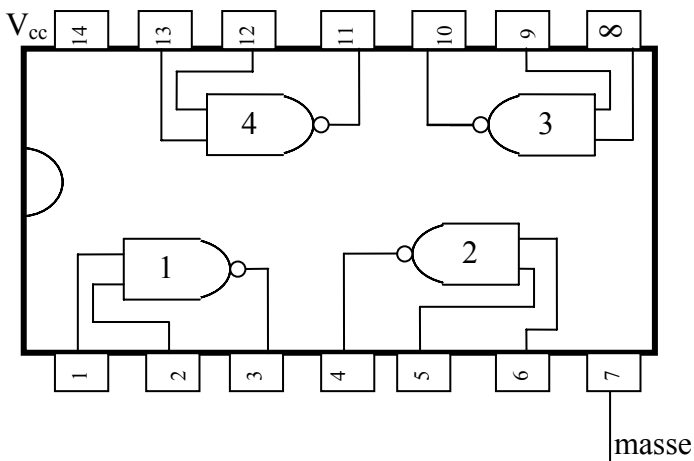
Exemples:

### Le SN74LS00 TTL



La tension d'alimentation { $V_{cc}$  – masse} doit être rigoureusement de 5 V

### Le CD 4011 M CMOS



La tension d'alimentation { $V_{cc}$  – masse} peut être comprise entre 3 et 15 V.

*Dans les deux cas, chaque boîtier contient 4 portes NON ET ou NAND dont les entrées et sorties sont reliées, comme indiqué sur le schéma. Chaque porte a deux entrées  $E_1$  et  $E_2$  et une sortie  $S$ .*

Dans tout le TP, on utilisera le CD 4011M, qu'on alimentera avec l'une des tensions de polarisation de l'alimentation de l'AO.

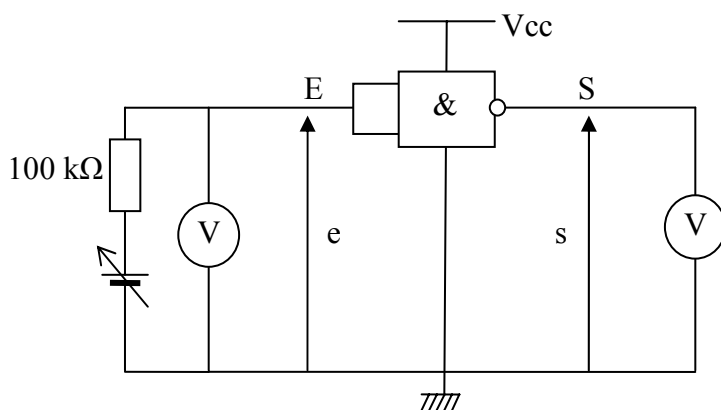
La borne + 15 V est reliée à Vcc. La borne 0 V est la masse.

## II°/ Caractéristique de transfert d'un inverseur logique :

### a/ Manipulation:

On utilise une porte NON ET (NAND) de type CMOS par exemple celle repérée par le chiffre 1. On relie les deux entrées E<sub>1</sub> et E<sub>2</sub> de la porte.

On applique ensuite une tension e variable à l'entrée de la porte logique. On utilisera pour cela l'alimentation Métrix AX502. La résistance de 100 kΩ est une boîte AOIP.



### b/ Tableau de résultats:

e (V)	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
s (V)																

### c/ Questions:

- *Tracer la caractéristique de transfert  $s = f(e)$  sur papier millimétré ou à l'ordinateur.*
- *Que constate-t-on d'après le graphique, pour les valeurs de s, suivant les valeurs de e ?*
- *En déduire la table de vérité. Justifier.*

E est l'état logique de l'entrée, S est l'état logique de la sortie.

Il n'y a que deux valeurs possibles:

0 si la tension est dans l'état bas, 1 si la tension est dans l'état haut

E	S

- Justifier le nom de la porte ainsi réalisée: porte NON ou inverseur logique

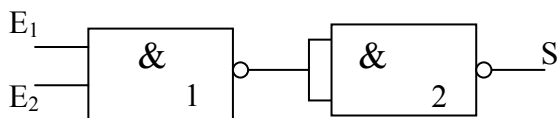
### III°/ Réalisations de fonctions simples avec un seul type de portes : la porte NAND

#### a/ La fonction ET:

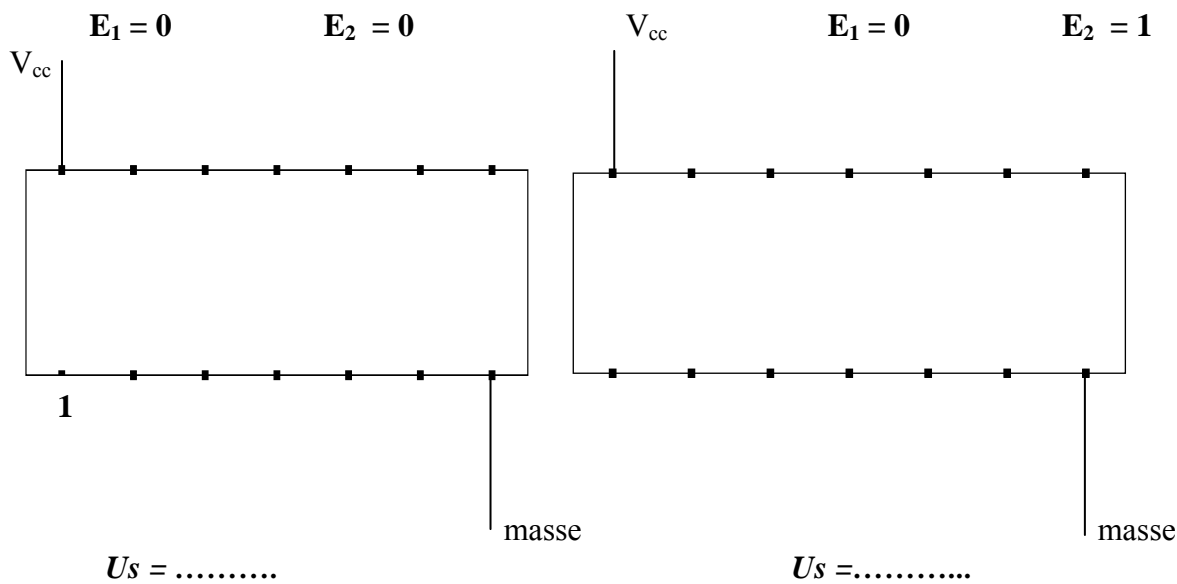
On utilise les deux portes NAND 1 et 2.

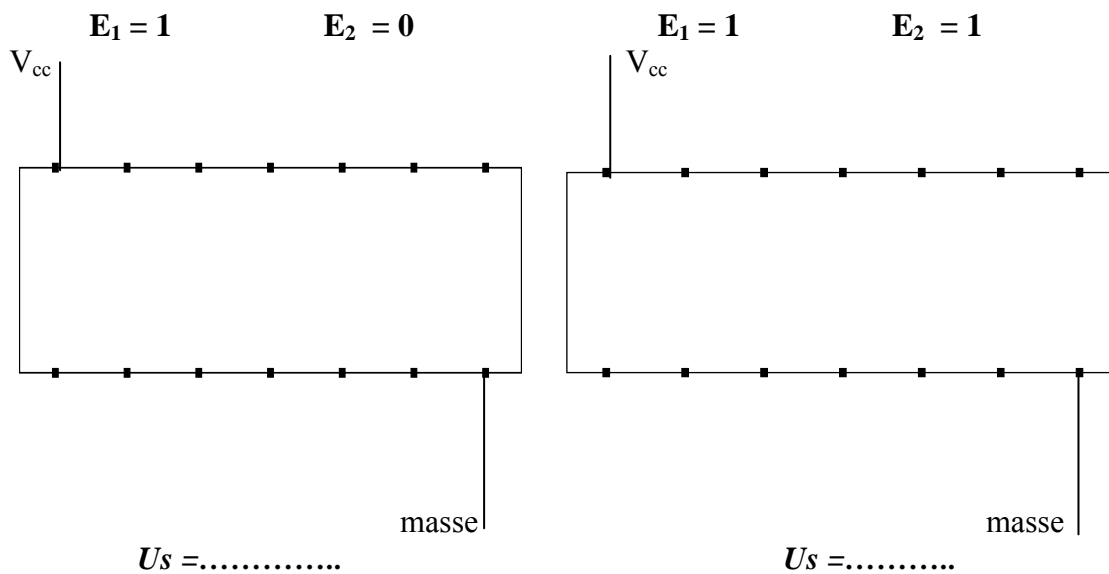
Les entrées E1 et E2 de la porte 1, suivant leur état logique 1 ou 0 sont reliées soit à Vcc (15 V) soit à la masse (0V).

On place un voltmètre entre S et la masse pour mesurer chaque fois, la valeur de la tension de sortie Us et en déduire l'état logique de la sortie S.



- Indiquer sur les dessins et pour les quatre cas, les connexions à établir pour avoir le montage de la fonction ET. Donner pour chaque cas, la valeur de la tension de sortie.





- *Indiquer à quelles valeurs de tension correspondent les deux états logiques 0 et 1 pour la sortie*
- *Remplir la table de vérité de cette fonction, à l'aide des résultats précédents.*

$E_1$	$E_2$	S
0	0	
0	1	
1	0	
1	1	

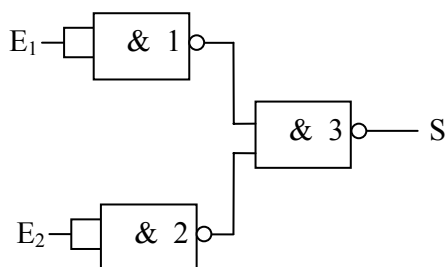
- *Justifier le nom de fonction ET*

**b/ La fonction OU :**

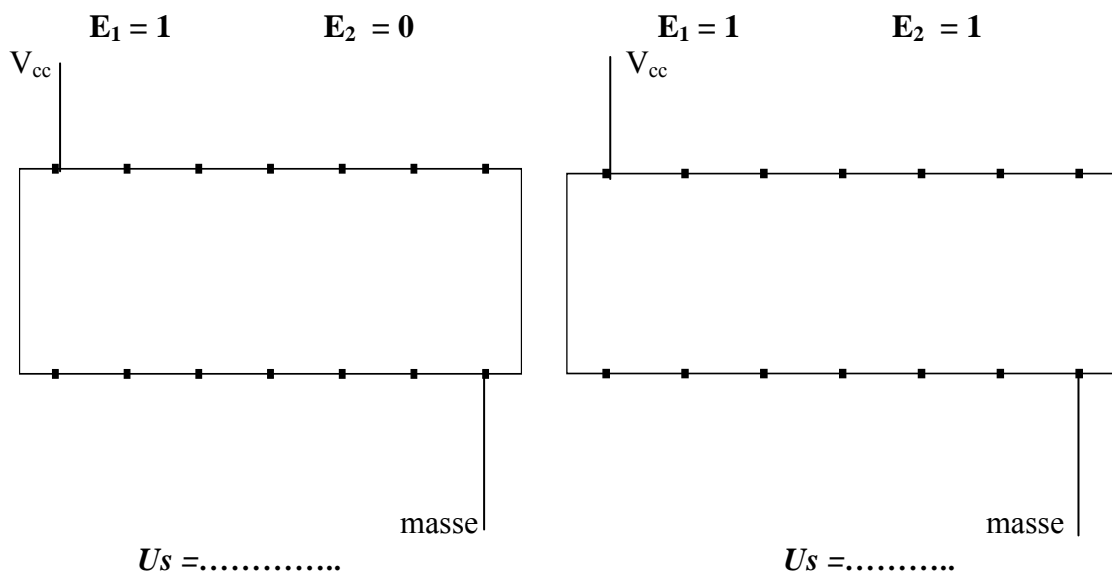
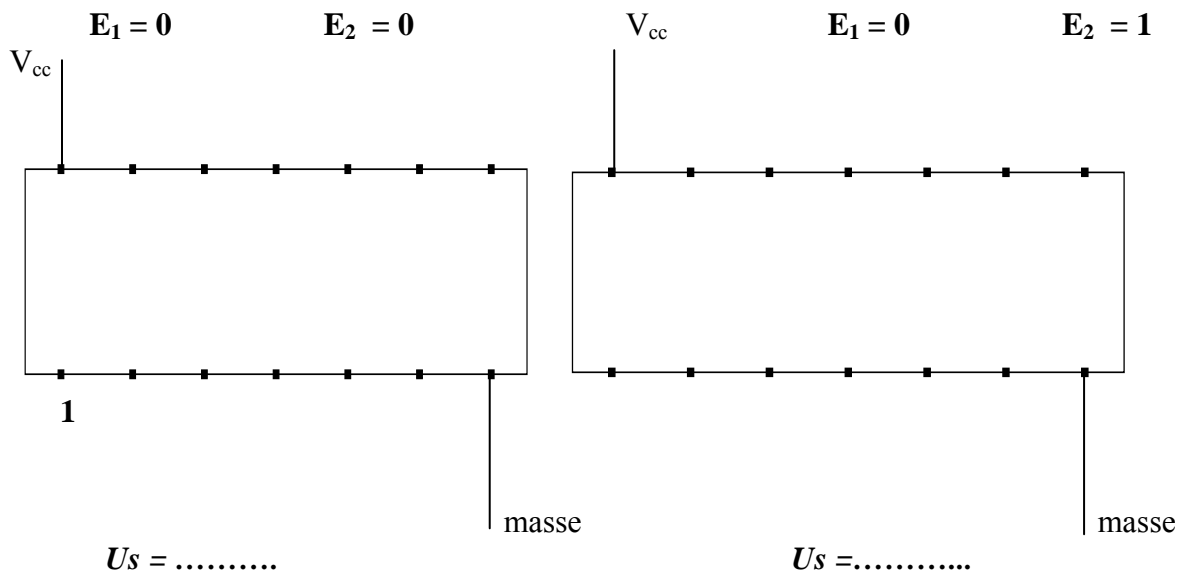
On utilise les trois portes NAND 1, 2 et 3.

Les entrées  $E_1$  et  $E_2$  des portes 1 et 2, suivant leur état logique 1 ou 0 sont reliées soit à  $V_{cc}$  (15 V) soit à la masse (0V).

On place un voltmètre entre S et la masse pour mesurer chaque fois, la valeur de la tension de sortie  $U_s$  et en déduire l'état logique de la sortie S



- Indiquer sur les dessins et pour les quatre cas,, les connexions à établir pour avoir le montage de la fonction OU. Donner pour chaque cas, la valeur de la tension de sortie.



- Remplir la table de vérité de cette fonction, à l'aide des résultats précédents.

$E_1$	$E_2$	S
0	0	
0	1	
1	0	
1	1	

- Justifier le nom de fonction OU